

汎用組み込みマイコンボード

# CAT300 シリーズ

RoHS Compliant

## 取り扱い説明書

CAT321	SBC-7267	SH-2A 32ビット高性能 CPU・・・4
CAT302	SBC-1544	H8SX 32ビット高性能 CPU・・・12
CAT303	SBC-3048	H8/3048 16ビット CPU・・・20
CAT304	PIO-56	56点パラレル入出力・・・28
CAT305	DIO-24/24	24/24点フォトカプラ入出力・・・30
CAT314	DIO-24/24S	24/24シンクソース両用 DIO・・・32
CAT306	DI-48	48点フォトカプラ入力・・・34
CAT307	DO-48	48点フォトカプラ出力・・・36
CAT308	SIO-4	4チャンネルシリアル I/O・・・38
CAT309	MC-2	2軸モータコントローラ・・・40
CAT312	DAC-A	絶縁型 8チャンネル DAC・・・44
CAT323	ADC-B	絶縁型 8チャンネル ADC・・・46
CAT310	UB	ユニバーサルボード・・・50
CAT311	EC	エクステンションボード・・・51
CB30-2, -3		バックプレーン・・・52
CC30-4, -6, -8, -10		カードケージ・・・53



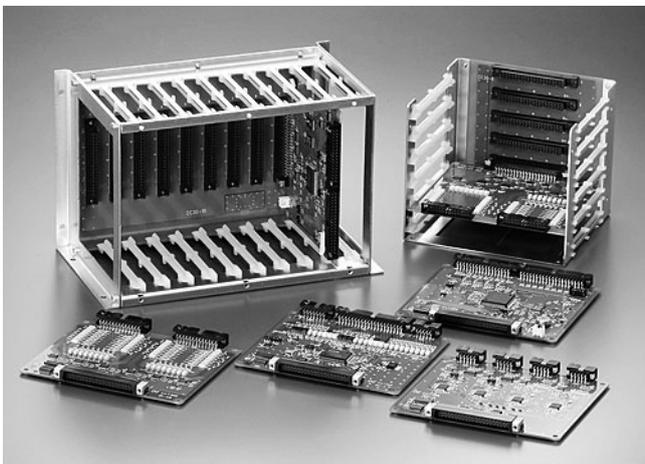
# CAT300シリーズ

## 共通仕様

2008.04.14 -2009.04.28

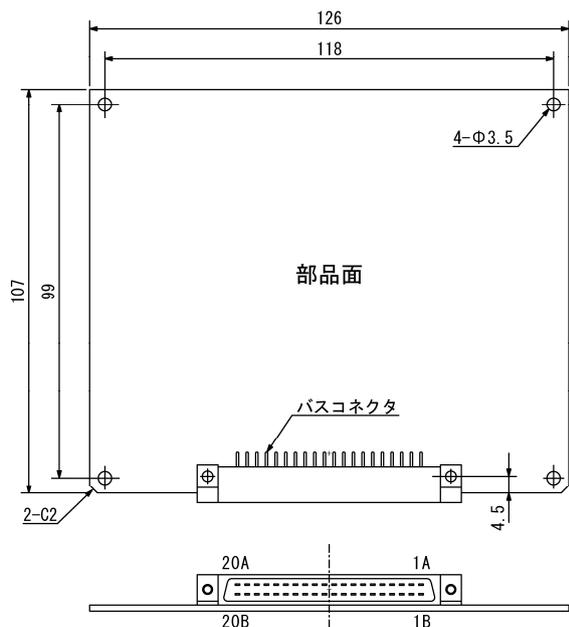
### 概要

CAT300シリーズは組み込みシステムに最適な汎用マイコンボード・シリーズです。必要に応じて各種ボードを組み合わせることで、色々なシステムを柔軟に構築できます。



### 仕様

- データバス：8ビット（D0～D7）
- アドレスバス：12ビット（A0～A11）
- バスバッファIC：HD74LVC245A, TC74VHCT245Aまたは相当品
- 基板外形寸法：107×126mm（コネクタなどの突起部分は除く）
- 取り付け穴寸法：99×118mm 4- 3.5
- 基板材質：ガラス布基材エポキシ樹脂（FR-4）、1.6t
- バスコネクタ：FCN-360形コネクタ（富士通コンポーネント）
- バックプレーン側コネクタ型番：FCN-364J040-AU
- CPU, 拡張ボード側コネクタ型番：FCN-365P040-AU  
(FCN-360A3 ライトアングル金具)



### CAT300バス 信号割り付け

信号名	ピン番号	信号名
5V	1A 1B	5V
D0	2A 2B	D1
D2	3A 3B	D3
D4	4A 4B	D5
D6	5A 5B	D7
IRQ0*	6A 6B	IRQ1*
IRQ2*	7A 7B	IRQ3*
SCK	8A 8B	RESET*
SMI	9A 9B	SMD
IORD*	10A 10B	IOWR*
A0	11A 11B	A1
A2	12A 12B	A3
A4	13A 13B	A5
A6	14A 1AB	A7
A8	15A 15B	A9
A10	16A 16B	A11
	17A 17B	
	18A 18B	
	19A 19B	SELO*
GND	20A 20B	GND

- ・信号名が無記入の端子はリザーブ端子です。
- ・※印の端子はCAT309がボード間の同期、クロック信号等に使用します。

### CAT300バス 信号の機能

信号名	機能
GND	システムグラウンド(0V)です。
5V	+5V電源です。
D0～D7	データバス信号です。(入出力)
A0～A11	アドレスバス信号です。(出力)
SELO*	上位アドレスをデコードした信号です。(出力) この信号がLowレベル時にCAT300バスへのアクセスが有効になります。
IORD*	CPUがバス上の増設ボードからデータを読み込む時にLowレベルになります。(出力)
IOWR*	CPUがバス上の増設ボードにデータを書き込む時にLowレベルになります。(出力)
RESET*	システムリセット信号です。(出力) パワーON時、電源電圧低下時、外部リセット入力時に、Lowレベルになります。
IRQ0*～IRQ3*	割り込み要求信号です。(入力) 割り込み要求時、この信号をオープンコレクタでLowレベルにドライブします。
SCK, SMI, SMO	3線式のシリアル信号で、[SPI]インターフェース仕様の増設ボードを接続時に使用します。 SCKはシリアル同期クロック出力です。 SMIはシリアルデータ入力です。 SMOはシリアルデータ出力です。

・信号の入出力はCPUボードから見た時のものです。

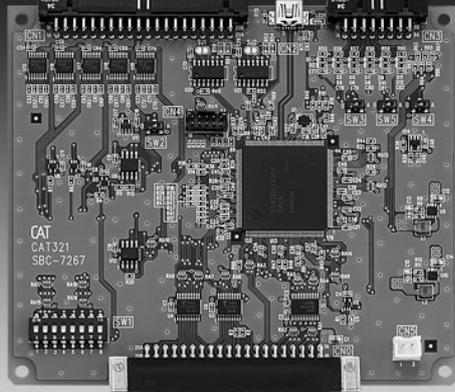
**注意!!** 製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

**エーワン株式会社**

〒486-0852 愛知県春日井市下市場町 6-9-20  
TEL/FAX 0568-85-8511/8501  
<http://www.aone.co.jp/>

# SH-2A/SH7267 CPUボード CAT321 SBC-7267 取り扱い説明書



RoHS Compliant

2012.09.24 - 2014.07.11

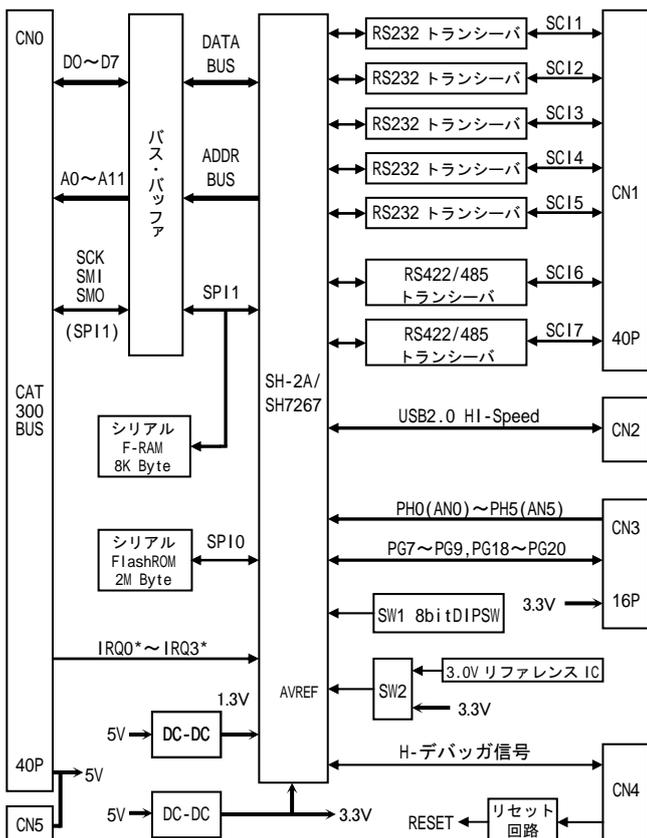
## 概要

CAT321 SBC-7267はルネサスエレクトロニクス(株)の32ビット高性能RISCマイコンSH-2A/SH7267を搭載したCPUボードです。CPUは144MHzで動作し浮動小数点ユニット、キャッシュ、1.5MBの大容量RAM、64KBの高速RAMなどを内蔵しています。またボード上に2MBのシリアルフラッシュROM、8KBの不揮発性シリアルF-RAMを搭載しています。

CAT321の入出力機能として5chのRS232、2chのRS485(422)やパラレルポートを使用できるほか、バスにCAT300シリーズのI/Oボードを接続することで、入出力機能の拡張を簡単にこなすことができます。

また、SH-2A/SH7267はエミュレータ用ユーザデバッグインタフェースを内蔵していますので、「H-デバッグ」を使用してオンボードプログラミングやデバッグ作業などを行なうことができます。

## ブロック図



## 仕様

CPU : SH-2A/SH7267グループ R5S72670W144FP (ルネサスエレクトロニクス製)

- 水晶発振器の周波数 : 48.00MHz (クロック動作モード1)
- CPUクロック(I) : 144.00MHz (水晶発振器の3倍)
- 外部バスクロック(B) : 72.00MHz (Iの1/2倍)
- 周辺クロック(P) : 36.00MHz (Iの1/4倍)
- 浮動小数点ユニット : 単精度及び倍精度をサポート、IEEE754準拠
- キャッシュ : 命令キャッシュ:8K/オペランドキャッシュ:8Kバイト
- メモリ :
  - ・SH7267内蔵大容量RAM : 1.5Mバイト
  - ・SH7267内蔵高速RAM : 64Kバイト
  - ・シリアルフラッシュメモリ : 2Mバイト (プログラム等格納用)
  - Micron:M25P16-VMN6Pまたは相当品、100,000回書き換え可能
  - ・シリアルF-RAM : 8Kバイト (電源OFF時のデータバックアップ用)
  - Cypress:FM25CL64B-Gまたは相当品、10<sup>14</sup>回リード/ライト可能
- 調歩同期式シリアルポート : 7チャンネル  
ビットレートは115200bpsまで使用可能 (SCEMRのBGDM=1、ABCS=1)  
CH1~CH5 : RS232トランシーバIC実装済、TXD,RXD,RTS,CTS信号をサポート(但しRTS,CTSはパラレルポートでの代用になります)  
CH6,CH7 : RS485(422)トランシーバIC実装済
- パラレルI/O : 12ビット使用可能  
[ポートH]の6ビットは入力専用です。  
[ポートG]の6ビットは1ビット単位で入出力設定可能です (注記:パラレルI/Oの信号レベルは3.3VのCMOSレベルです)  
A/D変換器 : 6チャンネル、逐次比較方式10ビットA/D (ポートHのパラレル入力と信号ピンが共用です)  
3.0Vの電圧リファレンスICを実装済 (TI:LM4132CMF-3.0)
- タイマ : CPU内蔵の以下のタイマを使用可能です
  - ・マルチファンクションタイマパルスユニット
  - ・コンペアマッチタイマ
  - ・ウォッチドッグタイマ
- USB2.0 ファンクションコントローラ :  
ハイスピード対応、USB miniBコネクタを実装済  
I<sup>2</sup>Cインターフェース : 2チャンネル  
(バスコネクタの割り込み信号と排他的使用になります)
- 汎用DIPスイッチ : ユーザのモード設定などに汎用的に使える8ビットDIPスイッチを実装済
- 割り込み : CPU内蔵コントローラにより外部割り込み(IRQn\*)、内蔵周辺モジュール割り込みを16レベルで制御
- リセット : リセットICによりパワーON時、及び5V電圧低下時にリセット信号を発生
- デバッグ : 「H-デバッグ」を接続してシリアルフラッシュROMのプログラミングやデバッグ作業ができます。
- バス信号 : バスによりCAT300シリーズのI/Oボードを拡張可能  
[データバス信号] D7 ~ D0 (8ビット)  
[アドレス出力信号] A11 ~ A0 (12ビット)、SELO\*  
[制御出力信号] IOWR\*、IORD\*、RESET\*  
[割り込み入力信号] IRQ3\* ~ IRQ0\*  
[3線式シリアル信号] SCK、SMI、SMO  
(3線式シリアル信号は「SPI」インターフェースを持つ拡張ボードをCAT300バスに接続時使用)
- 電源電圧 : 5V ± 5% 消費電流 : 120mA MAX
- 動作温度範囲 : 0 ~ 55 (結露のないこと)
- 基板 : 外形寸法 107 × 126mm (突起部除く) 質量 約76g  
取付穴寸法 99 × 118mm (4 - 3.5)  
材質 FR-4、1.6t、4層基板

## SH-2A/SH7267の説明書・資料について

この取り扱い説明書はCAT321ボード固有の項目(本ボードのハードウェア構成、CPU内蔵レジスタの基本的な設定、コネクタのピン配列など)に関してのみ記述しています。

CAT321で使用している「SH-2A/SH7267」のマニュアルや資料はルネサスエレクトロニクスのWebサイトからダウンロードしていただくか、ルネサスエレクトロニクスの代理店などから入手して下さい。

- ・SH7266、SH7267グループ ユーザーズマニュアル ハードウェア編
- ・SH-2A、SH2A-FPU ユーザーズマニュアル ソフトウェア編
- ・アプリケーションノート
- ・テクニカルアップデート など

## ブートモード

SH7267には4つのブートモードがあります。本ボードでは【SW3】と【SW4】によりブートモードを選択できますが、両スイッチ共にレバ一位置をA側に設定してブートモード1で起動して下さい。

ブートモード1はルネサスシリアルペリフェラルインタフェースのチャンネル0に接続されたシリアルフラッシュメモリから18MHzのシリアルクロックでローダプログラムを読み込み起動するモードです。

尚ブートモード0,2,3では正常に起動することができませんのでブートモード1以外には設定しないで下さい。

### 【 SW3, SW4 】ブートモードの選択

SW4	SW3	ブートモード
A	A	シリアルフラッシュメモリから低速ブート(ブートモード1)
A	B	CS0空間に接続されたメモリからブート(ブートモード0)
B	A	シリアルフラッシュメモリから高速ブート(ブートモード3)
B	B	NANDフラッシュメモリからブート(ブートモード2)

## アドレスマップ

CAT321のアドレスマップを以下に示します。( 1 )と( 2 )の大容量内蔵RAMは同じメモリです。( 1 )のアドレスからアクセスするとキャ

ッシュが有効になり、( 2 )のアドレスからアクセスするとキャッシュが無効になります。

なお、割付デバイス欄に未使用エリアまたは予約エリアと記入のあるアドレスにはアクセスしないで下さい。

### ■ アドレスマップ

アドレス	空間	割付デバイス	サイズ	キャッシュ
H' 0000 0000 ~ H' 1BFF FFFF	CS0~CS6	未使用エリア	448Mバイト	有効
H' 1C00 0000 ~ H' 1C17 FFFF	その他	大容量内蔵RAM (※1)	1.5Mバイト	
H' 1C18 0000 ~ H' 1FFF FFFF		予約エリア	62.5Mバイト	
H' 2000 0000 ~ H' 33FF FFFF	CS0~CS4	未使用エリア	320Mバイト	無効
H' 3400 0000 ~ H' 3400 0FFF	CS5	CAT300バスによる拡張I/Oエリア	4Kバイト (バス幅8bit)	
H' 3400 1000 ~ H' 37FF FFFF		CAT300バスのイメージ	64M - 4Kバイト	
H' 3800 0000 ~ H' 3BFF FFFF	CS6	未使用エリア	64Mバイト	
H' 3C00 0000 ~ H' 3C17 FFFF	その他	大容量内蔵RAM (※2)	1.5Mバイト	
H' 3C18 0000 ~ H' 3FFF FFFF		予約エリア	62.5Mバイト	
H' 4000 0000 ~ H' FFF7 FFFF	その他	予約エリア	3072M - 512Kバイト	-
H' FFF8 0000 ~ H' FFF8 FFFF		高速内蔵RAM	64Kバイト	
H' FFF9 0000 ~ H' FFFB FFFF		予約エリア	192Kバイト	
H' FFFC 0000 ~ H' FFFF FFFF		内蔵周辺モジュール	256Kバイト	

・未使用エリアおよび予約エリアをアクセスした場合は、動作の保証は出来ません。

・※1と※2の大容量メモリは同じメモリです。※1にアクセスするとキャッシュ有効、※2にアクセスするとキャッシュ無効でアクセスできます。

## クロック発振器の設定

SH7267はPLL回路、分周回路を内蔵しており外部クロック入力を元にCPUクロック(I)、周辺クロック(P)、およびバスクロック(B)を生成します。CAT321ではUSB\_X1端子から48MHzのクロックを入力し

て動作するクロック動作モード1を使用しています。周波数制御レジスタ(FRQCR)を次表の様設定するとCPUクロック(I)が144MHz、周辺クロック(P)が36MHzで動作します。バスクロックは72MHz固定で変更することはできません。

### ■ 周波数制御レジスタの設定 ( CPUクロック[Iφ]、周辺クロック[Pφ]の選択 )

レジスタ名称	略称	設定値[ bit15 ..... bit0 ]	主な設定内容
★ 周波数制御レジスタ	FRQCR	[ 0000 0001 0000 0011 ]	Iφ: 144MHz、 Pφ: 36MHz

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

## バスコントローラの設定

SH7267のバスコントローラを設定し、外部アドレス空間を有効にしてCAT300シリーズのI/Oボードをバスに接続できる様になります。

- ・ポートBコントロールレジスタ2~0でアドレスバスA11~A1を設定
- ・ポートJコントロールレジスタ0でアドレスバスA0を設定
- ・ポートCコントロールレジスタ0でWE0\*、RD\*信号を設定
- ・ポートDコントロールレジスタ1~0でデータバスD7~D0を設定

・ポートFコントロールレジスタ1でCS5\*信号を設定、同時にFIFO内蔵シリアルコミュニケーションインタフェースのTXD3信号も有効にします。

・CS5空間バスコントロールレジスタでアイドルサイクル、バスに接続するデバイスの種類、バス幅などを設定

・CS5空間ウェイトコントロールレジスタでアサート/ネゲートサイクル、ウェイトサイクルなどを設定

以下にバスコントローラの設定一覧表を示します。

### ■ バスコントローラの設定 ( CAT300バス用のアドレス、データ信号やバス信号のタイミングなどを設定 )

レジスタ名称	略称	設定値[ bit31 .....bit16 ] [ bit15 .....bit 0 ]	主な設定内容
★ ポートBコントロールレジスタ2	PBCR2	[ 0001 0001 0001 0001 ]	PB11~PB8をアドレスバスA11~A8に設定
★ ポートBコントロールレジスタ1	PBCR1	[ 0001 0001 0001 0001 ]	PB7~PB4をアドレスバスA7~A4に設定
★ ポートBコントロールレジスタ0	PBCR0	[ 0001 0001 0001 0000 ]	PB3~PB1をアドレスバスA3~A1に設定
★ ポートJコントロールレジスタ0	PJCR0	[ 0000 0000 0000 0101 ]	PJ2~PJ0をPJ2、PJ1、アドレスバスA0に設定
★ ポートCコントロールレジスタ0	PCCR0	[ 0001 0000 0001 0000 ]	PC3~PC0をWE0*、PC2、RD*、PC0Iに設定
★ ポートDコントロールレジスタ1	PDCR1	[ 0001 0001 0001 0001 ]	PD7~PD4をデータバスD7~D4に設定
★ ポートDコントロールレジスタ0	PDCR0	[ 0001 0001 0001 0001 ]	PD3~PD0をデータバスD3~D0に設定
★ ポートFコントロールレジスタ1	PF0CR1	[ 0000 0000 0001 0100 ]	PF7~PF4をPF7、PF6、CS5*/CE1A*、TXD3に設定
★ CS5空間バスコントロールレジスタ	CS5BCR	[ 0000 0000 0000 0000 ] [ 0000 1010 0000 0000 ]	全てのリード/ライトでアイドルサイクルなし、通常空間、リトルエンディアン、バス幅8ビット
★ CS5空間ウェイトコントロールレジスタ	CS5WCR	[ 0000 0000 0000 0000 ] [ 0001 1101 0100 0011 ]	RD*、WR*アサート/ネゲート: 3.5サイクル RD*、WR*ウェイト: 14サイクル、外部ウェイト: 無視

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

## 割り込み

SH7267にはCPU内蔵周辺モジュール割り込みの他、外部割り込み入力のIRQ7～IRQ0があります。本ボードではこのうちIRQ7とIRQ3～IRQ0を外部割り込み入力として使用できます。

IRQ7はI/O用コネクタ【CN3】に接続していますが汎用入出力信号PG7と端子が共用になっています。

IRQ3～IRQ0はCAT300バスからの割り込み要求入力に割り当てていますのでバスコネクタ【CNO】に接続しています。CAT300バスに接続する拡張ボードによっては一つの割り込み信号線に複数の割り込み要

求をOR接続していますので、割り込みコントロールレジスタ1の設定は「割り込み要求をIRQn入力のローレベルで検出する」を選んでポーリングで割り込み要求元を確定して下さい。

### ■ 外部割り込み入力の接続先

SH7267の外部割り込み入力	割り付け先
IRQ7	I/Oコネクタ【CN3】に接続(PG7と共用)
IRQ3	CAT300バスのIRQ3*(CNOの7Bピン)
IRQ2	CAT300バスのIRQ2*(CNOの7Aピン)
IRQ1	CAT300バスのIRQ1*(CNOの6Bピン)
IRQ0	CAT300バスのIRQ0*(CNOの6Aピン)

### ■ 割り込み制御モード、CAT300バスの割り込み信号設定

	レジスタ名称	略称	設定値[ bit15 ..... bit0 ]	主な設定内容
★	ポートEコントロールレジスタ0	PECR0	[ 0011 0011 0011 0011 ]	PE3～PE0を割り込み入力IRQ3～IRQ0に設定
☆	割り込みコントロールレジスタ1	ICR1	[ XXXX XXXX 0000 0000 ]	IRQ3～IRQ0のセンスセレクトをローレベルに設定

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

## その他の設定

SH7267はリセット解除後に内蔵周辺モジュールへのクロック供給が停止状態になりますので使用するモジュールはスタンバイコントロールレジスタで供給停止を解除します。またシステムコントロール

レジスタ5を設定して保持用内蔵RAMをライト有効にします。

各ポートのコントロールレジスタを設定してFIFO内蔵シリアルコミュニケーションインタフェース機能やルネサスシリアルペリフェラルインタフェース機能を有効にする他、ポートI/Oレジスタでポートの入出力設定なども行なって下さい。

### ■ スタンバイコントロールレジスタ・汎用入出力ポートのレジスタ設定

	レジスタ名称	略称	設定値[ bit15 ..... bit0 ]	主な設定内容
★	スタンバイコントロールレジスタ3	STBCR3	[ 0101 1010 ]	マルチファンクションタイム2、AD変換、RTCは動作
★	スタンバイコントロールレジスタ4	STBCR4	[ 0000 0000 ]	シリアルコミュニケーションインタフェースは全て動作
★	スタンバイコントロールレジスタ5	STBCR5	[ 1111 1100 ]	シリアルペリフェラルインタフェースは2チャンネル共動作
★	スタンバイコントロールレジスタ7	STBCR7	[ 1111 1011 ]	コンペアマッチタイムは動作
★	システムコントロールレジスタ5	SYSCR5	[ 0000 1111 ]	保持用内蔵RAM全ページヘライト有効
★	ポートBコントロールレジスタ5	PBCR5	[ 0000 0100 0100 0000 ]	PB22～PB20をRXD4、TXD4、PB20に設定
★	ポートBデータレジスタ1	PBDR1	[ 0000 0000 0000 0011 ]	PB17～PB16のデータレジスタに"1"をセット
★	ポートBデータレジスタ0	PBDR0	[ 1110 0000 0000 0000 ]	PB15～PB13のデータレジスタに"1"をセット
★	ポートB、I/Oレジスタ1	PBIOR1	[ 0000 0000 0000 0011 ]	PB20～PB18を入力、PB17～PB16を出力に設定
★	ポートB、I/Oレジスタ0	PBIOR0	[ 1110 0000 0000 0000 ]	PB15～PB13を出力に設定
★	ポートE、I/Oレジスタ0	PEIOR0	[ 0000 0000 0010 0000 ]	PE5を出力、PE4を入力に設定
★	ポートFコントロールレジスタ3	PF3R3	[ 0000 0000 0000 0011 ]	PF12をMISO0に設定
★	ポートFコントロールレジスタ2	PF3R2	[ 0011 0011 0011 0000 ]	PF11～PF8をMOSI0、SSL00、RSPCK0、PF8に設定
★	ポートFコントロールレジスタ0	PF3R0	[ 0100 0100 0100 0000 ]	PF3～PF0をRXD3、TXD2、RXD2、PF0に設定
★	ポートF、I/Oレジスタ0	PFIOR0	[ 0000 0001 0000 0000 ]	PF12～PF9、PF7～PF0を入力、PF8を出力に設定
★	ポートGコントロールレジスタ6	PGCR6	[ 0000 0000 0000 0001 ]	PG24をMISO1に設定
★	ポートGコントロールレジスタ5	PGCR5	[ 0001 0001 0001 0X0X ]	PG23～PG21をMOSI1、SSL10、RSPCK1に設定
★	ポートGコントロールレジスタ4	PGCR4	[ 0XXX 0XXX 0100 0100 ]	PG17～PG16をTXD1、RXD1に設定
★	ポートGコントロールレジスタ3	PGCR3	[ 0100 0100 0100 0100 ]	PG15～PG12をTXD7、RXD7、TXD6、RXD6に設定
★	ポートGコントロールレジスタ2	PGCR2	[ 0100 0100 0XXX 0XXX ]	PG11～PG10をTXD5、RXD5に設定
★	ポートGコントロールレジスタ1	PGCR1	[ 0XXX 0000 0000 0000 ]	PG6～PG4をPG6、PG5、PG4に設定
☆	ポートGコントロールレジスタ0	PGCR0	[ 0000 0000 0000 0000 ]	PG3～PG0をPG3、PG2、PG1、PG0に設定
☆	ポートG、I/Oレジスタ0	PGIOR0	[ 0000 00XX X000 0000 ]	PG6～PG0を入力に設定
☆	ポートJコントロールレジスタ1	PJCR1	[ 0000 0000 0000 0000 ]	PJ3をPJ3に設定
★	ポートJ、I/Oレジスタ0	PJIOR0	[ 0000 0000 0000 1000 ]	PJ3出力、PJ2を入力に設定

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

## ルネサスシリアルペリフェラルインタフェース

SH7267はルネサスシリアルペリフェラルインタフェースを2チャンネル内蔵しています。このうちチャンネル0はプログラム格納用のシリアルフラッシュメモリに接続しています。

チャンネル1の信号(RSPCK10、MOSI1、MISO1)はボード上のシリアルF-RAM(不揮発性強誘電体メモリ)に接続しています。またバッファIC経由でバスコネクタ【CNO】にも接続しており、[ SPI ]インタフェースの拡張ボードを接続した場合に、3線式シリアルバスとして使用します。F-RAMのチップセレクト(CS\*)にはSSL10信号が接続しておりSSL10信号をローレベルにするとF-RAMにアクセスでき、SSL10信号をハイレベルにするとコネクタ【CNO】のSMI端子の信号がMISO1に入力されて拡張ボードにアクセスできます。(バス周辺の回路図を参照)

尚、ボード上のシリアルフラッシュメモリやシリアルF-RAMにアクセスするときのクロック周波数は18MHz以下、バスコネクタ【CNO】に接続した拡張ボードにアクセスするときのクロック周波数は2.5MHz以下で使用して下さい。(拡張ボードによる制約)

## FIFO内蔵シリアルコミュニケーションインタフェース

SH7267のFIFO内蔵シリアルコミュニケーションインタフェースを調歩同期モードで7チャンネル使用できます。チャンネルごとに任意のビットレートを選択可能で標準的なビットレート系列に合わせた場合、最大115200bpsのビットレートで使用できます。

FIFO内蔵シリアルコミュニケーションインタフェースのCH1以外のチャンネルでは送受信信号(TXD,RXD)のみがサポートされておりモデム制御信号(RTS,CTS)はサポートされていません。この為、本ボードでは一部の平行ポートをRTS,CTS信号の代わりとして使用できる様に各チャンネル毎に割り当てていますので必要な場合はソフトウェアでモデム信号を制御して下さい。(CH1にも平行ポートのRTS,CTSを割り当てています、CH6とCH7には割り当てていません)

モデム制御信号と平行ポートとの対応は次表の様になっており各信号は、RS232用のトランシーバICを通してコネクタ【CN1】に接続しています。

### RTS\*,CTS\*信号と代用パラレルポートの対応

RTS*信号	パラレルポート	CTS*信号	パラレルポート
RTS1*	PB13	CTS1*	PG1
RTS2*	PB14	CTS2*	PG2
RTS3*	PB15	CTS3*	PG3
RTS4*	PB16	CTS4*	PG4
RTS5*	PB17	CTS5*	PG5

- RTS\*信号はパラレルポートの該当ビットに"1"を設定すると"L"レベル(負電圧)、"0"を設定すると"H"レベル(正電圧)が出力されます。
- CTS\*信号は"L"レベル(負電圧)入力では"1"が、"H"レベル(正電圧)入力では"0"が、パラレルポートの該当ビットから読み込めます。

[ CH1,CH2,CH3,CH4,CH5 ] : チャンネル1~5のTXD,RXD信号はRS232用のトランシーバICを通してコネクタ【CN1】に接続しています。

[ CH6,CH7 ] : チャンネル6と7のTXD,RXD信号はRS422(RS485)のインタフェースICを通して【CN1】に接続しています。

- チャンネル6 : パラレルポートPF8を"1"にセットするとドライバICの出力はイネーブルになり、"0"にするとディセーブルになります。レシーバは常にイネーブルです。【SJ1】を半田でジャンプすると約160Ωで終端できます。
- チャンネル7 : パラレルポートPJ3を"1"にセットするとドライバICの出力はイネーブルになり、"0"にするとディセーブルになります。レシーバは常にイネーブルです。【SJ2】を半田でジャンプすると約160Ωで終端できます。
- ドライバ出力とレシーバ入力を接続して2線式(RS485)で使用する場合は、自分の送信データを自分でも受信することになりますので受信データの読み捨てが必要です。  
尚、チャンネル6と7にはRTS,CTS信号はありません。

### パラレルI/O

パラレルI/Oを12ビット使用できます。パラレルI/OはSH7267内蔵の各種周辺機能と入出力端子を共用していますので、周辺機能として使用するピンはパラレルI/Oとして使用できません。本ボードで使用可能なパラレルI/Oは以下の通りでコネクタ【CN3】に接続しています。

- [ PG7~PG9 ] 3bit ビット単位で入出力可 47KΩでプルダウン
- [ PG18~P20 ] 3bit ビット単位で入出力可 47KΩでプルダウン
- [ PH0~PH5 ] 6bit 全ビット入力専用

ポートPH0~PH5はA/Dコンバータ(ANO~AN5)と入力端子が共用になっており、各端子には保護用のダイオードと1KΩの抵抗、0.01μFのコンデンサが接続されています。プルアップははされていませんので必要な場合は外部にプルアップ抵抗を接続して3.3Vラインにプルアップして下さい。(入力周辺の回路図を参照して下さい)

(注記)パラレルI/O端子は3.3V動作です。5V系の回路と直接接続すると損傷しますので注意して下さい。

### USB2.0コントローラ

SH7267はUSBホストコントローラ機能とファンクションコントローラ機能を備えたUSBモジュールを内蔵しており、USB2.0規格のハイスピード転送、およびフルスピード転送に対応しています。CAT321ではファンクションコントローラとして使用する前提でUSB miniBコネクタ【CN2】にUSB信号を接続しています。またUSBのステータス表示用に緑LED【LED1】を実装していますが他の用途に使用してもかまいません。パラレルポートPE5に"0"をライトするとLEDが点灯します。

なおUSBミドルウェアメーカーのインターフェイス(株)の仮想COMポート対応ライブラリ(HEM4-SHC版)を有償提供する準備をしています。提供可能になりましたら <http://www.aone.co.jp/tools/AH7000/> でお知らせします。

### A/Dコンバータ

SH7267は10ビット,6チャンネルの逐次比較方式A/Dコンバータを内蔵しています。A/Dコンバータの入力端子(ANO~AN5)はパラレルポートPH0~PH5と信号端子が共用になっておりコネクタ【CN3】に接続しています。(パラレルI/Oの項目も参照下さい)

A/Dコンバータの基準電圧端子(AVREF)に供給するリファレンス電圧は、電源(AVCC)の3.3Vか若しくはリファレンスIC(LM4132CMF-3.0)の3.0V出力をスイッチ【SW2】で選択することができます。

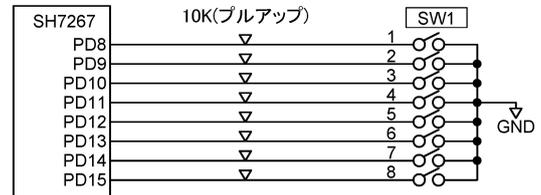
#### 【SW2】AVREF端子に供給するリファレンスの選択

SW2のレバー位置	使用するリファレンス電圧
A	AVCCに供給している3.3V電源
B	リファレンスIC(LM4132CMF-3.0)の3.0V出力

### 汎用DIPスイッチ

ユーザの各種動作設定などに汎用的に使用できる8ビットのDIPスイッチ【SW1】を実装しています。

DIPスイッチの状態はパラレルポートのPD8~PD15を使用して入力しています。DIPスイッチと入力ポートのビット対応は下図のようになっており、スイッチがONのビットは"0"、OFFのビットは"1"として読み込まれます。



### シリアルフラッシュメモリ

CAT321で使用しているSH7267にはフラッシュROMが内蔵されていませんのでプログラム格納用のメモリとして2Mバイトのシリアルフラッシュメモリをボードに実装しています。このメモリは10万回の書き換えが可能ですから書き換え頻度のあまり多くないデータの保持などにも利用できます。(ブートモード・ルネサスシリアルペリフェラルインタフェースの項目も参照下さい)

### シリアルF-RAM (強誘電体メモリ)

CAT321にはデータのバックアップ用として強誘電体ランダムアクセスメモリ(F-RAM)を実装しています。本ボードではCypress製(旧RAMTRON製)の8KバイトのシリアルF-RAMを使用してSH7267内蔵のルネサスシリアルペリフェラルインタフェースのチャンネル1に接続しています。シリアルF-RAMはシリアルEEPROMのようなmSEC単位の長い書き込みサイクル時間を必要としませんので、書き込み待ち時間ゼロで連続してリード/ライトできます。

シリアルF-RAMは不揮発性のメモリセルで形成されており、バッテリーやスーパーキャパシタなどを使用することなくデータの長期保持が可能です。リード/ライト可能な回数は10の14乗回(100兆回)でデータ保持能力は38年(@+75℃)です。例えば休むことなく10μSECに1回のアクセスを連続で繰り返しても31年以上の耐久性がある計算になります。(ルネサスシリアルペリフェラルインタフェースの項目も参照下さい)

### リセット

リセットICにより以下の条件でリセット状態になります。リセット状態はリセット発生条件解除後、約100mSEC間保持されます。

- パワーONリセット : 電源投入時に発生
- 電圧低下時 : 電源の5Vラインが約4.2V以下になった時に発生

この他「H-デバッグ」接続用コネクタ【CN4】のRES\*入力がLOWレベル時にもリセット状態になりますが、この場合はRES\*入力がHIに戻る時と20μSECほどでリセットは解除されます。

## 増設ボードのアドレス

CAT300バスに接続した増設I/Oボードにアクセスする場合のアドレスについて説明します。

CAT300バスのコネクタ【CNO】にはアドレス信号として"A0~A11"の12ビットを出力しています。

また、バスコネクタにセレクト信号(SELO\*)を出力しており、CAT300バスに割り当てている4Kバイトのアドレス範囲「H'3400 0000~H'3400 OFFF」をSH7267がアクセスしている時、このセレクト信号(SEK0\*)がイネーブルになります。

一方、CAT300バスに接続した各増設I/Oボードにはアドレス設定用のDIPスイッチが実装されています。このDIPスイッチで選択したボードの先頭アドレスとCAT300バス上のアドレス信号が一致し、且つ先のセレクト信号(SELO\*)がイネーブルになった時に各増設I/Oボードにアクセスできます。

例1: CAT305 DI0-24/24ボードを増設し、ボード上のDIPスイッチで先頭アドレスとして"038H"を選択した場合のボードアドレスは次の範囲になります。 " H'3400 0038 ~ H'3400 003D "

例2: CAT308 SI0-4ボードを増設し、ボード上のDIPスイッチで先頭アドレスとして"220H"を選択した場合のボードアドレスは次の範囲になります。 " H'3400 0220 ~ H'3400 023F "

例3: CAT309 MC-2ボードを増設し、ボード上のDIPスイッチで先頭アドレスとして"000H"を選択した場合のボードアドレスは次の範囲になります。 " H'3400 0000 ~ H'3400 000F "

- 各増設I/Oボードのアドレスは重複しないように設定して下さい。
- 増設I/Oボードのアドレスの設定方法は、各ボードの取り扱い説明書を参照して下さい。

## デバッグ・シリアルフラッシュメモリ書込み

- ルネサスのCコンパイラは、SH-2A対応のコンパイラバージョンを使用して下さい。
- コネクタ【CN4】に「H-デバッガ」を接続することにより、SH7267のオンチップエミュレーション機能を利用したプログラムデバッグとシリアルフラッシュメモリへのダウンロード可能になります。スイッチ【SW5】のレバー位置を"A"側に設定すると通常のプログラム実行モードになります。"B"側に設定するとオンチップエミュレーションモードになり、デバッグ作業やシリアルフラッシュメモリへのプログラムダウンロードが可能になります。

### 【SW5】SH7267の動作モード設定

SW5のレバー位置	SH7267の動作
A	通常のプログラム実行モード
B	オンチップエミュレーションモード

- 「H-デバッガ」はSH7264の以下の端子を使用してオンチップデバッグエミュレーションを実行します。

[ TDI、TDO、TCK、TRST、TMS ]

- バス関連レジスタ設定用のスクリプトファイルをあらかじめ用意しておき、「H-デバッガ」でのデバッグ時、[ファイル] -> [スクリプト実行]で、用意しておいたスクリプトファイルを実行させると、SH7267の8ビット外部バスが有効になりCAT300バス【CNO】に増設したI/Oボードに対してメモリダンプ・メモリセットなどのコマンドを使用できる様になります。また、[オプション] -> [CPU設定] -> [外部RAM時のBSC設定スクリプト指定] の [許可] にチェックを入れてスクリプトファイルを指定しておいても、ユーザプログラムのダウンロード時や【RstMon】、【Reset】コマンド実行時に自動的にスクリプトファイルが実行されて外部バスアクセスが可能になります。スクリプトファイルの例(CAT321-BSC.log)を右に示します。

## スクリプトファイルの例

```
//
// CAT321 SBC-7267 用 外部バス関連レジスタ設定スクリプト
//
// CAT321-BSC.log
//
// このスクリプトを実行することにより外部バス関連のレジスタが
// 初期設定され、CAT300バスへのアクセスが可能になります
//
// 入力クロック : 48Hz (クロックモード1)
// CAT300バス : CS5空間 (0x3400_0000~0x3400_OFFF)、8bit
//
// (注記)
// ・SQ コマンドは Ver7.10A より使用可能です。 Ver7.10A 未満の
// 場合はビット長に合わせた[S/SS/SL]に変更して下さい。
// ・コメントはコマンド実行ラインに記述しないで下さい。
//

// 周波数制御レジスタ ( I :144MHz、P :36MHz、B :72MHz )
<SQ FRQCR 0x0103 W

// ポートBコントロールレジスタ2 ( アドレスバス:A11~A8 )
<SQ PBCR2 0x1111 W

// ポートBコントロールレジスタ1 ( アドレスバス:A7~A4 )
<SQ PBCR1 0x1111 W

// ポートBコントロールレジスタ0 ( アドレスバス:A3~A1 )
<SQ PBCR0 0x1110 W

// ポートJコントロールレジスタ0 ( アドレスバス:A0 )
<SQ PJCR0 0x0005 W

// ポートCコントロールレジスタ0 ( WE0*、RD* )
<SQ PCCR0 0x1010 W

// ポートDコントロールレジスタ1 ( データバス:D7~D4 )
<SQ PDCR1 0x1111 W

// ポートDコントロールレジスタ0 ( データバス:D3~D0 )
<SQ PDCR0 0x1111 W

// ポートFコントロールレジスタ1 ( CS5*、TXD3 )
<SQ PFCR1 0x0014 W

// CS5空間バスコントロールレジスタ ( 全てアイドルなし )
// ( 通常空間、リトルエンディアン、バス幅8bit )
<SQ CS5BCR 0x0000A00 W

// CS5空間ウェイトコントロールレジスタ ( 外部ウェイト無視 )
// ( アサート/ネゲート:3.5サイクル、ウェイト:14サイクル )
<SQ CS5WCR 0x00001D43 W

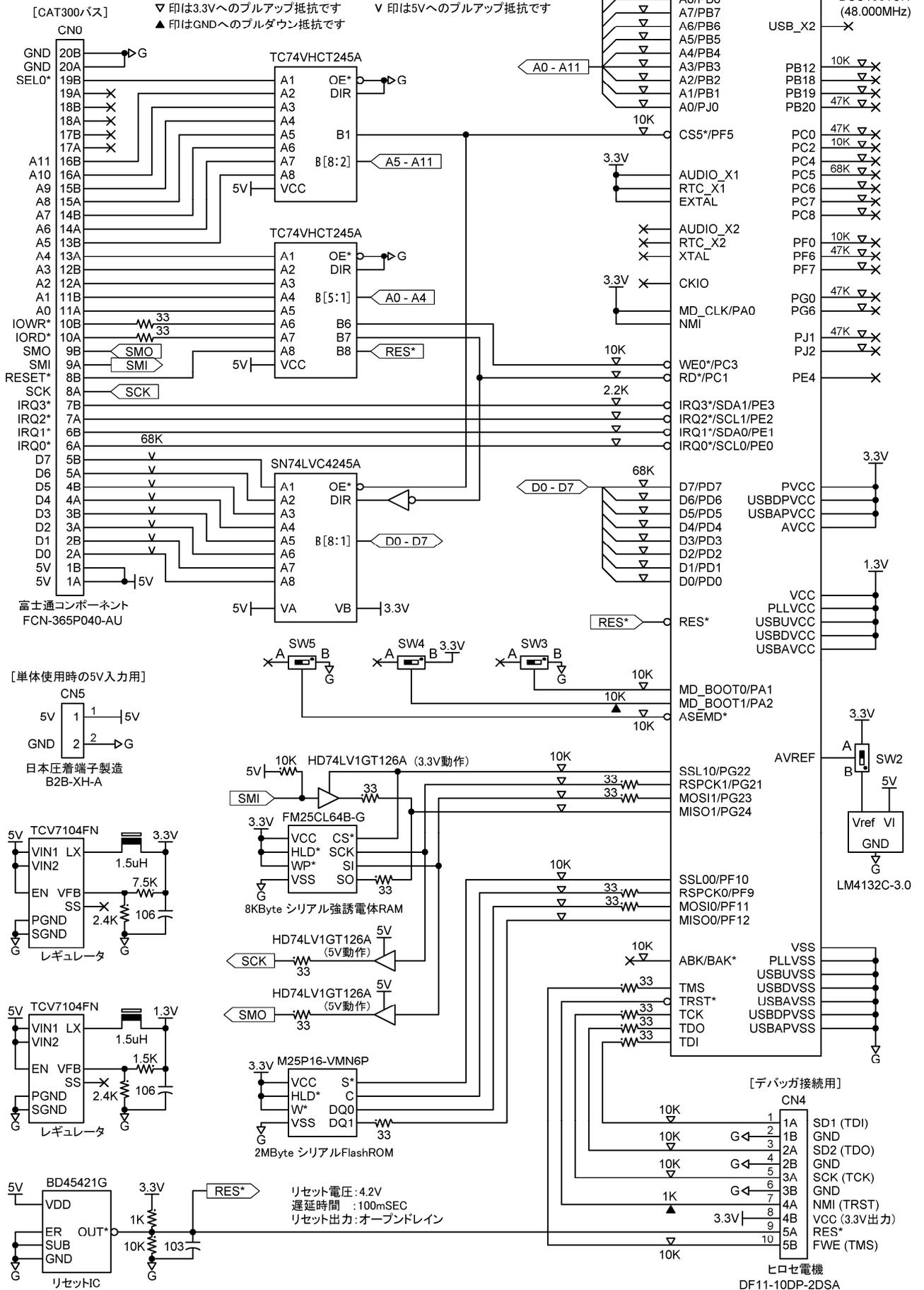
// システムコントロールレジスタ5
// ( 保持用内蔵RAM全ページ、ライト有効 )
<SQ SYSCR5 0xF W

// キャッシュ制御レジスタ1 ( 全キャッシュディスエーブル )
<SQ CCR1 0x0 W
```

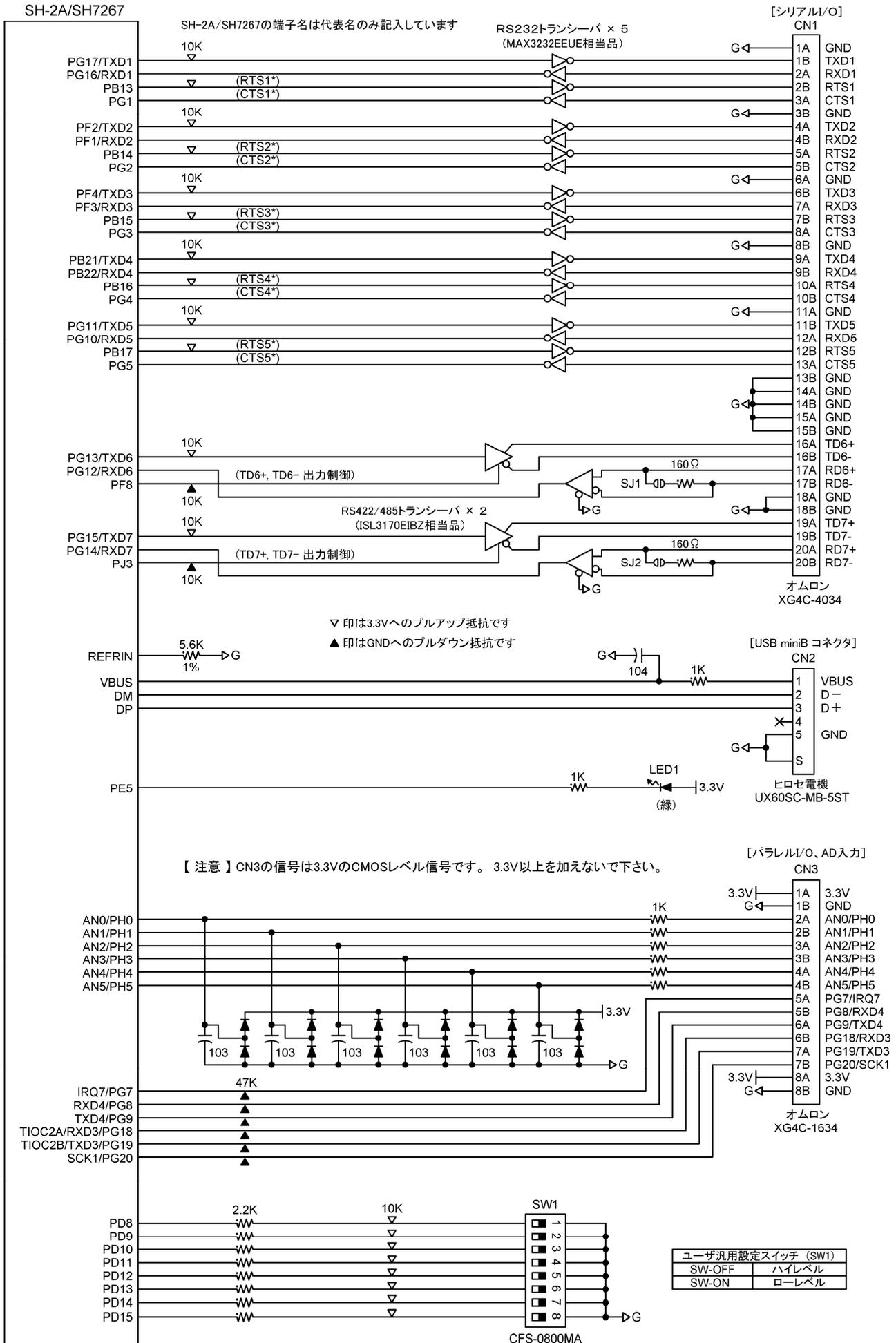
# バス周辺の回路図

項目	動作内容
ブートモード	シリアルフラッシュブート
CPUクロック(1Φ)	144MHz (×3)
バスクロック(6Φ)	72MHz (×3/2)
周辺クロック(PΦ)	36MHz (×3/4)

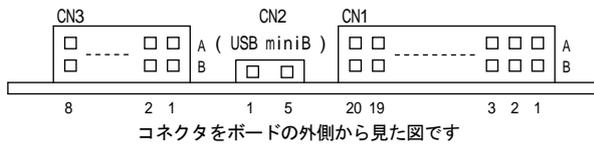
	A	B
SW2	Vref=3.3V	Vref=3.00V
SW3	通常動作	設定禁止
SW4	低速ブート	高速ブート
SW5	通常動作	デバッグモード



# 入出力周辺の回路図



## I/Oコネクタ (CN1, CN3) のピン配列



### 【 CN1 】ピン配列

信号名	ピン番		信号名
GND	1A	1B	TXD1
RXD1	2A	2B	RTS1
CTS1	3A	3B	GND
TXD2	4A	4B	RXD2
RTS2	5A	5B	CTS2
GND	6A	6B	TXD3
RXD3	7A	7B	RTS3
CTS3	8A	8B	GND
TXD4	9A	9B	RXD4
RTS4	10A	10B	CTS4
GND	11A	11B	TXD5
RXD5	12A	12B	RTS5
CTS5	13A	13B	GND
GND	14A	14B	GND
GND	15A	15B	GND
TD6+	16A	16B	TD6-
RD6+	17A	17B	RD6-
GND	18A	18B	GND
TD7+	19A	19B	TD7-
RD7+	20A	20B	RD7-

・1A～13AピンはRS232レベル、16A～20BピンはRS422、485レベルの信号です。

### 【 CN3 】ピン配列

信号名	ピン番		信号名
3.3V出力	1A	1B	GND
PH0/AN0	2A	2B	PH1/AN1
PH2/AN2	3A	3B	PH3/AN3
PH4/AN4	4A	4B	PH5/AN5
PG7/IRQ7	5A	5B	PG8/RXD4
PG9/TXD4	6A	6B	PG18/RXD3/TIO2A
PG19/TXD3/TIO2B	7A	7B	PG20/SCK1
3.3V出力	8A	8B	GND

- ・このコネクタの信号は全て3.3VのCMOSレベル信号です。
- ・3.3V出力は1A, 8Aピン合計で300mAまで外部で使用できます。

## H-デバッグ用コネクタ (CN4) のピン配列

### 【 CN4 】ピン配列

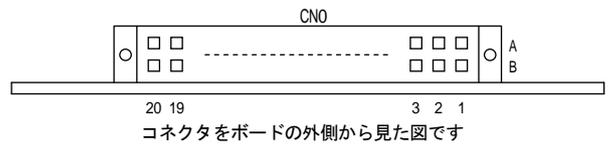
ピン番号	H-debuggerの信号名	機能
1A	SD1	TD1
2A	SD2	TD0
3A	SCK	TCK
4A	NMI	TRST
5A	RES*	リセット入力
1B, 2B, 3B	GND	GND
4B	VCC	3.3V出力
5B	FWE	TMS

## 単体使用時の電源コネクタ (CN5) のピン配列

### 【 CN5 】ピン配列と説明

ピン番号	信号名	機能
1	5V	本ボードを単体で使用する場合はこのコネクタから電源を供給して下さい
2	GND	

## バスコネクタ (CN0) のピン配列



### 【 CN0 】ピン配列 (CAT300バス)

信号名	ピン番		信号名
5V	1A	1B	5V
D0	2A	2B	D1
D2	3A	3B	D3
D4	4A	4B	D5
D6	5A	5B	D7
IRQ0*	6A	6B	IRQ1*
IRQ2*	7A	7B	IRQ3*
SCK	8A	8B	RESET*
SMI	9A	9B	SMO
IORD*	10A	10B	IOWR*
A0	11A	11B	A1
A2	12A	12B	A3
A4	13A	13B	A5
A6	14A	14B	A7
A8	15A	15B	A9
A10	16A	16B	A11
	17A	17B	
	18A	18B	
	19A	19B	SELO*
GND	20A	20B	GND

- ・信号名が無記入のピンは、本ボードでは使用していません。
- ・(8A)ピンのSCK信号はH-デバッグ(CN4)のSCK信号とは無関係です。

## コネクタの型番

### バスコネクタCN0の型番 (富士通コンポーネント)

名称	CN0型番
ライトアングルプラグ(基板側)	FCN365P040-AU(A3金具2個使用)
ストレートジャック(バックプレーン側)	FCN364J040-AU

### 入出力用コネクタCN1, CN3の型番 (オムロン)

名称	CN1型番	CN3型番	備考
ヘッダー(基板側)	XG4C-4034	XG4C-1634	
ソケット+ストレーンリリーフ	XG4M-4030-T	XG4M-1630-T	付属品
2列ソケット(パラ線圧接用)	XG5M-4032-N	XG5M-1632-N	AWG24用
セミカバー(パラ線圧接用)	XG5S-2001	XG5S-0801	
ロックレバー	XG4Z-0002		

### H-デバッグ用コネクタCN4の型番 (ヒロセ電機)

名称	CN4型番
ストレートピンヘッダ(基板側)	DF11-10DP-2DSA(01)
圧着ソケット	DF11-10DS-2C
ソケット圧着端子(AWG24～28用パラ端子)	DF11-2428SCA

### コネクタCN5の型番 (日本圧着端子製造)

名称	CN5型番	備考
ポスト(基板側)	B2B-XH-A	
ハウジング	XHP-2	付属品
コンタクトピン	BXH-001T-P0.6	付属品

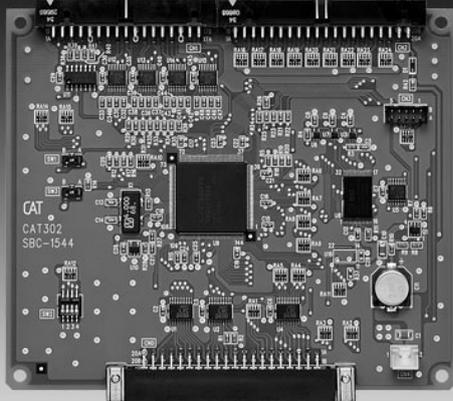
**注意!!** 本製品を不適切な状態で使用されると発火・誤作動の可能性があります危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

**エーワン株式会社**

〒486-0852 愛知県春日井市下市場町 6-9-20  
TEL/FAX 0568-85-8511/8501  
<http://www.aone.co.jp/>

# H8SX/1544 CPUボード CAT302 SBC-1544 取り扱い説明書



RoHS Compliant

2008.04.14 - 2012.10.12

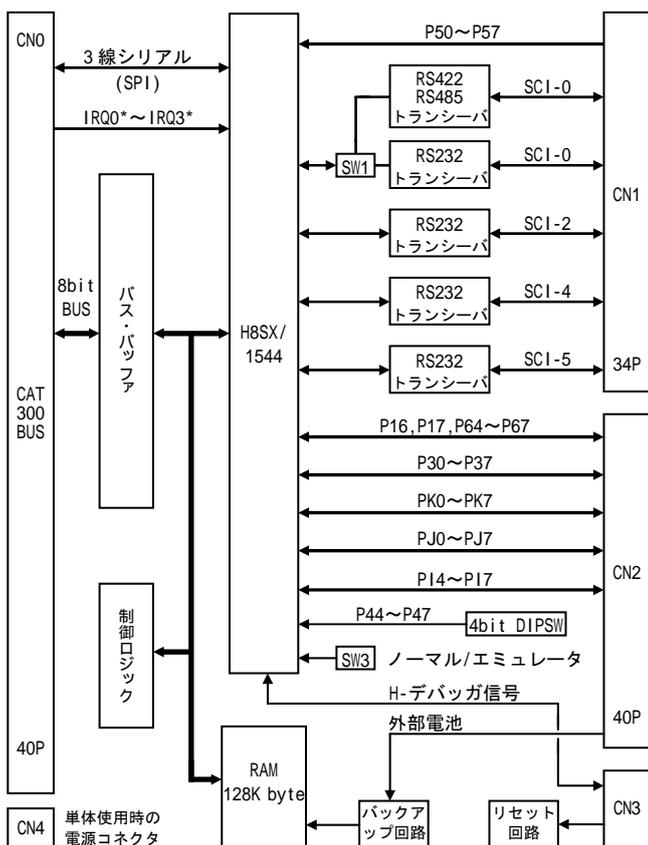
## 概要

CAT302 SBC-1544は(株)ルネサスエレクトロニクスの32ビット高性能CISCマイコンH8SX/1544を搭載したCPUボードです。システムクロックは36.864MHzで動作し、プログラム用メモリとして1ステートでアクセスできるフラッシュROMを512Kバイト内蔵していますので極めて高速な処理が可能です。

入出力機能としてCPU内蔵のシリアルポートやパラレルポートを使用できる他、CAT300シリーズのI/Oボードをバス接続することにより機能の拡張を柔軟に行なうことができます。

また、H8SX/1544はオンチップデバッグ対応CPUなので「H-デバッガ」を使用したオンボードプログラミングやデバッグ作業などを簡単に行なうことができます。

## ブロック図



## 仕様

- CPU : H8SX/1544グループ R5F61544 (ルネサスエレクトロニクス製)
- 動作周波数: 水晶発振子の周波数 4.608MHz
  - システムクロック(I ) : 36.864MHz (8通信)
  - 周辺モジュールクロック(P ) : 18.432MHz (4通信)
  - 外部バスクロック(B ) : 9.216MHz (2通信)
- メモリ :
  - [ CPU内蔵フラッシュROM ] 512Kバイト (32ビットデータバス)
  - [ CPU内蔵RAM ] 24Kバイト (32ビットデータバス)
  - [ ボード上の増設RAM ] 128Kバイト (8ビットデータバス)
- 調歩同期式シリアルポート: 4チャンネル  
ビットレートは最大115200bpsまで設定可能  
全チャンネルRS232トランシーバIC実装済み、TXD,RXD,RTS,CTS信号をサポート(但しRTS,CTSはパラレルポートでの代用になります)  
うち1チャンネルはRS422、RS485トランシーバICに切り替え可能
- パラレルポート: 最大で42ビット使用可能  
[ポート5]の8ビットは入力専用です。  
他の34ビットは1ビット単位で入出力設定可能です  
(パラレルポートはI/Oピンが各種周辺機能と共用です)  
A/D変換器: 8チャンネル入力、逐次比較方式10ビットA/D  
(ポート5のパラレル入力と入力ピンが共用です)
- タイマ: CPU内蔵の以下のタイマを使用可能です
  - ・16ビットタイマパルスユニット(TPU)
  - ・ウォッチドッグタイマ(WDT)
  - ・ウォッチタイマ(WAT)
- モータコントロールPWMタイマ: 8本のパルス出力可能な10ビットPWMを2チャンネル内蔵  
(出力ピンはポートJ及びポートKと共用です)  
CAN (コントローラエリアネットワーク): 2チャンネル内蔵  
(CANバス用のトランシーバICが外部に必要です)  
I<sup>2</sup>Cインターフェース: 2チャンネル内蔵  
(チャンネル1はバスコネクタの割り込み信号と共用です)
- 汎用DIPスイッチ: ユーザのモード設定などに汎用的に使える4ビットDIPスイッチを実装
- データバックアップ: 外部に1次電池を接続することによりボード上の増設RAM(128Kバイト)をバックアップ  
ボード上に短期間バックアップ用のスーパーキャパシタを実装済み
- 割り込み: CPU内蔵コントローラにより外部割り込み(IRQn\*)、内蔵周辺モジュール割り込みを8レベルで制御
- リセット: リセットICによりパワーON時、及び5V電圧低下時にリセット信号を発生
- デバッガ: 「H-デバッガ」を接続してCPU内蔵フラッシュROMのオンボード書き込み、及びオンチップデバッグができます
- バス信号: バス接続によりCAT300シリーズのI/Oボードを拡張可能  
[ データバス信号 ] D7 ~ D0 (8ビット)  
[ アドレス出力信号 ] A11 ~ A0 (12ビット)、SELO\*  
[ 制御出力信号 ] IOWR\*, IORD\*, RESET\*  
[ 割り込み入力信号 ] IRQ3\* ~ IRQ0\*  
[ 3線式シリアル信号 ] SCK, SMI, SMO  
(3線式シリアル信号は「SPI」インターフェースを持つ拡張ボードをCAT300バスに接続時使用)
- 電源電圧: 5V ± 5% 消費電流: 150mA MAX
- 動作温度範囲: 0 ~ 55 (結露のないこと)
- 基板: 外形寸法 107 × 126mm (突起部除く) 質量 約75g  
取付穴寸法 99 × 118mm (4- 3.5)  
材質 FR-4、1.6t、4層基板

## H8SX/1544の説明書・資料について

この取り扱い説明書はCAT302ボード固有の項目(本ボードのハードウェア構成、CPU内蔵レジスタの基本的な設定、コネクタのピン配列など)に関してのみ記述しています。

CAT302で使用している「H8SX/1544」のマニュアルや資料はルネサスエレクトロニクスのWebサイトからダウンロードしていただくか、ルネサスエレクトロニクスの代理店などから入手して下さい。

- ・H8SX/1544グループ ハードウェアマニュアル
- ・H8SXファミリ ソフトウェアマニュアル
- ・アプリケーションノート
- ・テクニカルアップデート など

## CPUの動作モード

本ボードで使用しているCPU(H8SX/1544)には5種類の動作モードがあります。動作モードはCPUのモードピンMD2～MD0の設定によりハード的に決定されます。CAT302ではボード上の増設RAM(128Kバイト)や、CAT300バスへのアクセスを可能にするため「モード6(内蔵ROM有効拡張

モード)」で動作する様にモードピンMD2～MD0を設定しています。「モード6」はCPU内蔵のフラッシュROM(512Kバイト)が有効で、リセット後に8ビットバスの外部拡張アドレス空間が有効となり、データバス信号D7～D0、リード制御信号RD\*およびライト制御信号LLWR\*が使用可能になります。なお、CPUの動作モードはハードで固定しているため他のモードには変更できません。

## アドレスマップ

CAT302のアドレスマップを以下に示します。割付デバイス欄が空欄になっているアドレスは未使用領域です。但しこの未使用領域には

ボードに実装されている増設RAM(128Kバイト)もしくはCAT300バスによる拡張I/Oエリア(4Kバイト)のイメージが出る領域があります。なお、割付デバイス欄にリザーブ領域およびデバッグで使用と記入のあるアドレスにはアクセスしないで下さい。

### ■ アドレスマップ

アドレス	エリア	割付デバイス	サイズ	バス幅		
H' 000000 ~ H' 07FFFF	エリア0	H8SX/1544内蔵のフラッシュROM	512Kバイト	8ビット		
H' 080000 ~ H' 1FFFFFF			2M - 512Kバイト			
H' 200000 ~ H' 2FFFFFF	エリア1	ボード上の増設RAM	1Mバイト			
H' 300000 ~ H' 31FFFF			128Kバイト			
H' 320000 ~ H' 3FFFFFF	エリア2		1M - 128Kバイト			
H' 400000 ~ H' BFFFFFF			8Mバイト			
H' C00000 ~ H' DFFFFFF	エリア3		2Mバイト			
H' E00000 ~ H' EFFFFF	エリア4		1Mバイト			
H' F00000 ~ H' FD8FFF	エリア5	リザーブ領域	1M - 156Kバイト			
H' FD9000 ~ H' FDBFFF			12Kバイト			
H' FDC000 ~ H' FF3FFF			96Kバイト	8ビット		
H' FF4000 ~ H' FF5FFF			デバッグで使用	8Kバイト		
H' FF6000 ~ H' FFBFFF			H8SX/1544内蔵のRAM	24Kバイト	32ビット	
H' FFC000 ~ H' FFCFFF			CAT300バスによる拡張I/Oエリア	4Kバイト		
H' FFD000 ~ H' FFDFFF				4Kバイト	8ビット	
H' FFE000 ~ H' FFE9FF				2.5Kバイト		
H' FFEA00 ~ H' FFEFFF			エリア6	H8SX/1544内蔵のI/Oレジスタ	5.25Kバイト	8/16ビット
H' FFFF00 ~ H' FFFF1F			エリア7		32バイト	8ビット
H' FFFF20 ~ H' FFFFFF	H8SX/1544内蔵のI/Oレジスタ	256 - 32バイト		8/16ビット		

・リザーブ領域およびデバッグで使用領域はアクセスしないで下さい。

## クロック発振器の設定

CPU(H8SX/1544)には外部接続された水晶振動子を元にして各種クロックを生成するクロック発振器、PLL回路、分周器が内蔵されており、システムクロックコントロールレジスタ(SCKCR)によりシステムクロック(I<sub>φ</sub>)、周辺モジュールクロック(P<sub>φ</sub>)、外部バスクロック(B<sub>φ</sub>)

の周波数をそれぞれ個別に設定できます。CAT302ボードは周波数4.608MHzの水晶振動子を元にしてシステムクロック36.864MHz、周辺モジュールクロック18.432MHz、外部バスクロック9.216MHzで動作させますので、システムクロックコントロールレジスタの各クロック倍率は次表に示します様にI<sub>φ</sub>は8倍、P<sub>φ</sub>は4倍、B<sub>φ</sub>は2倍になる値を設定して下さい。

### ■ クロック発振器の設定 (システムクロック[I<sub>φ</sub>]、周辺モジュールクロック[P<sub>φ</sub>]、外部バスクロック[B<sub>φ</sub>]の選択)

	レジスタ名称	略称	設定値[ bit15 ..... bit0 ]	主な設定内容
★	システムクロックコントロールレジスタ	SCKCR	[ 0000 0000 0001 0010 ]	I <sub>φ</sub> : ×8、P <sub>φ</sub> : ×4、B <sub>φ</sub> : ×2

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

## バスコントローラの設定

CAT302では前記の通りモードピンの設定により、CPU(H8SX/1544)を外部8ビットバスの拡張モードで使用しています。この場合、リセット直後にデータバス信号D7～D0、リード信号RD\*およびライト信号LLWR\*は自動的に有効になりますが、アドレス信号は有効になりませんのでポートファンクションレジスタ4、ポートD、Eのディレクションレジスタを設定してアドレスバス信号A23、A20、A16～A0を有効にします。

アドレスマップで示した様にCPU(H8SX/1544)の外部アドレス空間は8つのエリア(エリア7～0)に分割して管理されており、バスコントロ

ーラの各種レジスタを設定することによりエリア毎にバス仕様を決定できます。CAT302ボード上の増設RAMはエリア1にマッピングしてあり「2ステートアクセス、ウェイト無し、RDネゲートは半ステート前、アイドルサイクル無し、ビッグエンディアン」に設定します。

CAT300バスの拡張I/Oエリアはエリア5にマッピングしてあり「3ステートアクセス、ウェイト無し、RDネゲートは半ステート前、アイドルサイクル無し、リトルエンディアン」に設定します。またバスコントロールレジスタ1(BCR1)のビット9は、「外部ライトサイクル時にライトデータバッファ機能を使用しない」に設定して下さい。

以下にバスコントローラの設定一覧表を示します。

### ■ バスコントローラの設定 (増設RAM、CAT300バス用のアドレス出力やバス信号タイミングなどの設定)

	レジスタ名称	略称	設定値[ bit15 ..... bit0 ]	主な設定内容
★	アクセスステートコントロールレジスタ	ASTCR	[ 1111 1100 0000 0000 ]	エリア7～2: 3ステート、エリア1～0: 2ステート
★	ウェイトコントロールレジスタA	WTCRA	[ 0000 0000 0000 0000 ]	エリア7～4: ウェイトを挿入しない
★	ウェイトコントロールレジスタB	WTCRB	[ 0000 0000 0000 0000 ]	エリア3～0: ウェイトを挿入しない
★	リードストロブタイミングコントロールレジスタ	RDNCR	[ 1111 1111 0000 0000 ]	全エリア: RD信号のネゲートは半ステート手前
★	アイドルコントロールレジスタ	IDLCR	[ 0000 0000 0000 0000 ]	全エリア: アイドルサイクルを挿入しない
☆	バスコントロールレジスタ1	BCR1	[ 0000 0000 0000 0000 ]	外部ライト時、ライトデータバッファ機能を使用しない
☆	バスコントロールレジスタ2	BCR2	[ 000X 001X ]	バス権、周辺モジュールのライトデータバッファ機能設定
★	エンディアンコントロールレジスタ	ENDIANCR	[ 0010 0000 ]	エリア5(CAT300バス)はリトルエンディアン
★	ポートファンクションコントロールレジスタ4	PFOR4	[ 1001 0001 ]	外部アドレスバスA23、20、16を出力
★	ポートDデータディレクションレジスタ	PDDDR	[ 1111 1111 ]	外部アドレスバスA7～A0出力
★	ポートEデータディレクションレジスタ	PEDDR	[ 1111 1111 ]	外部アドレスバスA15～A8出力

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

## 割り込み

H8SX/1544にはCPU内蔵周辺モジュール割り込みの他、外部割り込み入力としてIRQ0\*~IRQ15\*があります。本ボードではこの内IRQ2\*~IRQ7\*、IRQ12\*~IRQ15\*を割り込み入力として使用できます。

IRQ6\*、IRQ7\*、IRQ12\*~IRQ15\*はI/O用コネクタ【CN2】に接続していますが、これらの割り込み信号入力はパラレルポートやCPU内蔵の周辺機能などと信号ピンが共用になっています。

IRQ2\*~IRQ5\*はCAT300バスからの割り込み要求入力に割り当ててありますのでバスコネクタ【CNO】に接続しています。CAT300バスに接続する拡張ボードによっては一つの割り込み信号線に複数の割り込み要求をOR接続しますので、H8SX/1544のIRQセンスコントロールレジス

タ(ISCRH, ISCLR)は「Lowレベルで割り込み要求を発生」に設定して、割り込み要求元をポーリングで確定して下さい。

### ■ 外部割り込み入力の割り付け先

H8S/1544の外部割り込み入力	割り付け先
IRQ0*、IRQ1*	本ボードでは使用できません
IRQ2*	CAT300バスのIRQ0* (CNOの6Aピン)
IRQ3*	CAT300バスのIRQ1* (CNOの6Bピン)
IRQ4*	CAT300バスのIRQ2* (CNOの7Aピン)
IRQ5*	CAT300バスのIRQ3* (CNOの7Bピン)
IRQ6*、IRQ7*	I/O用コネクタ【CN2】に接続
IRQ8*~IRQ11*	本ボードでは使用できません
IRQ12*~IRQ15*	I/O用コネクタ【CN2】に接続

### ■ 割り込み制御モード、CAT300バスの割り込み信号設定

レジスタ名称	略称	設定値[ bit15 ..... bit0 ]	主な設定内容
★ 割り込みコントロールレジスタ	INTCR	[ 00X0 X000 ]	割り込み制御モード、NMIエッジ設定
★ ポート1入力バッファコントロールレジスタ	P1ICR	[ XX11 1110 ]	IRQ5*~IRQ2*、RxD2: 入力バッファ有効設定
☆ ポート1データディレクションレジスタ	P1DDR	[ XX00 0000 ]	P15~P10のDDRは入力に設定
☆ IRQセンスコントロールレジスタH	ISCRH	[ XXXX XXXX 0000 0000 ]	IRQ15*~IRQ8*: センスコントロール設定
☆ IRQセンスコントロールレジスタL	ISCLR	[ XXXX 0000 0000 0000 ]	IRQ7*~IRQ0*: センスコントロール設定
☆ IRQイネーブルレジスタ	IER	[ XXXX 0000 XXXX XX00 ]	IRQ15*~IRQ0*: デイセーブル/イネーブル設定

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

## その他の設定

H8SX/1544はリセット解除後にDMAC以外の周辺モジュールがストップモードになりますので、使用するモジュールはモジュールストップ

コントロールレジスタでストップモードを解除して下さい。

またリセット後は周辺モジュールの入力バッファが無効になっていますので入力バッファコントロールレジスタ(PxICR)を設定して、使用する周辺モジュールの入力バッファを有効にして下さい。

### ■ I/Oポートの入出力(PxDDR)設定。入力バッファ有効/無効(PxICR)設定。モジュールストップコントロールレジスタ、SSUレジスタの設定

レジスタ名称	略称	設定値[ bit15 ..... bit0 ]	主な設定内容
★ ポート2入力バッファコントロールレジスタ	P2ICR	[ 0000 0010 ]	RxD0: 入力バッファ有効設定
★ ポート2データディレクションレジスタ	P2DDR	[ 1111 0000 ]	P27~P24: 出力ポートに設定(RTS信号として使用)
☆ ポート3入力バッファコントロールレジスタ	P3ICR	[ XXXX XXXX ]	P37~P30: 周辺モジュール入力バッファの設定
☆ ポート3データディレクションレジスタ	P3DDR	[ XXXX XXXX ]	P37~P30: 入出力の設定
★ ポート6入力バッファコントロールレジスタ	P6ICR	[ XXXX 0010 ]	RxD4: 入力バッファ有効設定
☆ ポート6データディレクションレジスタ	P6DDR	[ XXXX 0000 ]	P63~P60: 入力に設定
★ ポートF入力バッファコントロールレジスタ	PFICR	[ 0100 0000 ]	RxD5: 入力バッファ有効設定
★ ポートFデータディレクションレジスタ	PFDDR	[ 0000 1000 ]	PF3: 出力ポートに設定(RS422,485出力制御用)
★ ポートI入力バッファコントロールレジスタ	PIICR	[ 0000 0010 ]	SSI0: 入力バッファ有効設定
★ ポートIデータディレクションレジスタ	PIDDR	[ XXXX 1000 ]	PI3: 出力に設定、PI2~PI0: 入力に設定
☆ ポートJデータディレクションレジスタ	PJDDR	[ XXXX XXXX ]	PJ7~PJ0: 入出力の設定
☆ ポートKデータディレクションレジスタ	PKDDR	[ XXXX XXXX ]	PK7~PK0: 入出力の設定
☆ モジュールストップコントロールレジスタA	MSTPCRA	[ 00X0 1111 1111 X11X ]	DMA、A/D、TPUの停止/動作設定
★ モジュールストップコントロールレジスタB	MSTPCRB	[ 1100 1010 XX11 1111 ]	SCI、I2Cの停止/動作設定
★ モジュールストップコントロールレジスタC	MSTPCRC	[ XXXX X110 0000 0000 ]	SDG、PWM、D/A、CAN、SSU、RAMの停止/動作設定
★ SSコントロールレジスタH_0	SSCRH_0	[ 1000 1100 ]	SSUをマスター、標準モードに設定
☆ SSコントロールレジスタL_0	SSCRL_0	[ 00X0 00XX ]	SSUモード設定、シリアル送受信データ長選択
★ SSモードレジスタ0	SSMR_0	[ 1000 0010 ]	SSUをSPIモード3、転送クロックレートをPφ/8に設定
☆ SSコントロールレジスタ2	SSCR2_0	[ 000X 0000 ]	SSU信号をCMOS出力に設定、タイミングの設定
☆ SSイネーブルレジスタ	SSER_0	[ XX00 XXXX ]	トランスミット、レシーブ、割り込みのイネーブル設定

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

## シンクロナスシリアルコミュニケーションユニット (SSU)

H8SX/1544はシンクロナスシリアルコミュニケーションユニット(SSU)を2チャンネル内蔵しています。この内チャンネル0の各信号(SSCK0、SSI0、SS00)はバッファICを経由してバスコネクタ【CNO】に接続しています。これらの信号は[SPI]インターフェースの拡張ボードを接続した場合に、3線式シリアルバスとして使用します。

シリアル転送データ長は8,16,24,32ビットが指定可能です。転送クロックレートは最大で4.608Mbpsを設定できますが2.304Mbps以下で使用して下さい。(拡張ボードによる制約)

チャンネル1はSSCK1、SSI1、SS01信号が、シリアルコミュニケーションインタフェース(SCI)のTXD0、RXD0、SCK0信号とI/Oピンを共用していますので使用できません。

## シリアルI/O (SCI)

H8SX/1544内蔵のシリアルコミュニケーションインタフェース(SCI)を、調歩同期式で4チャンネル使用できます。チャンネルごとに

任意のビットレートを選択可能で、通常使用されている標準的なビットレート系列に合わせた場合、最大115200bpsまでのレートを設定できます。

尚、H8SX/1544内蔵のシリアルコミュニケーションインタフェースでは、全チャンネル送受信信号(TXD,RXD)のみがサポートされておりモデム制御信号(RTS\*,CTS\*など)はサポートされていません。この為、本ボードではパラレルポートの一部をRTS\*,CTS\*信号の代用として使用できるように各チャンネル毎に割り当ててありますので、これらの信号を使用するときはソフトウェアで制御を行なって下さい。

モデム制御信号と代用のパラレルポートとの割り付けは次表のようになっており、各信号はRS232用のトランシーバICを通してコネクタ【CN1】に接続されています。

### RTS\*,CTS\*信号と代用パラレルポートの割り付け

RTS*信号	パラレルポート	CTS*信号	パラレルポート
RTS0*	P24	CTS0*	P40
RTS2*	P25	CTS2*	P41
RTS4*	P26	CTS4*	P42
RTS5*	P27	CTS5*	P43

- ・RTS\*信号はパラレルポートの該当ビットに"1"を設定すると"L"レベル(負電圧)、"0"を設定すると"H"レベル(正電圧)が出力されます。
- ・CTS\*信号は"L"レベル(負電圧)入力では"1"が、"H"レベル(正電圧)入力では"0"が、パラレルポートの該当ビットから読み込めます。

[ チャンネル0 ] : RS232またはRS422(RS485)のインタフェースをスイッチ【SW1】の設定により選択できます。RS232選択時の送受信信号はTXD0とRXD0を使用します。RS422(RS485)を選択時は(TXD0+,TXD0-)と(RXD0+,RXD0-)の2組の差動信号を使用します。このときポートPF3に"1"をセットするとドライバICの出力はイネーブルになり、"0"をセットするとディセーブルになります。レシーバは常にイネーブルです。ドライバ出力とレシーバ入力を接続して2線式(RS485)で使用する場合は、自分の送信データを自分でも受信することになりますので受信データの読み捨てが必要です。また終端抵抗は必要に応じて外部に接続して下さい。

#### 【SW1】SCIチャンネル0のインタフェース選択

SW1のレバー位置	インタフェース
A	RS232で使用
B	RS422(RS485)で使用

[ チャンネル2,4,5 ] : 常にRS232インタフェースで使用します。RS422(RS485)では使用できません。またスイッチなどハードの設定はありません。

## パラレルI/O

CPU内蔵のパラレルI/Oを最大で42ビット使用できます。これらのパラレルI/OはCPU内蔵の各種周辺機能と入出力ピンを共用していますので、周辺機能として使用するピンはパラレルI/Oとして使用できません。本ボードで使用可能なパラレルI/Oは次の通りです。

[ P16、P17 ]	2bit	ビット単位で入出力可	10K	でプルアップ
[ P30～P37 ]	8bit	ビット単位で入出力可	10K	でプルアップ
[ P50～P57 ]	8bit	全ビット入力専用	1M	でプルダウン
[ P64～P67 ]	4bit	ビット単位で入出力可	10K	でプルアップ
[ P14～P17 ]	4bit	ビット単位で入出力可	10K	でプルアップ
[ PJ0～PJ7 ]	8bit	ビット単位で入出力可	10K	でプルアップ
[ PK0～PK7 ]	8bit	ビット単位で入出力可	10K	でプルアップ

(注記) ポート[ P50～P57 ]はA/Dコンバータ(ANO～AN7)と入力ピンを共用していますので、入力ピンは1MでGNDにプルダウンしています。プルアップが必要な場合は外部にプルアップ抵抗を接続して、5V(VCC)ラインにプルアップして下さい。

## A/Dコンバータ

CPUに内蔵の10ビットA/Dコンバータ16チャンネル(ANO～AN15)の内ANO～AN7の8チャンネルをA/D入力として使用できます。AN8～AN15はポートP40～P47と信号ピンを共用しており、本ボードではP40～P43をCTS\*信号入力、P44～P47を汎用DIPスイッチ入力として使用していますのでA/D入力としては使えません。

ANO～AN7の各入力ピンは1Mの抵抗でGNDにプルダウンしています。CPUのアナログ用電源ピンAVCC0,AVCC1とA/Dコンバータの基準電圧ピンVREFは、5V(VCC)ラインに接続してあり接続先は変更できません。

A/Dコンバータを使用しない場合はANO～AN7ピンにマルチプレクスされているポートP50～P57を入力ポートとして使用できます。

## CAN信号

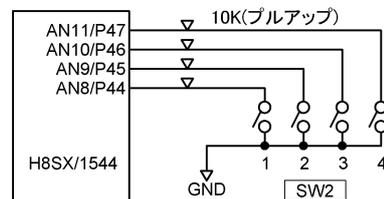
CPU(H8SX/1544)はCAN(コントローラエリアネットワーク)を2チャンネル内蔵しています。CAN信号(CTX0,CRX0及びCTX1,CRX1)はパラレルポート(P64～P67)等と信号ピンが共用になっており10Kの抵抗でプルアップして、そのままコネクタ【CN2】に接続しています。

このCAN信号をCANバスに接続するためには外部にバストランシーバICが必要になります。バストランシーバICはルネサスエレクトロニクス製のHA13721またはHA13721と互換性のあるICをユーザー殿にて用意して下さい。

## 汎用DIPスイッチ

各種動作設定やモード設定などに汎用的に使用できる4ビットのDIPスイッチ【SW2】を実装しています。

DIPスイッチの状態はパラレルポートのP44～P47を使用して入力しています。DIPスイッチと入力ポートのビット対応は下図のようになっており、スイッチがONのビットは"0"、OFFのビットは"1"として読み込まれます。



## データのバックアップ

スーパーキャパシタを実装していますのでボード上の増設RAMのバックアップができます。(CPU内蔵のRAMはバックアップできません)長期間のバックアップが必要な場合はコネクタ【CN2】にバックアップ用の電池を接続して下さい。

### スーパーキャパシタによるバックアップ

ボード上のスーパーキャパシタにより約10日間程度の短期間のバックアップができます。本ボードに5分以上通電することでスーパーキャパシタは満充電されます。

### ●電池による長期間のバックアップ

使用できる電池は公称電圧3～4Vの1次電池で、2次電池(充電電池)は使用できません。性能的にリチウム電池が最適です。

【CN2-20A】に電池のプラス(+)側を接続して下さい。

【CN2-20B】に電池のマイナス(-)側を接続して下さい。

### 電池によるバックアップ時間の計算例

850mAhのリチウム電池(CR2)でバックアップする場合、バックアップ時間は以下のように計算できます。(Ta=0～40)

$$T = \frac{B \times 1000}{I_m + I_b} = \frac{850 \times 1000}{2.5 + 1.0} = 242857 \text{ 時間} \quad 27.7 \text{ 年}$$

T : バックアップ時間 (h)    B : 電池容量 (mAh)  
I<sub>m</sub> : メモリ保持電流 (μA)    I<sub>b</sub> : 電池自己放電電流等 (μA)

## リセット

リセットICにより以下の条件でリセット状態になります。リセット状態はリセット発生条件解除後、約100mSEC間保持されます。

- ・パワーONリセット : 電源投入時に発生
- ・電圧低下時 : 電源の5Vラインが約4.2V以下になった時に発生

その他「H-デバッグ」接続用コネクタ【CN3】のRES\*入力がLOWレベル時にもリセット状態になりますが、この場合はRES\*入力がHIに戻ると同時に即リセットは解除されます。

## 増設ボードのアドレス

CAT300バスを使用して増設したI/Oボードにアクセスする場合のアドレスについて説明します。

本ボードのCAT300バスコネクタ【CN0】には、アドレス信号として"A0～A11"の12ビットを出力しています。

また、バスコネクタにセレクト信号(SELO\*)を出力しており、CAT300バスに割り当てている4Kバイトのアドレス範囲「H'FFC000~H'FFCFFF」をCPU(H8SX/1544)がアクセスしている時、このセレクト信号(SELO\*)がイネーブルになります。

一方、CAT300バスに増設する各I/Oボードにはアドレス設定用のDIPスイッチが実装されています。このDIPスイッチで設定した、ボードの先頭アドレスとCAT300バス上のアドレス信号が一致し、且つ先のセレクト信号(SELO\*)がイネーブルになった時に、増設した各I/Oボードにアクセスできます。

例1: CAT305 D10-24/24ボードを増設し、ボード上のDIPスイッチで先頭アドレスとして"038H"を選択した場合のボードアドレスは次の範囲になります。 " H'FFC038 ~ H'FFC03D "

例2: CAT308 S10-4ボードを増設し、ボード上のDIPスイッチで先頭アドレスとして"220H"を選択した場合のボードアドレスは次の範囲になります。 " H'FFC220 ~ H'FFC23F "

例3: CAT309 MC-2ボードを増設し、ボード上のDIPスイッチで先頭アドレスとして"000H"を選択した場合のボードアドレスは次の範囲になります。 " H'FFC000 ~ H'FFC00F "

- ・各増設I/Oボードのアドレスは重複しないように設定して下さい。
- ・増設I/Oボードのアドレスの設定方法は、各ボードの取り扱い説明書を参照して下さい。

## コンパイラ・デバッグ・フラッシュROMの書き込み

・ルネサスのCコンパイラを使用する場合は、コンパイラバージョン「6.01.00」以降を使用して下さい。またGNU/gcc使用の場合は、H8Sモードで使用して下さい。

- ・コネクタ【CN3】に「H-デバッグ」を接続することにより、CPUのオンチップエミュレーション機能を利用したプログラムデバッグとCPU内蔵フラッシュROMへの書き込みができます。スイッチ【SW3】のレバー位置を"A"側に設定すると通常のプログラム実行モードになります。"B"側に設定するとオンチップエミュレーションモードになり、デバッグやフラッシュROMの書き込みが可能になります。

### 【 SW3 】 CPUの動作モード選択

SW3のレバー位置	CPUの動作
A	通常の動作モード
B	オンチップエミュレーションモード

- ・以下のCPU端子はデバッグが占有しますので、これらと端子を共有しているポートや周辺モジュール機能は使用できません。

[ TDI、 TDO、 TCK、 TRST、 TMS ]

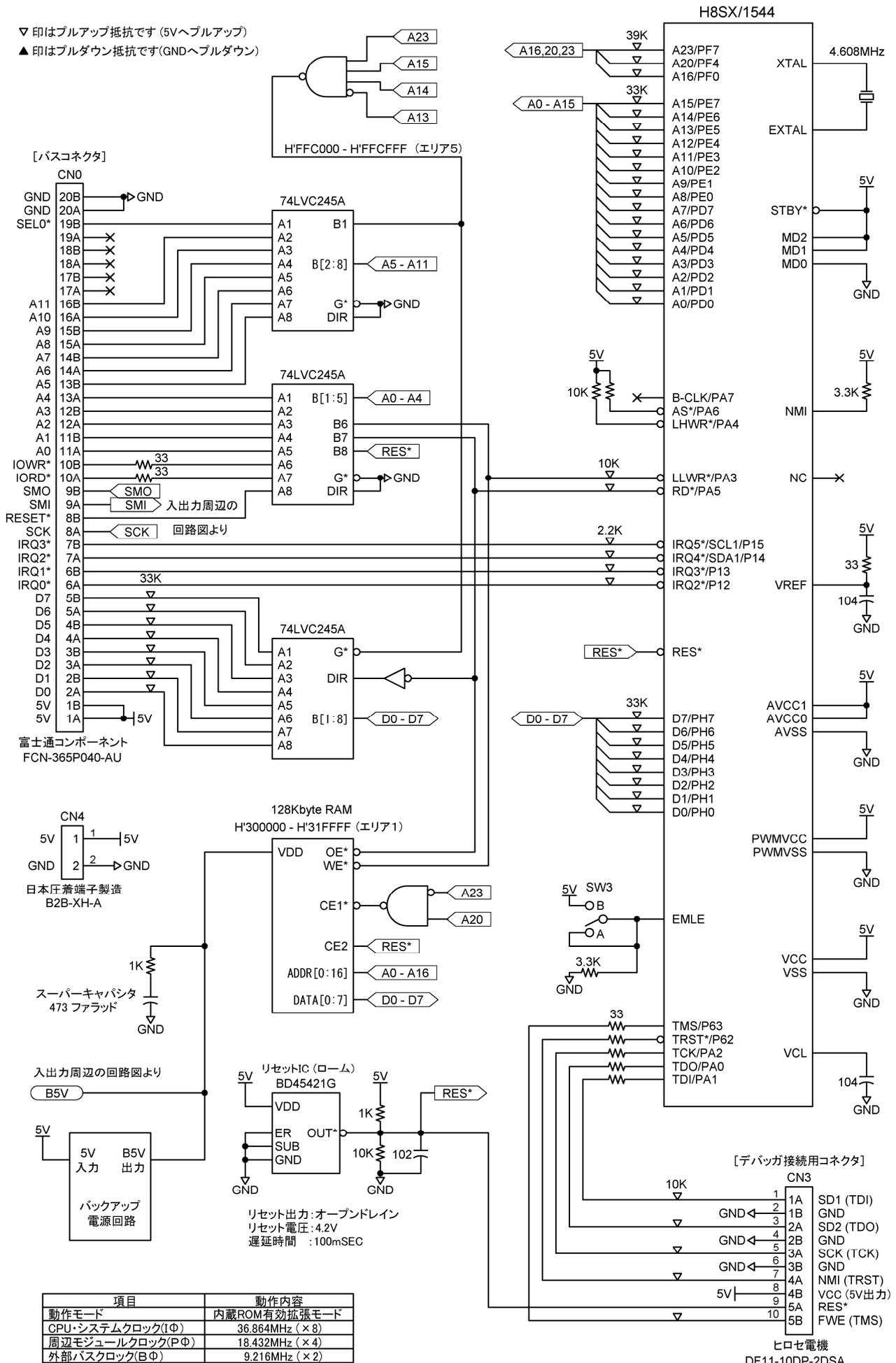
- ・外部バス関連レジスタの設定用スクリプトファイルをあらかじめ用意しておき、「H-デバッグ」でのデバッグ時、[ファイル] -> [スクリプト実行]で、用意しておいたスクリプトファイルを実行させると、CPU(H8SX/1544)の8ビット外部バスが有効になりボード上の増設RAMやCAT300バスの拡張I/Oボードに対してメモリダンプ・メモリセットなどのコマンドが使用できるようになります。また、[オプション] -> [CPU設定] -> [外部RAM時のBSC設定スクリプト指定]の[許可]にチェックを入れてスクリプトファイルを指定しておいても、ユーザプログラムのダウンロード時や【RstMon】、【Reset】コマンド実行時に自動的にスクリプトファイルが実行されて外部バスアクセスが可能になります。スクリプトファイルの例(CAT302-BSC.log)を右に示します。

## スクリプトファイルの例

```
//
// CAT302 SBC-1544 用 外部バス関連レジスタ設定スクリプト
//
// CAT302-BSC.log
//
// このスクリプトを実行することにより外部バス関連のレジスタが
// 初期設定され、ボード上の増設RAMやCAT300バスへのアクセスが
// 可能になります
//
// (コメントはコマンドラインに記述しないで下さい)
//
// システムクロックコントロールレジスタ
// [I : *8、P : *4、B : *2]
<SS SCKCR 0x0012
//
// アクセスステートコントロールレジスタ
// [エリア7~2 : 3ステート、エリア1~0 : 2ステート]
<SS ASTCR 0xfc00
//
// ウェイトコントロールレジスタA、B
// [全エリア : ウェイトを挿入しない]
<SS WTCRA 0x0000
<SS WTCRB 0x0000
//
// リードストローブタイミングコントロールレジスタ
// [全エリア : RD信号のネゲートは半ステート手前]
<SS RDNCR 0xff00
//
// アイドルコントロールレジスタ
// [全エリア : アイドルサイクルを挿入しない]
<SS IDLCR 0x0000
//
// エンディアンコントロールレジスタ
// [エリア5(CAT300バス)のみリトルエンディアン]
<S ENDIANCR 0x20
//
// ポートファンクションコントロールレジスタ4
// [A23,A20,A16出力、A22,A21,A19,A18,A17出力禁止]
<S PFCR4 0x91
//
// ポートDデータディレクションレジスタ
// [外部アドレスバスA7~A0出力]
<S PDDDR 0xff
//
// ポートEデータディレクションレジスタ
// [外部アドレスバスA15~A8出力]
<S PEDDR 0xff
```

# CAT302 SBC-1544 バス周辺の回路図

▽印はプルアップ抵抗です(5Vへプルアップ)  
 ▲印はプルダウン抵抗です(GNDへプルダウン)

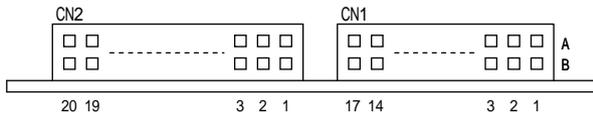


項目	動作内容
動作モード	内蔵ROM有効拡張モード
CPU・システムクロック(IΦ)	36.864MHz (×8)
周辺モジュールクロック(PΦ)	18.432MHz (×4)
外部バスクロック(BΦ)	9.216MHz (×2)

ヒロセ電機 DF11-10DP-2DSA



## I/Oコネクタ (CN1, CN2)のピン配列



コネクタをボードの外側から見た図です

### 【 CN1 】ピン配列

信号名	ピン番	信号名
P50/AN0	1A 1B	P51/AN1
P52/AN2	2A 2B	P53/AN3
P54/AN4	3A 3B	P55/AN5
P56/AN6/DA0	4A 4B	P57/AN7/DA1
GND	5A 5B	GND
TXD0+ (RS422, 485)	6A 6B	TXD0- (RS422, 485)
RXD0+ (RS422, 485)	7A 7B	RXD0- (RS422, 485)
TXD0 (RS232)	8A 8B	RXD0 (RS232)
RTS0 (RS232)	9A 9B	CTS0 (RS232)
GND	10A 10B	GND
TXD2 (RS232)	11A 11B	RXD2 (RS232)
RTS2 (RS232)	12A 12B	CTS2 (RS232)
TXD4 (RS232)	13A 13B	RXD4 (RS232)
RTS4 (RS232)	14A 14B	CTS4 (RS232)
GND	15A 15B	GND
TXD5 (RS232)	16A 16B	RXD5 (RS232)
RTS5 (RS232)	17A 17B	CTS5 (RS232)

- ・ (RS422, 485) と記入のある信号はRS422, 485レベルです。
- ・ (RS232) と記入のある信号はRS232レベルです。

### 【 CN2 】ピン配列

信号名	ピン番	信号名
5V	1A 1B	GND
P16/SDA0/IRQ6*/DACK1*	2A 2B	P17/SCL0/IRQ7*/ADTRG1*
P64/IRQ12*/CRX0/TEND3*	3A 3B	P65/IRQ13*/CTX0/DACK3*
P66/IRQ14*/CRX1	4A 4B	P67/IRQ15*/CTX1
P30/TIOCA0	5A 5B	P31/TIOCB0
P32/TIOCC0/TCLKA	6A 6B	P33/TIOCD0/TCLKB
P34/TIOCA1/SGOUT0	7A 7B	P35/TIOCB1/TCLKC/SGOUT1
P36/TIOCA2/SGOUT2	8A 8B	P37/TIOCB2/TCLKD/SGOUT3
PK0/PWM2A	9A 9B	PK1/PWM2B
PK2/PWM2C	10A 10B	PK3/PWM2D
PK4/PWM2E	11A 11B	PK5/PWM2F
PK6/PWM2G	12A 12B	PK7/PWM2H
PJ0/PWM1A	13A 13B	PJ1/PWM1B
PJ2/PWM1C	14A 14B	PJ3/PWM1D
PJ4/PWM1E	15A 15B	PJ5/PWM1F
PJ6/PWM1G	16A 16B	PJ7/PWM1H
PI4/D12	17A 17B	PI5/D13
PI6/D14	18A 18B	PI7/D15
5V	19A 19B	GND
BAT+	20A 20B	GND

- ・ 5Vは本ボードからの出力です。

## H-デバッグ用コネクタ (CN3)のピン配列

### 【 CN3 】ピン配列

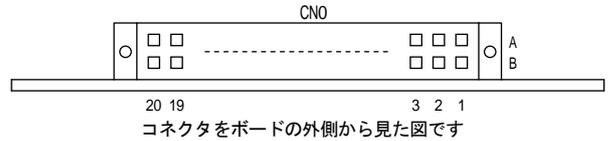
ピン番号	H-debuggerの信号名	機能
1A	SD1	TDI
2A	SD2	TDO
3A	SCK	TCK
4A	NMI	TRST
5A	RES*	リセット入力
1B, 2B, 3B	GND	
4B	VCC	5V出力
5B	FWE	TMS

## 単体使用時の電源コネクタ (CN4)のピン配列

### 【 CN4 】ピン配列と説明

ピン番号	信号名	機能
1	5V	本ボードを単体で使用する場合はこのコネクタから電源を供給して下さい
2	GND	

## バスコネクタ (CN0)のピン配列



コネクタをボードの外側から見た図です

### 【 CN0 】ピン配列 (CAT300バス)

信号名	ピン番	信号名
5V	1A 1B	5V
D0	2A 2B	D1
D2	3A 3B	D3
D4	4A 4B	D5
D6	5A 5B	D7
IRQ0*	6A 6B	IRQ1*
IRQ2*	7A 7B	IRQ3*
SCK	8A 8B	RESET*
SMI	9A 9B	SMD
IORD*	10A 10B	IOWR*
A0	11A 11B	A1
A2	12A 12B	A3
A4	13A 13B	A5
A6	14A 14B	A7
A8	15A 15B	A9
A10	16A 16B	A11
	17A 17B	
	18A 18B	
	19A 19B	SEL0*
GND	20A 20B	GND

- ・ 信号名が無記入のピンは、本ボードでは使用していません。
- ・ (8A) ピンのSCK信号はH-デバッグ(CN3)のSCK信号とは無関係です。

## コネクタの型番

### バスコネクタCN0の型番 (富士通コンポーネント)

名称	CN0型番
ライトアングルプラグ(基板側)	FCN365P040-AU(A3金具2個使用)
ストレートジャック(バックプレーン側)	FCN364J040-AU

### 入出力用コネクタCN1, CN2の型番 (オムロン)

名称	CN1型番	CN2型番	備考
ヘッダー(基板側)	XG4C-3434	XG4C-4034	
ソケット+ストレーンリリーフ	XG4M-3430-T	XG4M-4030-T	付属品
2列ソケット(パラ線圧接用)	XG5M-3432-N	XG5M-4032-N	AWG24用
セミカバー(パラ線圧接用)	XG5S-1701	XG5S-2001	
ロックレバー		XG4Z-0002	

### H-デバッグ用コネクタCN3の型番 (ヒロセ電機)

名称	CN3型番
ストレートピンヘッダ(基板側)	DF11-10DP-2DSA(01)
圧着ソケット	DF11-10DS-2C
ソケット圧着端子(AWG24~28用パラ端子)	DF11-2428SCA

### コネクタCN4の型番 (日本圧着端子製造)

名称	CN4型番	備考
ポスト(基板側)	B2B-XH-A	
ハウジング	XHP-2	付属品
コンタクトピン	BXH-001T-P0.6	付属品

注意!! 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

エーワン株式会社

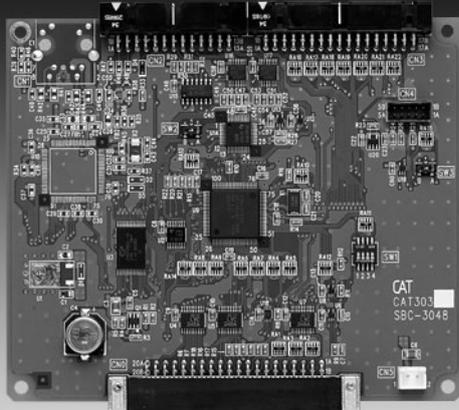
〒486-0852 愛知県春日井市下市場町 6-9-20

TEL/FAX 0568-85-8511/8501

http://www.aone.co.jp/

# H8/3048F-ONE CPUボード CAT303 SBC-3048

## 取り扱い説明書



RoHS Compliant

2009.12.25 - 2012.10.12

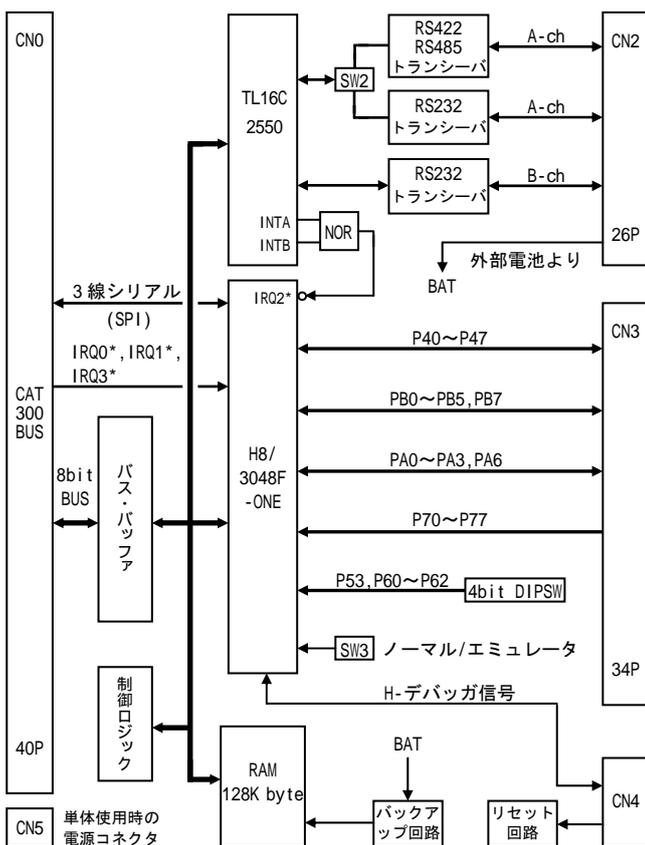
### 概要

CAT303 SBC-3048はルネサスエレクトロニクスの16ビットマイコンH8/3048F-ONEを搭載したCPUボードです。システムクロックは16.666MHzです。128Kバイトのプログラム用フラッシュROMをCPUに内蔵しているほか、データバックアップが可能な128KバイトのRAMをボードに実装しています。

入出力機能としてCPU内蔵の平行ポートや、TL16C2550によるシリアルポートを使用できるほか、CAT300シリーズのI/Oボードをバス接続することにより機能の拡張を柔軟に行なえます。

また、H8/3048F-ONEはオンチップデバッグ対応CPUなので「H-デバッグ」を使用したオンボードプログラミングやデバッグ作業などを簡単に行なうことができます。

### ブロック図



### 仕様

CPU : H8/3048Bグループ HD64F3048BF 通称 : H8/3048F-ONE  
(ルネサスエレクトロニクス製)

- システムクロック : 16.666MHz
- メモリ :
  - [ CPU内蔵フラッシュROM ] 128Kバイト (16ビットデータバス)
  - [ CPU内蔵RAM ] 4Kバイト (16ビットデータバス)
  - [ ボード上の増設RAM ] 128Kバイト (8ビットデータバス)
- 平行ポート : 最大で28ビット使用可能  
[ポート7]の8ビットは入力専用です。  
他の20ビットは1ビット単位で入出力設定可能です  
(平行ポートはI/Oピンが各種周辺機能と共用です)  
A/D変換器 : 8チャンネル入力、逐次比較方式10ビットA/D  
(ポート7の平行入力と入力ピンが共用です)  
16ビット・インテグレートド・タイマユニット(ITU) :
  - ・8種類の内部および外部カウンタ入力クロックを選択可能
  - ・コンペアマッチによる波形出力・インプットキャプチャ機能など
- プログラマブル・タイミングパターン・コントローラ(TPC) :  
ITUをタイムベースとしてプログラマブルなパターンパルスを出力
- ウォッチドッグダイマ(WDT) : タイマカウンタのオーバフロー時にCPUに対してリセット信号を発生
- 調歩同期式シリアルポート(UART) : 2チャンネル  
DUAL UART IC「TL16C2550」を使用(テキサスインスツルメンツ製)  
ビットレートは最大115200bpsまで設定可能  
2チャンネル共RS232トランシーバIC実装済み  
TXD、RXD、RTS、CTS信号をサポート  
うち1チャンネルはRS422、RS485トランシーバICに切り替え可能
- 汎用DIPスイッチ : ユーザのモード設定など汎用的に使える4ビットDIPスイッチを実装
- データバックアップ : 外部に1次電池を接続することによりボード上の増設RAM(128Kバイト)をバックアップ  
ボード上に短期間バックアップ用のスーパーキャパシタを実装済み
- 割り込み : CPU内蔵の割り込みコントローラにより外部割り込み(IRQn\*)、内蔵周辺モジュール割り込みが可能
- リセット : リセットICによりパワーON時、及び5V電圧低下時にリセット信号を発生
- デバッグ : 「H-デバッグ」を接続してCPU内蔵フラッシュROMのオンボード書き込み、及びオンチップデバッグができます
- バス信号 : バス接続によりCAT300シリーズのI/Oボードを拡張可能  
[ データバス信号 ] D7 ~ D0 (8ビット)  
[ アドレス出力信号 ] A11 ~ A0 (12ビット)、SELO\*  
[ 制御出力信号 ] IOWR\*、IORD\*、RESET\*  
[ 割り込み入力信号 ] IRQ3\*、IRQ1\*、IRQ0\*  
[ 3線式シリアル信号 ] SCK、SMI、SMO  
(3線式シリアル信号は「SPI」インターフェースを持つ拡張ボードをCAT300バスに接続時使用)
- 電源電圧 : 5V ± 5% 消費電流 : 80mA MAX
- 動作温度範囲 : 0 ~ 55 (結露のないこと)
- 基板 : 外形寸法 107 × 126mm (突起部除く) 質量 約74g  
取付穴寸法 99 × 118mm (4- 3.5)  
材質 FR-4、1.6t、4層基板

### H8/3048F-ONE及びTL16C2550の資料について

この取り扱い説明書はCAT303ボード固有の項目(本ボードのハードウェア構成、CPU内蔵レジスタの基本的な設定、コネクタのピン配列など)に関してのみ記述しています。

CAT303で使用している「H8/3048F-ONE」のマニュアルや資料はルネサスエレクトロニクスのWebサイトからダウンロードしていただくかルネサスエレクトロニクスの代理店などから入手して下さい。

- ・H8/3048Bグループ ハードウェアマニュアル
- ・H8/300Hシリーズ プログラミングマニュアル
- ・アプリケーションノート など

DUAL UART IC「TL16C2550」のマニュアルはテキサスインスツルメンツ(日本TI)のWebサイトからダウンロードして下さい。機能的にほぼコンパチブルな1チャンネルUART IC「TL16C550D」の日本語マニュアルも参考になります。

## CPUの動作モード

本ボードで使用しているCPU(H8/3048F-ONE)には7種類の動作モードがあります。動作モードはCPUのモードピンMD2～MD0の設定によりハード的に決定されます。CAT303ではボード上の増設RAM(128Kバイト)や、CAT300バスへのアクセスを可能にするため「モード5(内蔵ROM

有効拡張モード)」で動作する様にモードピンMD2～MD0を設定しています。「モード5」はCPU内蔵のフラッシュROM(128Kバイト)が有効で、リセット後に8ビットバスの外部拡張アドレス空間が有効となり、データバス信号D15～D8、リード制御信号RD\*およびライト制御信号HWR\*が使用可能になります。なお、CPUの動作モードはハードで固定していますので他のモードには変更できません。

## アドレスマップ

CAT303のアドレスマップを以下に示します。割付デバイス欄が空欄になっているアドレスは未使用領域です。但しこの未使用領域には

ボードに実装されているDUAL UART IC「TL16C2550」もしくはCAT300バスによる拡張I/Oエリア(4Kバイト)のイメージが出る領域がありません。

### ■ アドレスマップ

アドレス	エリア	割付デバイス	サイズ	バス幅
H' 00000 ~ H' 1FFFF	エリア0	H8/3048F-ONE内蔵のフラッシュROM	128Kバイト	16ビット
H' 20000 ~ H' 3FFFF	エリア1		128Kバイト	
H' 40000 ~ H' 5FFFF	エリア2		128Kバイト	
H' 60000 ~ H' 7FFFF	エリア3		128Kバイト	
H' 80000 ~ H' 9FFFF	エリア4		128Kバイト	
H' A0000 ~ H' BFFFF	エリア5	ボード上の増設RAM	128Kバイト	8ビット
H' C0000 ~ H' C0FFF	エリア6	CAT300バスによる拡張I/Oエリア	4Kバイト	
H' C1000 ~ H' DFFFF			124Kバイト	
H' E0000 ~ H' F7FFF	エリア7		96Kバイト	
H' F8000 ~ H' F83FF		リザーブエリア	1Kバイト	
H' F8400 ~ H' F9FFF			7Kバイト	
H' FA000 ~ H' FA007		TL16C2550-Achレジスタ	8バイト	
H' FA008 ~ H' FBFFF			8K-8バイト	
H' FC000 ~ H' FC007		TL16C2550-Bchレジスタ	8バイト	
H' FC008 ~ H' FDFFF			8K-8バイト	
H' FE000 ~ H' FEF0F			3856バイト	
H' FEF10 ~ H' FFF0F		H8/3048F-ONE内蔵のRAM	4Kバイト	
H' FFF10 ~ H' FFF1B			12バイト	
H' FFF1C ~ H' FFFFF	H8/3048F-ONE内蔵のI/Oレジスタ	228バイト	8/16ビット	
			8ビット	
			8/16ビット	

## クロック発振器の設定

H8/3048F-ONEには外部接続された水晶振動子を元にしてクロックを生成するクロック発振器と分周器が内蔵されています。分周比コントロールレジスタ(DIVCR)によりシステムクロック( )の周波数を水晶振動子(16.666MHz)の1/1~1/8に設定できますが通常は1/1の分周比

(16.666MHz)で使用して下さい。このシステムクロックは 端子に出力されると共に内蔵周辺モジュールクロックの基準クロックにもなっています。ボードに実装されているDUAL UART IC「TL16C2550」は、この 端子のクロックを入力してポーレートジェネレータの基準クロックとして使用していますのでモジュールスタンバイコントロールレジスタ(MSTCR)のPSTOPビットは" 出力を許可"に設定して下さい。

### ■ クロック発振器の設定 (システムクロック[φ]の分周比、出力設定など)

	レジスタ名称	略称	設定値 [ bit7...bit0 ]	主な設定内容
☆	分周比コントロールレジスタ	DIVCR	[ 1111 1100 ]	クロック(φ)の分周比は1/1
☆	モジュールスタンバイコントロールレジスタ	MSTCR	[ 0100 0000 ]	クロック(φ)の出力を許可、全てのモジュールは通常動作

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

## バスコントローラの設定

CAT303ではH8/3048F-ONEを内蔵ROM有効、外部8ビットバス拡張モード(モード5)で使用しています。この場合、リセット直後にデータバス信号D15～D8、リード信号RD\*およびライト信号HWR\*が自動的に有効になりますが、アドレス信号は有効になりませんのでポート1データディレクションレジスタ(P1DDR)、ポート2データディレクションレジスタ(P2DDR)及びポート5データディレクションレジスタ(P5DDR)を設定してアドレスバス信号A16、A15～A0を有効にする必要があります。

また増設RAM、CAT300バス、UART-ICにアクセスするチップセレクト信号(CS5\*、CS6\*、CS7\*)を有効にするために、チップセレクトコントロールレジスタ(CSCR)の設定が必要です。チップセレクトCS5\* : 増設RAM(128Kバイト)へアクセスします。チップセレクトCS6\* : CAT300バス接続の拡張ボードへアクセスします。チップセレクトCS7\* : DUAL UART IC「TL16C2550」へアクセスします。なお、アクセスステート数とプログラマブルウェイト数は全エリア同じで「3ステートアクセス空間、2ステート挿入」に設定します。以下にバスコントローラの設定一覧表を示します。

### ■ バスコントローラの設定 (増設RAM、TL16C2550、CAT300バス用のアドレス、CS\*出力やウェイトなどの設定)

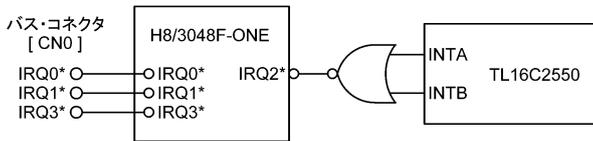
	レジスタ名称	略称	設定値 [ bit7...bit0 ]	主な設定内容
☆	システムコントロールレジスタ	SYSCR	[ X100 X011 ]	スタンバイタイマ、CCRのUIビット用途、RAMイネーブル
☆	バス幅コントロールレジスタ	ABWCR	[ 1111 1111 ]	全エリア:バス幅は8ビットに設定
☆	アクセスステートコントロールレジスタ	ASTCR	[ 1111 1111 ]	全エリア:3ステートアクセス空間に設定
★	ウェイトコントロールレジスタ	WCR	[ 1111 0010 ]	プログラマブルムウェイトモード、2ステート挿入
☆	ウェイトステートコントローライネーブルレジスタ	WCER	[ 1111 1111 ]	全エリアWSCの動作を許可
☆	バスリソースコントロールレジスタ	BRCR	[ 1111 1110 ]	バス権の外部に対する開放禁止
★	チップセレクトコントロールレジスタ	CSCR	[ 1110 1111 ]	CS7*、CS6*、CS5*を出力
★	ポート1データディレクションレジスタ	P1DDR	[ 1111 1111 ]	外部アドレスバスA7～A0を出力
★	ポート2データディレクションレジスタ	P2DDR	[ 1111 1111 ]	外部アドレスバスA15～A8を出力
★	ポート5データディレクションレジスタ	P5DDR	[ 1111 0001 ]	P53:[SW1]入力用ポート、P52、P51:未使用、P50:A16を出力

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

## 割り込み

H8/3048F-ONEにはCPU内蔵周辺モジュール割り込みの他、外部割り込み入力としてIRQ0\*~IRQ5\*があります。本ボードではこの内IRQ0\*~IRQ3\*を割り込み入力として使用しています。

IRQ0\*、IRQ1\*、IRQ3\*はCAT300バスからの割り込み要求入力に割り当てていますのでバスコネクタ【CN0】に接続しています。IRQ2\*はDUAL



UART IC「TL16C2550」の割り込み出力INTA、INTBにORで接続しています。

CAT300バスからの割り込みやTL16C2550からの割り込みは、一つの割り込み信号線に複数の割り込み要求をOR接続していますのでH8/3048F-ONEのIRQセンスコントロールレジスタ(ISCRA)は「Lowレベルで割り込み要求を発生」に設定して、割り込み要求元をポーリングで確定します。

### ■ 外部割り込み入力の割り付け先

H8/3048F-ONEの外部割り込み入力	割り付け先
IRQ0*	CAT300バスのIRQ0* (CN0の6Aピン)
IRQ1*	CAT300バスのIRQ1* (CN0の6Bピン)
IRQ2*	TL16C2550の割り込み(INTA or INTB)
IRQ3*	CAT300バスのIRQ3* (CN0の7Bピン)
IRQ4*	本ボードでは使用できません
IRQ5*	本ボードでは使用できません

### ■ 割り込み制御モード、CAT300バスの割り込み信号設定

	レジスタ名称	略称	設定値 [ bit7...bit0 ]	主な設定内容
☆	インタラプトプライオリティレジスタA	IPRA	[ XXXX XXXX ]	割り込みの優先順位設定
☆	インタラプトプライオリティレジスタB	IPRB	[ XXX0 XXX0 ]	割り込みの優先順位設定
☆	IRQイネーブルレジスタ	IER	[ 0000 XXXX ]	IRQ5*~IRQ0*のディセーブル/イネーブル設定
☆	IRQセンスコントロールレジスタ	ISCRA	[ 0000 0000 ]	IRQ5*~IRQ0*のセンスコントロール設定

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

## その他の設定

### ・ポート6データディレクションレジスタ

CPUを動作モード5で使用していますのでポート6の上位4ビット(P66~P63)はリセット解除後自動的にバス制御信号(RD\*,HWR\*等)になり、下位3ビット(P62~P60)は入力ポートになります。この下位3ビットは汎用DIPスイッチ【SW1】の入力に使用していますので、レジスタ設定は初期値から変更する必要はありません。

### ・ポート8データディレクションレジスタ

ポート8は5ビットのポートでリセット解除後P83~P80の4ビットは

割り込み兼用の入力ポートに設定されます。CAT303ではこのポートをバスなどからの割り込み入力として使っていますのでレジスタの設定は初期値のまま使用できます。なおポート(P84)はコネクタに引き出されていないので使用できません。

### ・ポート9データディレクションレジスタ

ポート9は6ビットのポートで2チャンネルのシリアルコミュニケーションインタフェース(SCI0,SCI1)と共用ピンになっています。CAT303ではSCI0をCAT300バスのシリアルインタフェース「SPI」信号として、SCI1を「H-デバッグ」専用のインタフェースとして使用しますのでレジスタの設定は初期値のままにして下さい。

### ■ I/Oポートの入出力(PxDDR)設定

	レジスタ名称	略称	設定値 [ bit7...bit0 ]	主な設定内容
☆	ポート4データディレクションレジスタ	P4DDR	[ XXXX XXXX ]	P47~P40: 入出力を設定
☆	ポート6データディレクションレジスタ	P6DDR	[ 1000 0000 ]	LWR*,HWR*,RD*,AS*出力、P62~P60:【SW1】入力用ポート
☆	ポート8データディレクションレジスタ	P8DDR	[ 1110 0000 ]	P84:未使用、P83~P80:IRQ3*~IRQ0*入力として使用
☆	ポート9データディレクションレジスタ	P9DDR	[ 1100 0000 ]	SCI0:バスのSPI信号、SCI1:オンチップデバッグポート
☆	ポートAデータディレクションレジスタ	PADDR	[ 0X00 XXXX ]	PA7:未使用、PA5,PA4:CS5*,CS6*、他のビットは入出力を設定
☆	ポートBデータディレクションレジスタ	PBDDR	[ 0XXX XXXX ]	PB6:CS7*、他のビットは入出力を設定

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

## シリアルコミュニケーションインタフェース(SCI)

H8/3048F-ONEはシリアルコミュニケーションインタフェースを2チャンネル(SCI0,SCI1)内蔵していますが、CAT302ではSCI0をCAT300バスの「SPI」通信、SCI1をデバッグ接続用として使用していますのでユーザが他の目的で使用する事はできません。

チャンネル0の各信号(SCK0,RXD0,TXD0)はバッファICを経由してバスコネクタ【CN0】に接続しています。これらの信号は【SPI】インタフェースの拡張ボードをCAT300バスに接続した場合、3線式シリアルバス信号として使用します。(SPIでは送受信動作をMSBから行なう仕様になっていますが、SCIの動作はLSBから始まりますのでSPI通信に合わせるため、送受信の前後でMSB~LSBの反転が必要です。また転送ビットレートは2.1Mbps Maxです)

(注記)シリアルコミュニケーションインタフェース(SCI0)を使用して、【SPI】インタフェースの拡張ボードとシリアル通信を行なう方法は弊社のホームページを参照して下さい。サンプルソフトなどを掲載しています。

チャンネル1のSCI信号(SCK1,RXD1,TXD1)は、「H-デバッグ」接続用のインタフェース信号としてコネクタ【CN4】に接続しています。H8/3048F-ONEのオンチップデバッグ機能を利用したプログラムのデバッグや内蔵フラッシュROMへのプログラムのダウンロードは、このSCI1を使用して行ないません。

## DUAL UART IC 「TL16C2550」

CAT303にはDUAL UART IC「TL16C2550」を実装していますので調歩同期通信を2チャンネル使用できます。TL16C2550はH8/3048F-ONEのクロック( )端子から出力された16.666MHzを使用してポーレートジェネレータの基準クロックにしています。ポーレートジェネレータはチャンネルごとにビットレートを選択可能で標準的なビットレート系列に合わせた場合、最大115200bpsまでのレートを設定できます。

【チャンネルA】: RS232またはRS422(RS485)のインタフェースをスイッチ【SW2】の設定により選択できます。RS232選択時の送受信信号はTXAとRXAを使用します。RS422(RS485)を選択時は(TXA+,TXA-)と(RXA+,RXA-)の2組の差動信号を使用します。このときモデム制御レジスタ(MCR)のDTRビットに"1"を書き込むとRS422(RS485)ドライバの出力はイネーブルになり、"0"を書き込むとディセーブルになります。レシーバは常にイネーブルです。ドライバ出力とレシーバ入力を接続して2線式(RS485)で使用する場合は、自分の送信データを自分でも受信することになりますので受信データの読み捨てが必要です。また終端抵抗は必要に応じて外部に接続して下さい。

### 【SW2】チャンネルAのインタフェース選択

SW2のレバー位置	インタフェース
A	RS232で使用
B	RS422(RS485)で使用

[ チャンネル B ] : RS232インタフェースのみで使用できます。RS422(RS485)では使用できません。またスイッチなどハードの設定はありません。

TL16C2550に内蔵しているレジスタのアドレスマップをチャンネル別に示します。(TL16C2550はチップセレクトCS7\*で選択されます)

TL16C2550 A-ch レジスタ アドレス

アドレス	選択内容
H'FA007	A-ch スクラッチ・レジスタ
H'FA006	A-ch モデム・ステータ・スレジスタ
H'FA005	A-ch ライン・ステータ・スレジスタ
H'FA004	A-ch モデム制御レジスタ
H'FA003	A-ch ライン制御レジスタ
H'FA002	A-ch 割込み識別レジスタ/FIFO制御レジスタ
H'FA001	A-ch 割込みイネーブル・レジスタ / DLM
H'FA000	A-ch 受信バッファ/送信レジスタ / DLL

TL16C2550 B-ch レジスタ アドレス

アドレス	選択内容
H'FC007	B-ch スクラッチ・レジスタ
H'FC006	B-ch モデム・ステータ・スレジスタ
H'FC005	B-ch ライン・ステータ・スレジスタ
H'FC004	B-ch モデム制御レジスタ
H'FC003	B-ch ライン制御レジスタ
H'FC002	B-ch 割込み識別レジスタ/FIFO制御レジスタ
H'FC001	B-ch 割込みイネーブル・レジスタ / DLM
H'FC000	B-ch 受信バッファ/送信レジスタ / DLL

(注記) TL16C2550の割り込み信号はチャンネル毎にそれぞれINTA、INTB端子から出力されますがリセット時のINTA、INTB端子は3ステートのハイインピーダンス状態になっていますので、各チャンネルのモデム制御レジスタ(MCR)のビット3(OUT2\_OPcontrol\_INTenable)を"1"にイニシャライズしてINTA、INTB出力を有効にして使用して下さい。

## パラレルI/O

CPU内蔵のパラレルI/Oを最大で28ビット使用できます。これらのパラレルI/OはCPU内蔵の各種周辺機能と入出力ピンを共用していますので、周辺機能として使用するピンはパラレルI/Oとして使用できません。本ボードで使用可能なパラレルI/Oは次の通りです。

[ P40~P47 ]	8bit	ビット単位で入出力可	10K	でプルアップ
[ P70~P77 ]	8bit	全ビット入力専用	1M	でプルダウン
[ PA0~PA3 ]	4bit	ビット単位で入出力可	10K	でプルアップ
[ PA6 ]	1bit	入出力可	10K	でプルアップ
[ PB0~PB5 ]	6bit	ビット単位で入出力可	10K	でプルアップ
[ PB7 ]	1bit	入出力可	10K	でプルアップ

(注記) ポート[ P70~P77 ]はA/Dコンバータ( AN0~AN7 )と入力ピンを共用していますので、入力ピンは1M でGNDにプルダウンしています。プルアップが必要な場合は外部に抵抗を接続して5V(VCC)ラインにプルアップして下さい。

## A/Dコンバータ

H8/3048F-ONEには逐次比較方式の10ビットA/Dコンバータが内蔵されており、最大8チャンネル( AN0~AN7 )のアナログ信号を入力することができます。A/D変換動作のスキャンモードでは、選択された複数のチャンネルを繰り返して連続変換させることができます。

AN0~AN7の各入力ピンは1M の抵抗でGNDにプルダウンしています。H8/3048F-ONEのアナログ用電源ピンAVCCとA/Dコンバータの基準電圧ピンVREFは、5V(VCC)ラインに接続してあります。

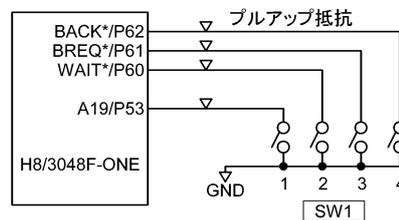
A/Dコンバータを使用しない場合はAN0~AN7ピンにマルチプレクスされているポートP70~P77を入力ポートとして使用できます。

また、A/DコンバータのAN6とAN7ピンはH8/3048F-ONE内蔵のD/Aコンバータ出力のDA0とDA1にそれぞれマルチプレクスされています。

## 汎用DIPスイッチ

各種動作設定やモード設定などに汎用的に使用できる4ビットのDIPスイッチ【SW1】を実装しています。

DIPスイッチの状態はパラレルポートのP53、P60~P62を使用して入力します。DIPスイッチと入力ポートのビット対応は下図のようになっており、スイッチがONのビットは"0"、OFFのビットは"1"として読み込まれます。



## データのバックアップ

スーパーキャパシタを実装していますのでボード上の増設RAMのバックアップができます。(CPU内蔵のRAMはバックアップできません)長期間のバックアップが必要な場合はコネクタ【CN2】にバックアップ用の電池を接続して下さい。

- スーパーキャパシタによるバックアップ  
ボード上のスーパーキャパシタにより約10日間程度の短期間のバックアップができます。本ボードに5分以上通電することでスーパーキャパシタは満充電されます。

- 電池による長期間のバックアップ  
使用できる電池は公称電圧3~4Vの1次電池で、2次電池(充電電池)は使用できません。性能的にリチウム電池が最適です。

- 【CN2-4A】に電池のプラス(+ )側を接続して下さい。
- 【CN2-4B】に電池のマイナス(- )側を接続して下さい。

電池によるバックアップ時間の計算例

610mAhのリチウム電池(CR2450)でバックアップする場合、バックアップ時間は以下のように計算できます。(Ta=0~40 )

$$T = \frac{B \times 1000}{I_m + I_b} = \frac{610 \times 1000}{2.5 + 1.0} = 174285 \text{ 時間} \quad 19.8 \text{ 年}$$

T: バックアップ時間 ( h )    B: 電池容量 ( mAh )  
I<sub>m</sub>: メモリ保持電流 ( μA )    I<sub>b</sub>: 電池自己放電電流等 ( μA )

## リセット

リセットICにより以下の条件でリセット状態になります。リセット状態はリセット発生条件解除後、約100mSEC間保持されます。

- ・パワーONリセット: 電源投入時に発生
- ・電圧低下時: 電源の5Vラインが約4.2V以下になった時に発生

その他「H-デバッグ」接続用コネクタ【CN4】のRES\*入力がLOWレベル時にもリセット状態になりますが、この場合はRES\*入力がHIに戻ると同時に即リセットは解除されます。

## 増設ボードのアドレス

CAT300バスを使用して増設したI/Oボードにアクセスする場合のアドレスについて説明します。

本ボードのCAT300バスコネクタ【CN0】には、アドレス信号として"AO~A11"の12ビットを出力しています。

また、バスコネクタにセレクト信号SELO\*を出力しており、CAT300バスに割り当てている4Kバイトのアドレス範囲「H'C0000~H'COFFF」をCPU(H8/3048F-ONE)がアクセスしている時、このセレクト信号SELO\*がイネーブル(Low)になります。

一方、CAT300バスに増設する各I/Oボードにはアドレス設定用のDIPスイッチが実装されています。このDIPスイッチで設定した、ボードの先頭アドレスとCAT300バス上のアドレス信号が一致し、且つ先のセレクト信号SELO\*がイネーブルになった時に、増設した各I/Oボードにアクセスできます。

例1: CAT305 D10-24/24ボードを増設し、ボード上のDIPスイッチで先頭アドレスとして"038H"を選択した場合のボードアドレスは次の範囲になります。 " H'C0038 ~ H'C003D "

例2: CAT308 S10-4ボードを増設し、ボード上のDIPスイッチで先頭アドレスとして"220H"を選択した場合のボードアドレスは次の範囲になります。 " H'C0220 ~ H'C023F "

例3: CAT309 MC-2ボードを増設し、ボード上のDIPスイッチで先頭アドレスとして"000H"を選択した場合のボードアドレスは次の範囲になります。 " H'C0000 ~ H'C000F "

- ・各増設I/Oボードのアドレスは重複しないように設定して下さい。
- ・増設I/Oボードのアドレスの設定方法は、各ボードの取り扱い説明書を参照して下さい。

## コンパイラ・デバッグ・フラッシュROMの書き込み

・ルネサスのCコンパイラを使用する場合は、コンパイラバージョン「6.01.00」以降を使用して下さい。またGNU/gcc使用の場合は、H8Sモードで使用して下さい。

- ・コネクタ【CN4】に「H-デバッグ」を接続することにより、CPUのオンチップエミュレーション機能を利用したプログラムデバッグとCPU内蔵フラッシュROMへの書き込みができます。スイッチ【SW3】のレバー位置を"A"側に設定すると通常のプログラム実行モードになります。"B"側に設定するとオンチップエミュレーションモードになり、デバッグやフラッシュROMの書き込みが可能になります。

### 【 SW3 】 CPUの動作モード選択

SW3のレバー位置	CPUの動作
A	通常の動作モード
B	オンチップエミュレーションモード

- ・以下のCPU端子はデバッグが占有しますので、これらの端子に割り付けられているポートや周辺モジュール機能は使用できません。

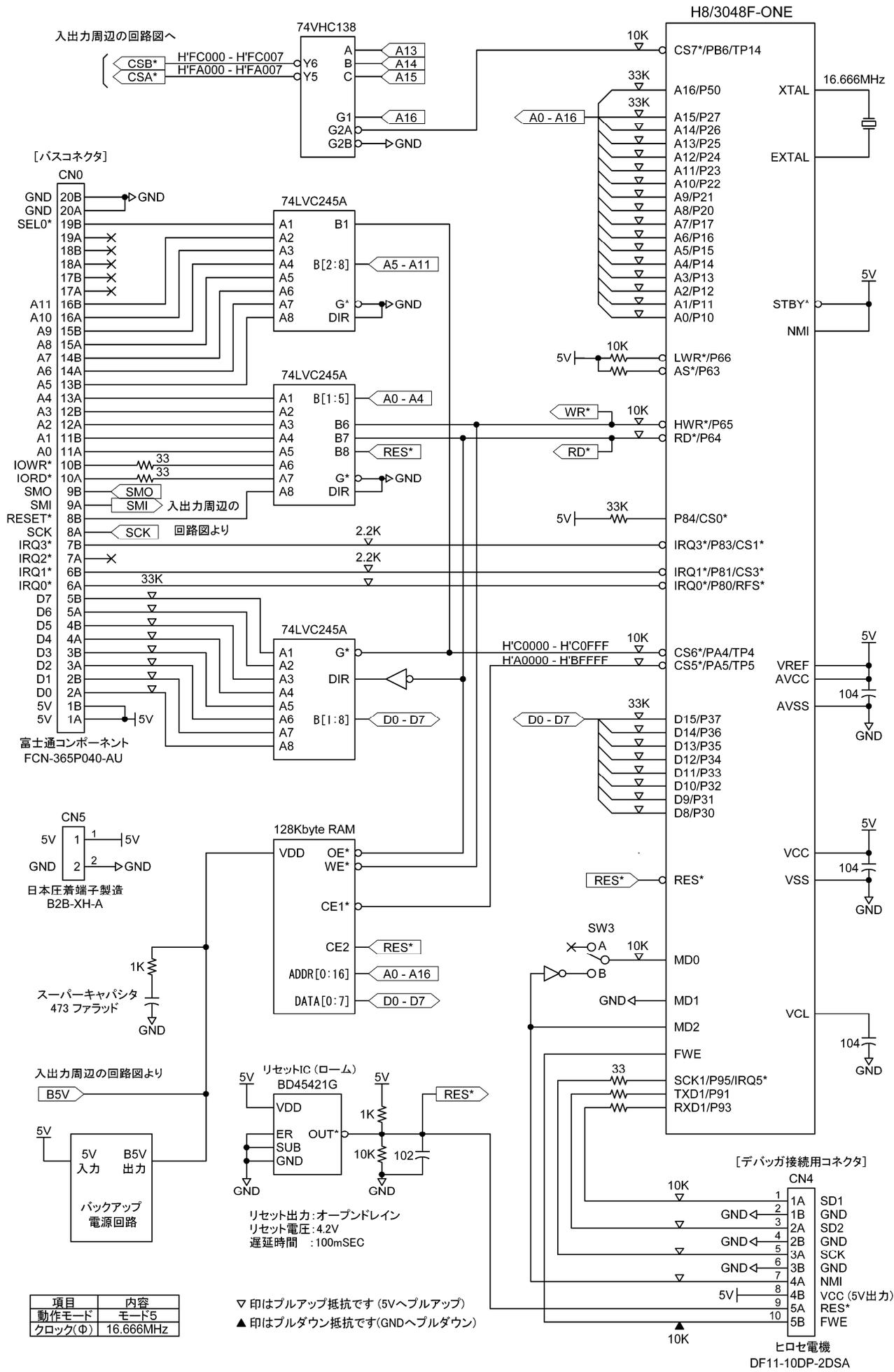
[ P91/TXD1、 P93/RXD1、 P95/SCK1/IRQ5\*、 FWE ]

- ・外部バス関連レジスタの設定用スクリプトファイルをあらかじめ用意しておき、「H-デバッグ」でのデバッグ時、[ファイル] -> [スクリプト実行]で、用意しておいたスクリプトファイルを実行させると、CPU(H8/3048F-ONE)の8ビット外部バスが有効になりボード上の増設RAMやTL16C2550及びCAT300バスの拡張I/Oボードに対してメモリダンプ・メモリセットなどのコマンドが使用できるようになります。また、[オプション] -> [CPU設定] -> [外部RAM時のBSC設定スクリプト指定]の「許可」にチェックを入れてスクリプトファイルを指定しておいても、ユーザプログラムのダウンロード時や【RstMon】、【Reset】コマンド実行時に自動的にスクリプトファイルが実行されて外部バスアクセスが可能になります。スクリプトファイルの例(CAT303-BSC.log)を右に示します。

## スクリプトファイルの例

```
//
// CAT303 SBC-3048 用 外部バス関連レジスタ設定スクリプト
//
// CAT303-BSC.log
//
// このスクリプトを実行することにより外部バス関連のレジスタが
// 初期設定され、ボード上の増設RAM、TL16C2550、CAT300バスへの
// アクセスが可能になります。
//
// クロック( ) ... 16.666MHz
// 増設RAM(128KB) ... (エリア5: 0xA0000~0xBFFFF)
// CAT300バス ... (エリア6: 0xC0000~0xC0FFF)
// TL16C2550 A-ch ... (エリア7: 0xFA000~0xFA007)
// TL16C2550 B-ch ... (エリア7: 0xFC000~0xFC007)
//
// (コメントは、コマンド実行ラインに記述しないで下さい。)
//
// バス幅コントロールレジスタ
// [全エリア: 8ビットアクセス空間]
<S ABWCR 0xff
//
// アクセスステートコントロールレジスタ
// [全エリア: 3ステートアクセス空間]
<S ASTCR 0xff
//
// ウェイトコントロールレジスタ
// [プログラマブルウェイトモード、2ステート挿入]
<S WCR 0xf2
//
// ウェイトステートコントローライネーブルレジスタ
// [全エリア: WSCの動作を許可]
<S WCER 0xff
//
// バスリリズイネーブルレジスタ
// [バス権の外部に対する解放を禁止]
<S BRCR 0xfe
//
// チップセレクトコントロールレジスタ
// [CS7~CS5:出力許可、CS4:出力禁止]
<S CSCR 0xef
//
// ポート1データディレクションレジスタ
// [外部アドレスバスA7~A0出力]
<S P1DDR 0xff
//
// ポート2データディレクションレジスタ
// [外部アドレスバスA15~A8出力]
<S P2DDR 0xff
//
// ポート5データディレクションレジスタ
// [P53~P51:入力、P50:外部アドレスバスA16出力]
<S P5DDR 0xf1
//
// 分周比コントロールレジスタ
// [クロック( )の分周比は 1/1 ]
<S DIVCR 0xfc
//
// モジュールスタンバイコントロールレジスタ
// [クロック( )出力許可、全モジュール通常動作]
<S MSTCR 0x40
```

# CAT303 SBC-3048 バス周辺の回路図

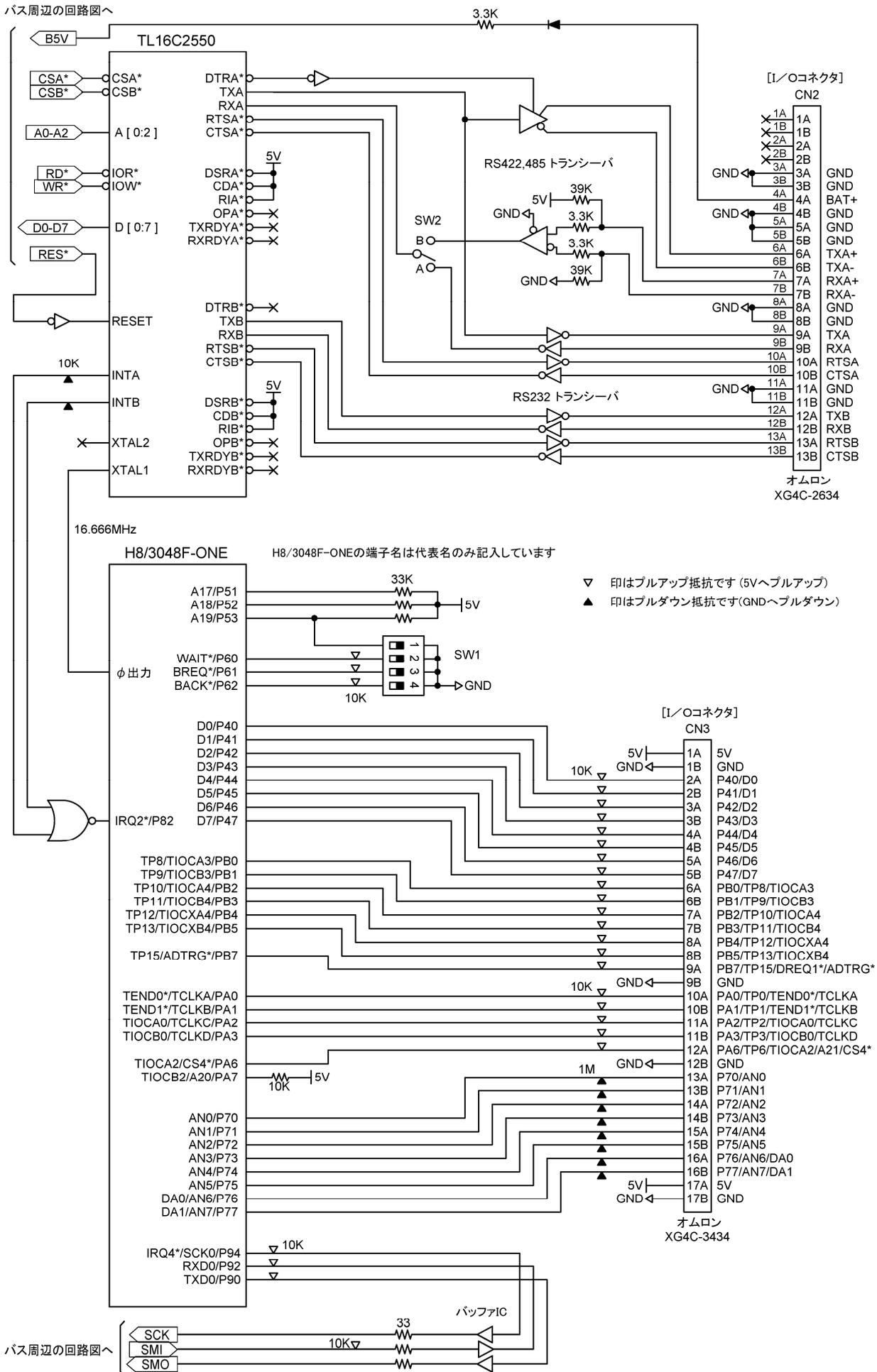


項目	内容
動作モード	モード5
クロック(Φ)	16.666MHz

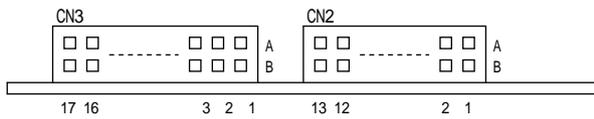
▽印はプルアップ抵抗です(5Vへプルアップ)  
 ▲印はプルダウン抵抗です(GNDへプルダウン)

ヒロセ電機 DF11-10DP-2DSA

# CAT303 SBC-3048 入出力周辺の回路図



## I/Oコネクタ (CN2, CN3)のピン配列



コネクタをボードの外側から見た図です

### 【 CN2 】ピン配列

信号名	ピン番		信号名
	1A	1B	
	2A	2B	
GND	3A	3B	GND
BAT+	4A	4B	GND
GND	5A	5B	GND
TXA+ (RS422, 485)	6A	6B	TXA- (RS422, 485)
RXA+ (RS422, 485)	7A	7B	RXA- (RS422, 485)
GND	8A	8B	GND
TXA (RS232)	9A	9B	RXA (RS232)
RTSA (RS232)	10A	10B	CTSA (RS232)
GND	11A	11B	GND
TXB (RS232)	12A	12B	RXB..... (RS232)
RTSB (RS232)	13A	13B	CTSB (RS232)

- ・信号名が無記入のピンは、本ボードでは使用していません。
- ・(RS422, 485)はRS422, 485レベル、(RS232)はRS232レベルの信号です。

### 【 CN3 】ピン配列

信号名	ピン番		信号名
5V	1A	1B	GND
P40/D0	2A	2B	P41/D1
P42/D2	3A	3B	P43/D3
P44/D4	4A	4B	P45/D5
P46/D6	5A	5B	P47/D7
PB0/TP8/TIOCA3	6A	6B	PB1/TP9/TIOCB3
PB2/TP10/TIOCA4	7A	7B	PB3/TP11/TIOCB4
PB4/TP12/TOCXA4	8A	8B	PB5/TP13/TOCXB4
PB7/TP15/ADTRG*/RQ1*	9A	9B	GND
PA0/TP0/TEND0*/TCLKA	10A	10B	PA1/TP1/TEND1*/TCLKB
PA2/TP2/TIOCA0/TCLKC	11A	11B	PA3/TP3/TIOCB0/TCLKD
PA6/TP6/TIOCA2/A21/CS4*	12A	12B	GND
P70/AN0	13A	13B	P71/AN1
P72/AN2	14A	14B	P73/AN3
P74/AN4	15A	15B	P75/AN5
P76/AN6/DA0	16A	16B	P77/AN7/DA1
5V	17A	17B	GND

- ・5Vは本ボードからの出力です。

## H-デバッグ用コネクタ (CN4)のピン配列

### 【 CN4 】ピン配列

ピン番号	H-debuggerの信号名	機能
1A	SD1	シリアルデータ入力
2A	SD2	シリアルデータ出力
3A	SCK	シリアルクロック
4A	NMI	MDO, MD2
5A	RES*	リセット入力
1B, 2B, 3B	GND	GND
4B	VCC	5V出力
5B	FWE	FWE/BRK

## 単体使用時の電源コネクタ (CN5)のピン配列

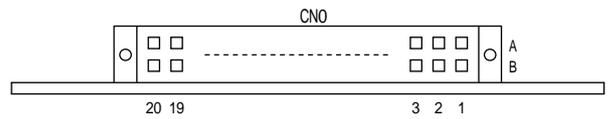
### 【 CN5 】ピン配列

ピン番号	信号名	機能
1	5V	本ボードを単体で使用する場合はこのコネクタから電源を供給して下さい
2	GND	

注意!! 本製品を不適切な状態で使用されると発火・誤作動の可能性があります危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

## バスコネクタ (CNO)のピン配列



コネクタをボードの外側から見た図です

### 【 CNO 】ピン配列 (CAT300バス)

信号名	ピン番		信号名
5V	1A	1B	5V
D0	2A	2B	D1
D2	3A	3B	D3
D4	4A	4B	D5
D6	5A	5B	D7
IRQ0*	6A	6B	IRQ1*
IRQ2*	7A	7B	IRQ3*
SCK	8A	8B	RESET*
SMI	9A	9B	SMD
IORD*	10A	10B	IOWR*
A0	11A	11B	A1
A2	12A	12B	A3
A4	13A	13B	A5
A6	14A	14B	A7
A8	15A	15B	A9
A10	16A	16B	A11
	17A	17B	
	18A	18B	
	19A	19B	SELO*
GND	20A	20B	GND

- ・信号名が無記入のピンは、本ボードでは使用していません。
- ・(8A)ピンのSCK信号はH-デバッグ(CN4)のSCK信号とは無関係です。

## コネクタの型番

### バスコネクタCNOの型番 (富士通コンポーネント)

名称	CNO型番
ライトアングルプラグ(基板側)	FCN365P040-AU(A3金具2個使用)
ストレートジャック(バックプレーン側)	FCN364J040-AU

### 入出力用コネクタCN2、CN3の型番 (オムロン)

名称	CN2型番	CN3型番	備考
ヘッダー(基板側)	XG4C-2634	XG4C-3434	
ソケット+ストレインリリーフ	XG4M-2630-T	XG4M-3430-T	付属品
2列ソケット(バラ線圧接用)	XG5M-2632-N	XG5M-3432-N	AWG24用
セミカバー(バラ線圧接用)	XG5S-1301	XG5S-1701	
ロックレバー	XG4Z-0002		

### H-デバッグ用コネクタCN4の型番 (ヒロセ電機)

名称	CN4型番
ストレートピンヘッダ(基板側)	DF11-10DP-2DSA(01)
圧着ソケット	DF11-10DS-2C
ソケット圧着端子(AWG24~28用バラ端子)	DF11-2428SCA

### コネクタCN5の型番 (日本圧着端子製造)

名称	CN5型番	備考
ポスト(基板側)	B2B-XH-A	
ハウジング	XHP-2	付属品
コンタクトピン	BXH-001T-P0.6	付属品

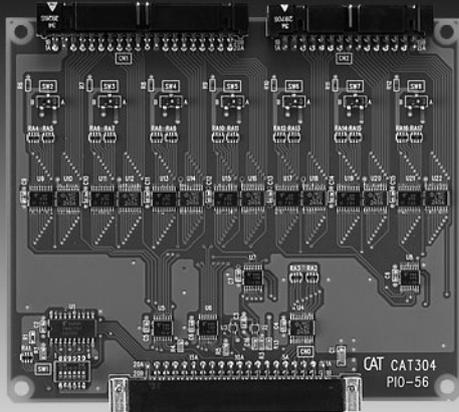
エーワン株式会社

〒486-0852 愛知県春日井市下市場町 6-9-20

TEL/FAX 0568-85-8511/8501

http://www.aone.co.jp/

# 56bitパラレル入出力ボード CAT304 PIO-56 取り扱い説明書



RoHS Compliant

2008.04.14 - 2012.10.12

## 仕様

- 入出力点数：56ビット (7ポート×8ビット)
  - 入出力の設定：ソフトによりポート(8ビット)単位で設定
  - プルアップ/プルダウン抵抗：全ビット10K  
スイッチによりポート単位でプルアップ/プルダウンを切り替え
  - リセット動作：全ポート入力に設定されます
  - 入力バッファ IC：TC74VHCT245または相当品
  - 出力レジスタ IC：TC74AC574または相当品
  - 入力電圧レベル：TTLレベル(VIH=2.0V以上、VIL=0.8V以下)
  - 高レベル出力電圧：Vcc=5V, IOH=-24mAにて4.2V以上
  - 低レベル出力電圧：Vcc=5V, IOL= 24mAにて0.5V以下
- 電源電圧(Vcc)：5V±5%
  - 消費電流：70mA MAX (出力ポートからのソース電流は除く)
  - 動作温度範囲：0~55 (結露のないこと)
  - 基板：外形寸法 107×126mm (突起部分は除く)  
取付穴寸法 99×118mm (4- 3.5)  
材質 FR-4、1.6t、4層基板  
質量 約71g

## 概要

CAT304 PIO-56は56ビット(7ポート×8ビット)のパラレル入出力ボードで、8ビット単位で入出力の設定やプルアップ/プルダウンの切り替えができます。

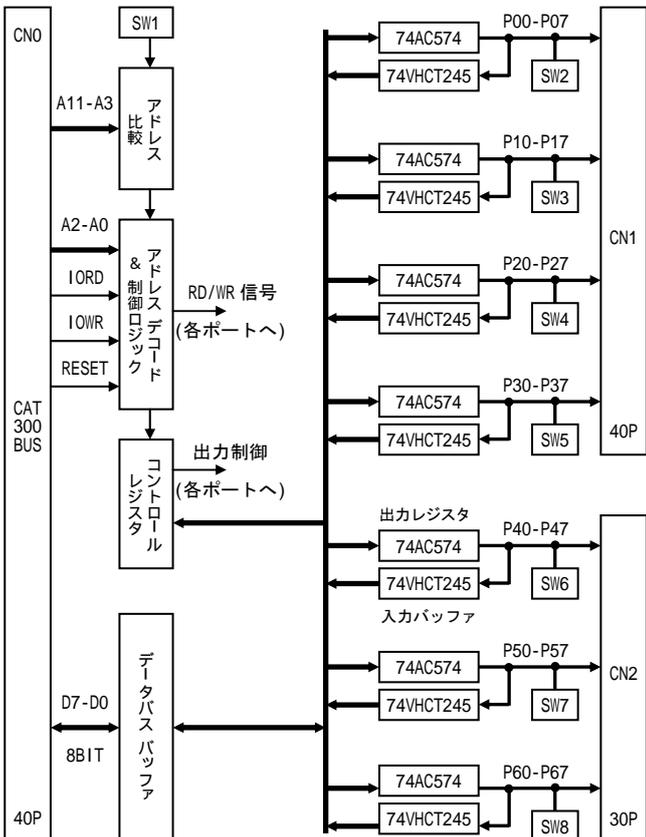
入力はTTLレベル、出力はC-MOSレベルでシンク、ソース電流ともに24mAまでドライブできます。

## I/Oアドレスの設定

本ボードではアドレスとしてA<11:0>の12ビットを使用してデコードしていますが、上位4ビットA<11:8>は[0000B]に固定です。A<7:3>の5ビットをディップスイッチ【SW1】で設定してボードの先頭アドレスを選択します。(【表1】参照) またアドレスの下位3ビットA<2:0>により各ポートまたはレジスタが選択されます。(【表2】参照)

選択した先頭アドレスに下位3ビットA<2:0>の値(0~7)を加えたアドレスのポートまたはレジスタにアクセスできます。

## ブロック図



【表1】SW1の設定とボードの先頭アドレス

SW1の設定						先頭アドレス	SW1の設定						先頭アドレス
1	2	3	4	5	6		1	2	3	4	5	6	
—	—	—	—	—	—	0F8H	—	—	—	—	—	078H	
—	—	—	—	—	—	0F0H	—	—	—	—	—	070H	
—	—	—	—	—	—	0E8H	—	—	—	—	—	068H	
—	—	—	—	—	—	0E0H	—	—	—	—	—	060H	
—	—	—	—	—	—	0D8H	—	—	—	—	—	058H	
—	—	—	—	—	—	0D0H	—	—	—	—	—	050H	
—	—	—	—	—	—	0C8H	—	—	—	—	—	048H	
—	—	—	—	—	—	0C0H	—	—	—	—	—	040H	
—	—	—	—	—	—	0B8H	—	—	—	—	—	038H	
—	—	—	—	—	—	0B0H	—	—	—	—	—	030H	
—	—	—	—	—	—	0A8H	—	—	—	—	—	028H	
—	—	—	—	—	—	0A0H	—	—	—	—	—	020H	
—	—	—	—	—	—	098H	—	—	—	—	—	018H	
—	—	—	—	—	—	090H	—	—	—	—	—	010H	
—	—	—	—	—	—	088H	—	—	—	—	—	008H	
—	—	—	—	—	—	080H	—	—	—	—	—	000H	

●印はON、○印はOFF、—は未使用(ON,OFFどちらでも可)

【表2】A<2:0>による選択内容

A<11:3>	A<2:0>	選択内容
A<11:8>は (0000B)固定	7	コントロールレジスタ
	6	ポート6 (P60~P67)
	5	ポート5 (P50~P57)
	4	ポート4 (P40~P47)
A<7:3>は SW1で設定 【表1】参照	3	ポート3 (P30~P37)
	2	ポート2 (P20~P27)
	1	ポート1 (P10~P17)
	0	ポート0 (P00~P07)

## 入出力の設定

コントロールレジスタを設定することにより各ポート(8ビット単位)を入力または出力に設定できます。コントロールレジスタの対応ビットに"0"を書き込むとそのポートは入力になり、"1"を書き込むと出力になります。(コントロールレジスタの読み出しはできません)

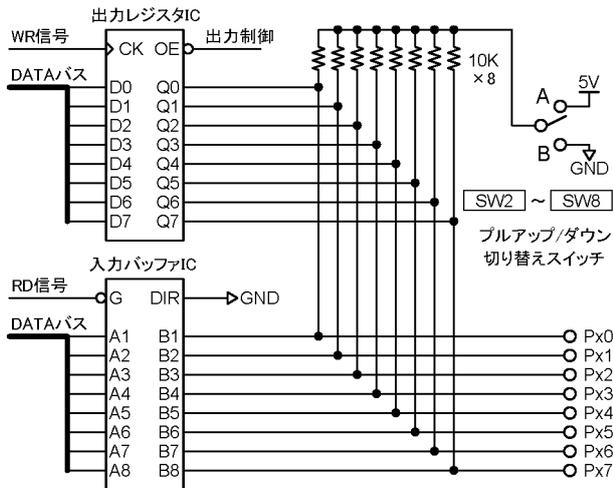
### 【コントロールレジスタ】

	D7	D6	D5	D4	D3	D2	D1	D0
—	ポート6 P60-P67	ポート5 P50-P57	ポート4 P40-P47	ポート3 P30-P37	ポート2 P20-P27	ポート1 P10-P17	ポート0	P00-P07

- ・パワーONなどのリセット時には全てのポートは入力ポートに設定されます。なおリセット時の出力レジスタの内容は不定です。
- ・出力に設定してあるポートをリードすると出力レジスタの内容を読み出せます。入力に設定してあるポートでもライトすることによりそのポートの出力レジスタにデータが書き込まれます。
- ・入出力の切り替えはいつでもできます。(入力モードから出力モードに切り替えるときは、まず出力したいデータを出力レジスタに書き込んだ後、出力モードに切り替えると安全です)

## プルアップ/プルダウンの切り替え

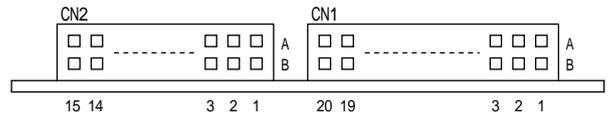
ボード上のスイッチ【SW2～SW8】によりポート毎にプルアップ/プルダウンの切り替えができます。スイッチのレバーをA側に設定するとプルアップ、B側に設定するとプルダウンになります。



スイッチの番号と入出力ポートの対応を下表に示します。

スイッチ番号	SW 2	SW 3	SW 4	SW 5	SW 6	SW 7	SW 8
ポート番号	ポート0	ポート1	ポート2	ポート3	ポート4	ポート5	ポート6

## 入出力コネクタのピン配列



コネクタをボードの外側から見た図です

### 【CN1】ピン配列

信号名	ピン番号	信号名
5V	1A	1B
GND	2A	2B
P00	3A	3B
P02	4A	4B
P04	5A	5B
P06	6A	6B
P10	7A	7B
P12	8A	8B
P14	9A	9B
P16	10A	10B
5V	11A	11B
GND	12A	12B
P20	13A	13B
P22	14A	14B
P24	15A	15B
P26	16A	16B
P30	17A	17B
P32	18A	18B
P34	19A	19B
P36	20A	20B

・5Vは本ボードからの出力です。

### 【CN2】ピン配列

信号名	ピン番号	信号名
5V	1A	1B
GND	2A	2B
P40	3A	3B
P42	4A	4B
P44	5A	5B
P46	6A	6B
P50	7A	7B
P52	8A	8B
P54	9A	9B
P56	10A	10B
P60	11A	11B
P62	12A	12B
P64	13A	13B
P66	14A	14B
5V	15A	15B

・5Vは本ボードからの出力です。

## 入出力コネクタの型番

### 入出力コネクタCN1、CN2の型番 (オムロン)

名称	CN1型番	CN2型番	備考
ヘッダー(基板側)	XG4C-4034	XG4C-3034	
ソケット+ストレーンリリーフ	XG4M-4030-T	XG4M-3030-T	付属品
2列ソケット(パラ線圧接用)	XG5M-4032-N	XG5M-3032-N	AWG24用
セミカバー(パラ線圧接用)	XG5S-2001	XG5S-1501	
ロックレバー	XG4Z-0002		

注意!! 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

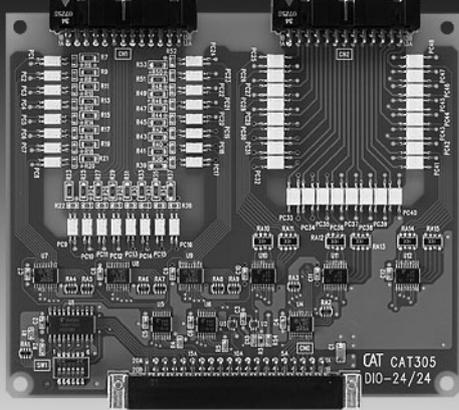
エーワン株式会社

〒486-0852 愛知県春日井市下市場町 6-9-20

TEL/FAX 0568-85-8511/8501

http://www.aone.co.jp/

# 24入力/24出力フォトカプラボード CAT305 DIO-24/24 取り扱い説明書



RoHS Compliant

2008.04.14 - 2009.04.28

## 仕様

### [ 入力ポート ]

- 入力点数：24ビット (3ポート×8ビット)
- フォトカプラ：TLP281(東芝)または相当品
- 応答速度：120μSEC以下
- 動作電圧範囲：DC 10.8V ~ 26.4V
- 入力電流：約6mA(24V時)/約2.8mA(12V時)

### [ 出力ポート ]

- 出力点数：24ビット (3ポート×8ビット)  
(出力内容の読み出しはできません)
- フォトカプラ：TLP127(東芝)または相当品
- 応答速度：300μSEC以下 (RL = 2.2K 時)
- 出力電流：100mA MAX
- 使用電圧：DC 50V以下
- 出力ON電圧：1.2V MAX
- リセット動作：全ての出力はOFF

- 電源電圧：5V ± 5% 消費電流：380mA MAX
- 動作温度範囲：0~55 (結露のないこと)
- 基板：外形寸法 107×126mm (突起部分は除く)  
取付穴寸法 99×118mm (4- 3.5)  
材質 FR-4、1.6t、4層基板  
質量 約69g

## 概要

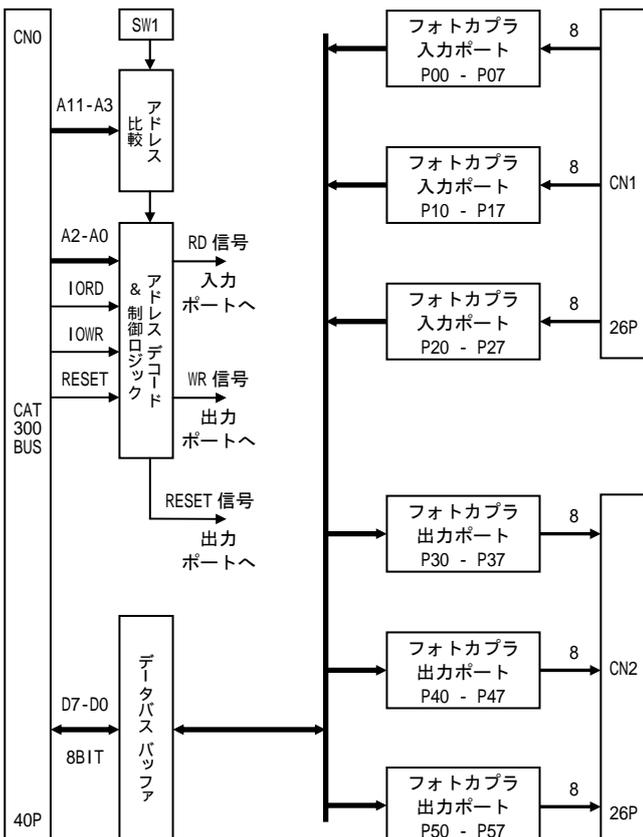
CAT305 DIO-24/24は絶縁型入出力、各24点を持つフォトカプラ入出力ボードです。出力にはダーリントンフォトカプラを使用していますのでリレーや小型電磁弁などを直接駆動することができます。

## I/Oアドレスの設定

本ボードではアドレスとしてA<11:0>の12ビットを使用してデコードしていますが、上位4ビットA<11:8>は[0000B]に固定です。A<7:3>の5ビットをディップスイッチ【SW1】で設定してボードの先頭アドレスを選択します。(【表1】参照) またアドレスの下位3ビットA<2:0>により各ポートが選択されます。(【表2】参照)

選択した先頭アドレスに下位3ビットA<2:0>の値(0~7)を加えたアドレスのポートにアクセスできます。

## ブロック図



【表1】SW1の設定とボードの先頭アドレス

SW1の設定						先頭アドレス	SW1の設定						先頭アドレス
1	2	3	4	5	6		1	2	3	4	5	6	
—	—	—	—	—	—	0F8H	—	—	—	—	—	078H	
—	—	—	—	—	—	0F0H	—	—	—	—	—	070H	
—	—	—	—	—	—	0E8H	—	—	—	—	—	068H	
—	—	—	—	—	—	0E0H	—	—	—	—	—	060H	
—	—	—	—	—	—	0D8H	—	—	—	—	—	058H	
—	—	—	—	—	—	0D0H	—	—	—	—	—	050H	
—	—	—	—	—	—	0C8H	—	—	—	—	—	048H	
—	—	—	—	—	—	0C0H	—	—	—	—	—	040H	
—	—	—	—	—	—	0B8H	—	—	—	—	—	038H	
—	—	—	—	—	—	0B0H	—	—	—	—	—	030H	
—	—	—	—	—	—	0A8H	—	—	—	—	—	028H	
—	—	—	—	—	—	0A0H	—	—	—	—	—	020H	
—	—	—	—	—	—	098H	—	—	—	—	—	018H	
—	—	—	—	—	—	090H	—	—	—	—	—	010H	
—	—	—	—	—	—	088H	—	—	—	—	—	008H	
—	—	—	—	—	—	080H	—	—	—	—	—	000H	

●印はON、○印はOFF、—は未使用(ON,OFFどちらでも可)

【表2】A<2:0>による選択内容

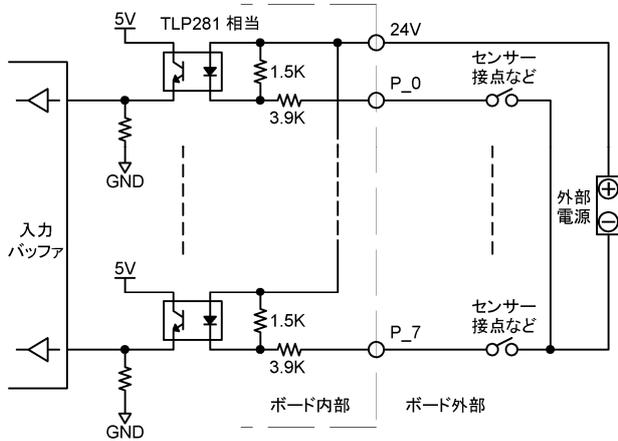
A<11:3>	A<2:0>	選択内容
A<11:8>は (0000B)固定	7	割り当てなし
	6	割り当てなし
	5	ポート5 (P50~P57) 出力
A<7:3>は SW1で設定 【表1】参照	4	ポート4 (P40~P47) 出力
	3	ポート3 (P30~P37) 出力
	2	ポート2 (P20~P27) 入力
	1	ポート1 (P10~P17) 入力
	0	ポート0 (P00~P07) 入力

## フォトカプラ入力ポート

8ビット構成のフォトカプラ入力ポートを3ポート実装しています。動作電圧範囲はDC10.8V~26.4Vになっていますので外部電源として12V,24Vの区別なく使用することができます。

コネクタ【CN1】の24Vはポート0、ポート1、ポート2の共通電源入力になります。

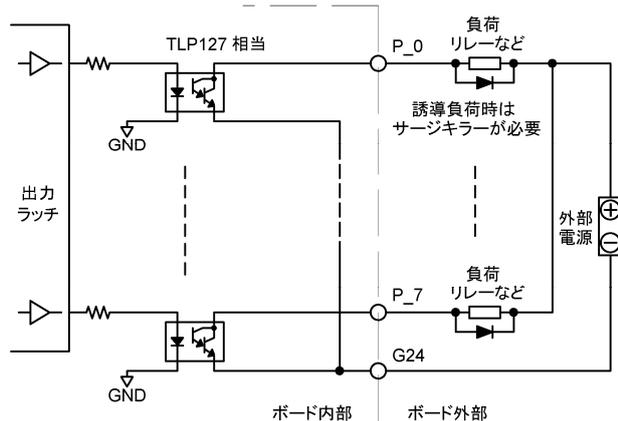
フォトカプラ入力のLEDに通電したビットからは"1"が読み込まれ、非通電ビットからは"0"が読み込まれます。



## フォトカプラ出力ポート

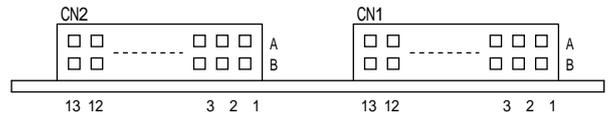
8ビット構成のダーリントンフォトカプラ出力ポートを3ポート実装しています。出力に加えられる最大許容電圧はDC50Vで、電流は最大100mAです。負荷としてリレーなどのコイル類を接続する場合はサージキラー用のダイオードを負荷の近くに取り付けて下さい。(ダイオードが無いとフォトカプラが破損することがあります)

コネクタ【CN2】のG24はポート3、ポート4、ポート5の共通グランドになります。



出力論理はCPUから"1"を書き込んだビットのフォトカプラ出力はONになり、"0"を書き込んだビットのフォトカプラ出力はOFFになります。リセット時には全ての出力がOFFになります。なお出力内容の読み出しはできません。

## 入出力コネクタのピン配列



コネクタをボードの外側から見た図です

### 【CN1】ピン配列 (入力ポート)

信号名	ピン番号	信号名
24V	1A 1B	24V
P00	2A 2B	P01
P02	3A 3B	P03
P04	4A 4B	P05
P06	5A 5B	P07
P10	6A 6B	P11
P12	7A 7B	P13
P14	8A 8B	P15
P16	9A 9B	P17
P20	10A 10B	P21
P22	11A 11B	P23
P24	12A 12B	P25
P26	13A 13B	P27

・24Vはポート0~2の共通電源入力です。

### 【CN2】ピン配列 (出力ポート)

信号名	ピン番号	信号名
G24	1A 1B	G24
P30	2A 2B	P31
P32	3A 3B	P33
P34	4A 4B	P35
P36	5A 5B	P37
P40	6A 6B	P41
P42	7A 7B	P43
P44	8A 8B	P45
P46	9A 9B	P47
P50	10A 10B	P51
P52	11A 11B	P53
P54	12A 12B	P55
P56	13A 13B	P57

・G24はポート3~5の共通GNDです。

## 入出力コネクタの型番

### 入出力コネクタCN1、CN2の型番 (オムロン)

名称	CN1、CN2型番	備考
ヘッダー(基板側)	XG4C-2634	
ソケット+ストレーンリリーフ	XG4M-2630-T	付属品
2列ソケット(バラ線圧接用)	XG5M-2632-N	AWG24用
セミカバー(バラ線圧接用)	XG5S-1301	
ロックレバー	XG4Z-0002	

**注意!! 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です**

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

**エーワン株式会社**

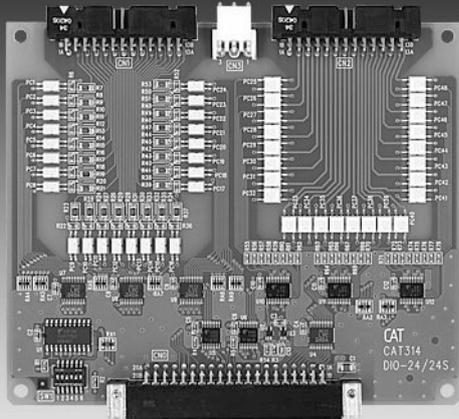
〒486-0852 愛知県春日井市下市場町 6-9-20

TEL/FAX 0568-85-8511/8501

<http://www.aone.co.jp/>

# 24/24bitシンク・ソース両用DIOボード CAT314 DIO-24/24S

## 取り扱い説明書



RoHS Compliant

2010.01.12 - 2010.06.30

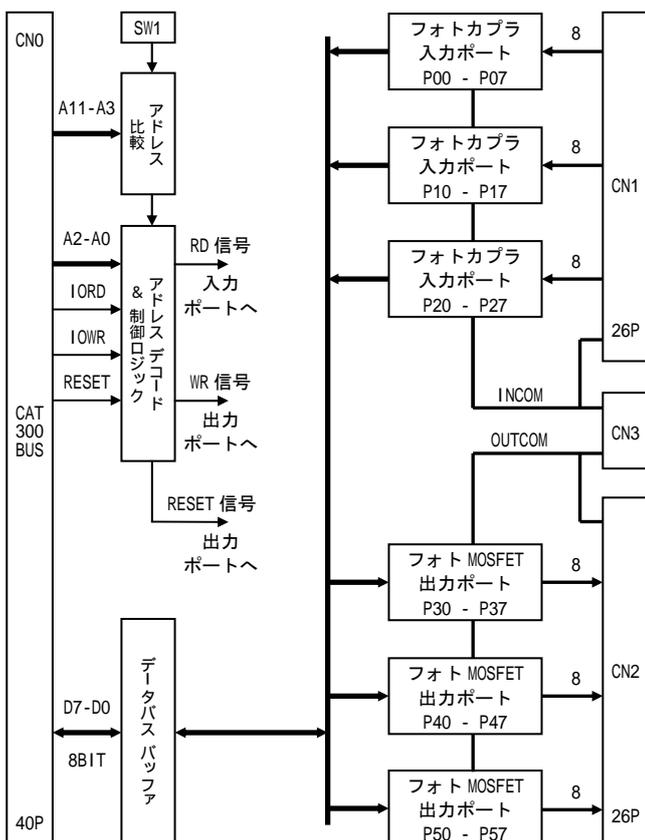
### 概要

CAT314 DIO-24/24Sは絶縁型入出力、各24点を持つフォトカプラ入出力ボードです。

フォトカプラ入力部の外部電源電圧は10.8V~26.4Vで、極性は+コモン、-コモンのどちらでも使用できます。

フォトカプラ出力部にはフォトMOSFETを使用しておりリレーや小型電磁弁などを直接駆動することができます。フォトMOSFET出力はシンク電流、ソース電流のどちらでも使用できます。

### ブロック図



### 仕様

#### [ 入力ポート ]

- 入力点数：24ビット (3ポート×8ビット)
- フォトカプラ：TLP280(東芝)または相当品
- 許容入力電圧範囲：DC 10.8V ~ 26.4V  
外部電源の極性は+コモン、-コモンのどちらでも使用可能
- 入力電流：約6mA(24V時)/約2.8mA(12V時)
- 応答速度：120 μSEC以下

#### [ 出力ポート ]

- 出力点数：24ビット (3ポート×8ビット)  
(出力内容の読み出しはできません)
- フォトMOSFETリレー：G3VM-61G1(OMRON)または相当品
- 許容負荷電圧範囲(DC/ピークAC)：48V MAX  
負荷はシンク、ソースのどちらでも使用可能
- 許容負荷電流(DC/ピークAC)：200mA MAX
- 出力ON電圧：0.4V MAX (200mA出力時)
- 最大動作時間：ON時 2mSEC (RL = 200 )  
OFF時 0.5mSEC ( 同上 )
- リセット動作：全てのフォトMOSFET出力はOFF

- 電源電圧：5V ±5% 消費電流：240mA MAX
- 動作温度範囲：0~55 (結露のないこと)
- 基板：外形寸法 107×126mm (突起部分は除く)  
取付穴寸法 99×118mm (4- 3.5)  
材質 FR-4、1.6t、4層基板  
質量 約72g

### I/Oアドレスの設定

本ボードではアドレスとしてA<11:0>の12ビットを使用してデコードしていますが、上位4ビットA<11:8>は[0000B]に固定です。A<7:3>の5ビットをディップスイッチ【SW1】で設定してボードの先頭アドレスを選択します。(【表1】参照) またアドレスの低位3ビットA<2:0>により各ポートが選択されます。(【表2】参照)

選択した先頭アドレスに低位3ビットA<2:0>の値(0~7)を加えたアドレスのポートにアクセスできます。

【表1】 SW1の設定とボードの先頭アドレス

SW1の設定						先頭アドレス	SW1の設定						先頭アドレス
1	2	3	4	5	6		1	2	3	4	5	6	
—	—	—	—	—	—	0F8H	—	—	—	—	—	—	078H
—	—	—	—	—	—	0F0H	—	—	—	—	—	—	070H
—	—	—	—	—	—	0E8H	—	—	—	—	—	—	068H
—	—	—	—	—	—	0E0H	—	—	—	—	—	—	060H
—	—	—	—	—	—	0D8H	—	—	—	—	—	—	058H
—	—	—	—	—	—	0D0H	—	—	—	—	—	—	050H
—	—	—	—	—	—	0C8H	—	—	—	—	—	—	048H
—	—	—	—	—	—	0C0H	—	—	—	—	—	—	040H
—	—	—	—	—	—	0B8H	—	—	—	—	—	—	038H
—	—	—	—	—	—	0B0H	—	—	—	—	—	—	030H
—	—	—	—	—	—	0A8H	—	—	—	—	—	—	028H
—	—	—	—	—	—	0A0H	—	—	—	—	—	—	020H
—	—	—	—	—	—	098H	—	—	—	—	—	—	018H
—	—	—	—	—	—	090H	—	—	—	—	—	—	010H
—	—	—	—	—	—	088H	—	—	—	—	—	—	008H
—	—	—	—	—	—	080H	—	—	—	—	—	—	000H

●印はON、○印はOFF、—は未使用(ON, OFFどちらでも可)

【表2】 A<2:0>による選択内容

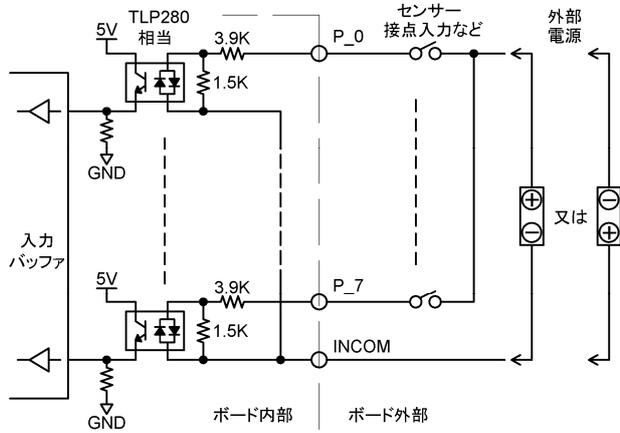
A<11:3>	A<2:0>	選択内容
A<11:8>は (0000B)固定	7	割り当てなし
	6	
	5	
A<7:3>は SW1で設定 【表1】参照	4	ポート5 (P50~P57) 出力
	3	ポート4 (P40~P47) 出力
	2	ポート3 (P30~P37) 出力
	1	ポート2 (P20~P27) 入力
	0	ポート1 (P10~P17) 入力

## フォトカプラ入力ポート

8ビット構成のフォトカプラ入力ポートを3ポート実装しています。動作電圧範囲はDC10.8V~26.4Vですので外部電源として12V、24Vの区別なく使用することができます。

コネクタ【CN1】のINCOMはポート0、ポート1、ポート2共通の外部電源入力ピンです。INCOMに入力する外部電源の極性は+、-どちらでも構いません。

フォトカプラ入力のLEDに通電したビットからは"1"が読み込まれ、非通電ビットからは"0"が読み込まれます。

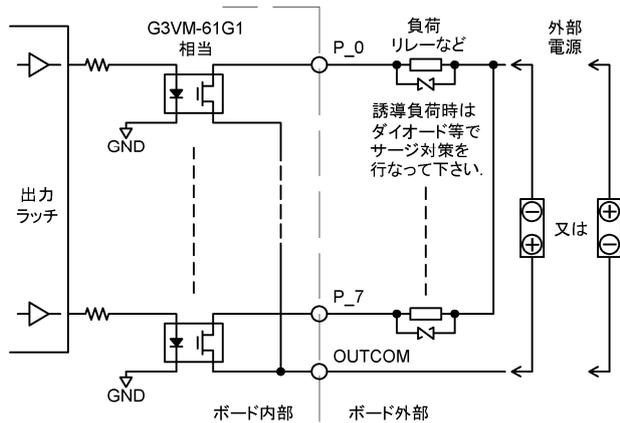


## フォトMOSFET出力ポート

8ビット構成のフォトMOSFET出力ポートを3ポート実装しています。出力に加えられる最大許容電圧はDC48Vで、電流は最大200mAです。

コネクタ【CN2】のOUTCOMはポート3、ポート4、ポート5共通の外部電源入力ピンです。OUTCOMに接続する外部電源の極性は、ソースタイプとして使用する時は+側を、シンクタイプとして使用する時は-側を接続して下さい。

出力論理はCPUから"1"を書き込んだビットのフォトMOSFET出力はONになり、"0"を書き込んだビットのフォトMOSFET出力はOFFになります。リセット時には全ての出力がOFFになります。なお出力内容の読み出しはできません。

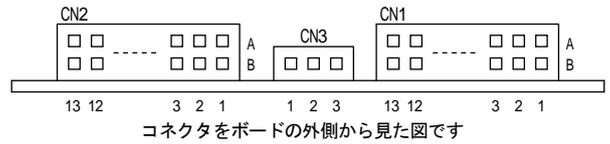


### [ 注記 ]

・負荷としてメカニカルリレーなどのコイル類を接続する場合はサージキラー用のダイオードを負荷の近くに必ず取り付けして下さい。(ダイオードを接続しないとフォトMOSFETが破損します)

・【CN2】のOUTCOMの許容電流は1A、1Bピン合わせて2Aです。各ビットの出力電流の合計が2Aを超えるときは【CN3】のOUTCOMを使用して下さい。このピンの許容電流は1ピンあたり5Aです。

## 入出力コネクタのピン配列



### 【 CN1 】ピン配列 (入力ポート)

信号名	ピン番号	信号名
INCOM	1A 1B	INCOM
P00	2A 2B	P01
P02	3A 3B	P03
P04	4A 4B	P05
P06	5A 5B	P07
P10	6A 6B	P11
P12	7A 7B	P13
P14	8A 8B	P15
P16	9A 9B	P17
P20	10A 10B	P21
P22	11A 11B	P23
P24	12A 12B	P25
P26	13A 13B	P27

・ INCOMはポート0~2共通の外部電源供給ピンです。

### 【 CN2 】ピン配列 (出力ポート)

信号名	ピン番号	信号名
OUTCOM	1A 1B	OUTCOM
P30	2A 2B	P31
P32	3A 3B	P33
P34	4A 4B	P35
P36	5A 5B	P37
P40	6A 6B	P41
P42	7A 7B	P43
P44	8A 8B	P45
P46	9A 9B	P47
P50	10A 10B	P51
P52	11A 11B	P53
P54	12A 12B	P55
P56	13A 13B	P57

・ OUTCOMはポート3~5共通の外部電源供給ピンです。

### 【 CN3 】ピン配列

ピン番号	信号名	内容
1	OUTCOM	【CN2】のOUTCOMピンと接続されています
2	OUTCOM	
3	INCOM	【CN1】のINCOMピンと接続されています。

・ 【CN3】から外部電源を供給する場合は【CN1, CN2】の同名のピンは未接続で構いません。【CN3】のOUTCOMピンの許容電流は[5A/ピン]です。

## 入出力コネクタの型番

### 入出力コネクタCN1, CN2の型番 (オムロン)

名称	CN1, CN2型番	備考
ヘッダー(基板側)	XG4C-2634	
ソケット+ストレーンリリーフ	XG4M-2630-T	付属品
2列ソケット(パラ線圧接用)	XG5M-2632-N	AWG24用
セミカバー(パラ線圧接用)	XG5S-1301	
ロックレバー	XG4Z-0002	

### コネクタCN3の型番 (日本圧着端子製造)

名称	CN3型番	備考
ポスト(基板側)	B3PS-VH	
ハウジング	VHR-3N	付属品
コンタクトピン	SVH-21T-P1.1	付属品

**注意!! 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です**

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

**エーワン株式会社**

〒486-0852 愛知県春日井市下市場町 6-9-20

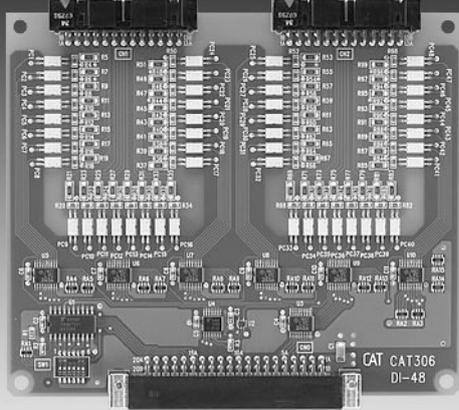
TEL/FAX 0568-85-8511/8501

http://www.aone.co.jp/

48bit フォトカプラ入力ボード

# CAT306 DI-48

## 取り扱い説明書



RoHS Compliant

2008.04.14 - 2009.04.28

### 仕様

- 入力点数：48ビット (6ポート × 8ビット)
- フォトカプラ：TLP281(東芝)または相当品
- 応答速度：120μSEC以下
- フォトカプラ入力動作電圧範囲：DC 10.8V ~ 26.4V
- 入力電流：約6mA(24V時)／約2.8mA(12V時)
- 電源電圧：5V ± 5%      消費電流：80mA MAX
- 動作温度範囲：0~55 (結露のないこと)
- 基板：外形寸法      107×126mm (突起部分は除く)  
           取付穴寸法      99×118mm (4- 3.5)  
           材質              FR-4、1.6t、4層基板  
           質量              約69g

### 概要

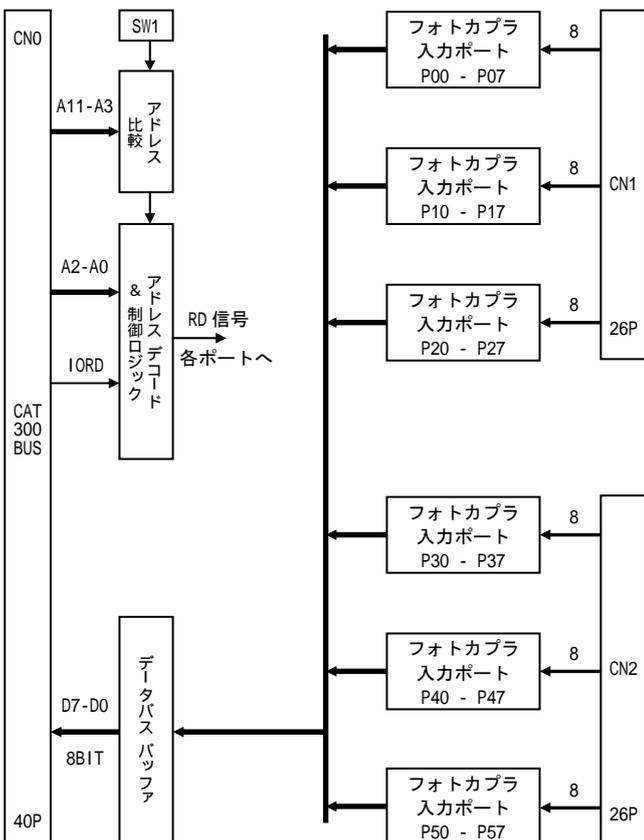
CAT306 DI-48は絶縁型入力48点を持つフォトカプラ入力ボードです。フォトカプラ入力部は12V~24Vの電源を使用できます。

### I/Oアドレスの設定

本ボードではアドレスとしてA<11:0>の12ビットを使用してデコードしていますが、上位4ビットA<11:8>は[0000B]に固定です。A<7:3>の5ビットをディップスイッチ【SW1】で設定してボードの先頭アドレスを選択します。(【表1】参照) またアドレスの下位3ビットA<2:0>により各ポートが選択されます。(【表2】参照)

選択した先頭アドレスに下位3ビットA<2:0>の値(0~7)を加えたアドレスのポートにアクセスできます。

### ブロック図



【表1】SW1の設定とボードの先頭アドレス

SW1の設定						先頭アドレス	SW1の設定						先頭アドレス
1	2	3	4	5	6		1	2	3	4	5	6	
—	—	—	—	—	—	0F8H	—	—	—	—	—	078H	
—	—	—	—	—	—	0F0H	—	—	—	—	—	070H	
—	—	—	—	—	—	0E8H	—	—	—	—	—	068H	
—	—	—	—	—	—	0E0H	—	—	—	—	—	060H	
—	—	—	—	—	—	0D8H	—	—	—	—	—	058H	
—	—	—	—	—	—	0D0H	—	—	—	—	—	050H	
—	—	—	—	—	—	0C8H	—	—	—	—	—	048H	
—	—	—	—	—	—	0C0H	—	—	—	—	—	040H	
—	—	—	—	—	—	0B8H	—	—	—	—	—	038H	
—	—	—	—	—	—	0B0H	—	—	—	—	—	030H	
—	—	—	—	—	—	0A8H	—	—	—	—	—	028H	
—	—	—	—	—	—	0A0H	—	—	—	—	—	020H	
—	—	—	—	—	—	098H	—	—	—	—	—	018H	
—	—	—	—	—	—	090H	—	—	—	—	—	010H	
—	—	—	—	—	—	088H	—	—	—	—	—	008H	
—	—	—	—	—	—	080H	—	—	—	—	—	000H	

●印はON、○印はOFF、—は未使用(ON,OFFどちらでも可)

【表2】A<2:0>による選択内容

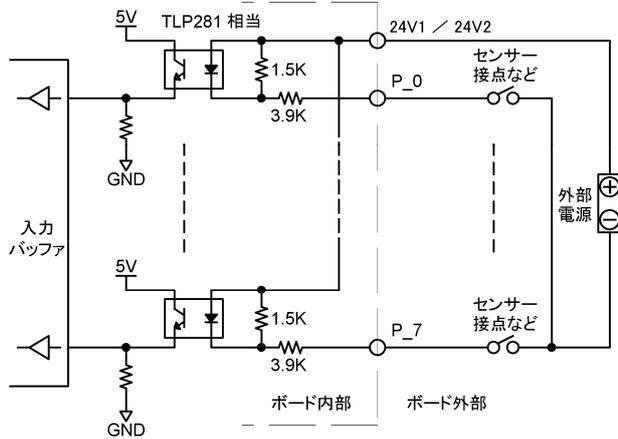
A<11:3>	A<2:0>	選択内容
A<11:8>は(0000B)固定	7	割り当てなし
	6	
	5	
A<7:3>はSW1で設定【表1】参照	4	ポート5 (P50~P57) 入力
	3	ポート4 (P40~P47) 入力
	2	ポート3 (P30~P37) 入力
	1	ポート2 (P20~P27) 入力
	0	ポート1 (P10~P17) 入力

## フォトカプラ入力ポート

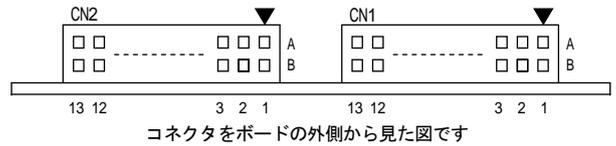
8ビット構成のフォトカプラ入力ポートを6ポート実装しています。動作電圧範囲はDC10.8V～26.4Vになっていますので外部電源として12V,24Vの区別なく使用することができます。

コネクタ【CN1】の24V1はポート0、ポート1、ポート2の共通電源入力になります。コネクタ【CN2】の24V2はポート3、ポート4、ポート5の共通電源入力になります。なお24V1と24V2はボード上では接続されていません。

フォトカプラ入力のLEDに通電したビットからは"1"が読み込まれ、非通電ビットからは"0"が読み込まれます。



## 入出力コネクタのピン配列



### 【CN1】ピン配列

信号名	ピン番号	信号名
24V1	1A 1B	24V1
P00	2A 2B	P01
P02	3A 3B	P03
P04	4A 4B	P05
P06	5A 5B	P07
P10	6A 6B	P11
P12	7A 7B	P13
P14	8A 8B	P15
P16	9A 9B	P17
P20	10A 10B	P21
P22	11A 11B	P23
P24	12A 12B	P25
P26	13A 13B	P27

・24V1はポート0～2の共通電源入力です。CN2の24V2とは絶縁されています。

### 【CN2】ピン配列

信号名	ピン番号	信号名
24V2	1A 1B	24V2
P30	2A 2B	P31
P32	3A 3B	P33
P34	4A 4B	P35
P36	5A 5B	P37
P40	6A 6B	P41
P42	7A 7B	P43
P44	8A 8B	P45
P46	9A 9B	P47
P50	10A 10B	P51
P52	11A 11B	P53
P54	12A 12B	P55
P56	13A 13B	P57

・24V2はポート3～5の共通電源入力です。CN1の24V1とは絶縁されています。

## 入出力コネクタの型番

### 入出力コネクタCN1、CN2の型番 (オムロン)

名称	CN1、CN2型番	備考
ヘッダー(基板側)	XG4C-2634	
ソケット+ストレーンリリーフ	XG4M-2630-T	付属品
2列ソケット(バラ線圧接用)	XG5M-2632-N	AWG24用
セミカバー(バラ線圧接用)	XG5S-1301	
ロックレバー	XG4Z-0002	

**注意!!** 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

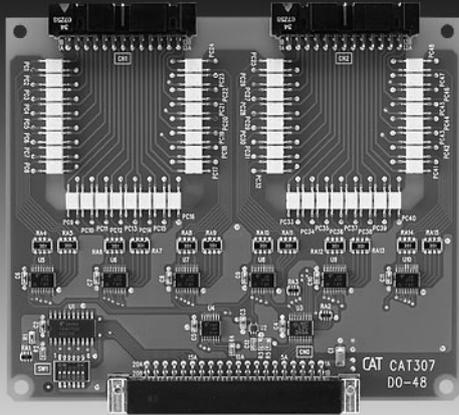
**エーワン株式会社**

〒486-0852 愛知県春日井市下市場町 6-9-20

TEL/FAX 0568-85-8511/8501

<http://www.aone.co.jp/>

# 48bit フォトカプラ出力ボード CAT307 DO-48 取り扱い説明書



RoHS Compliant

2008.04.14 - 2009.04.28

## 仕様

- 出力点数：48ビット (6ポート × 8ビット)  
(出力内容の読み出しはできません)
- フォトカプラ：TLP127(東芝)または相当品
- 応答速度：300μSEC以下 (RL = 2.2K 時)
- 出力電流：100mA MAX
- 出力部使用電圧：DC 50V以下
- 出力ON電圧：1.2V MAX
- リセット動作：全ての出力はOFF
- 電源電圧：5V ±5% 消費電流：700mA MAX
- 動作温度範囲：0~55 (結露のないこと)
- 基板：外形寸法 107×126mm (突起部分は除く)  
取付穴寸法 99×118mm (4- 3.5)  
材質 FR-4、1.6t、4層基板  
質量 約71g

## 概要

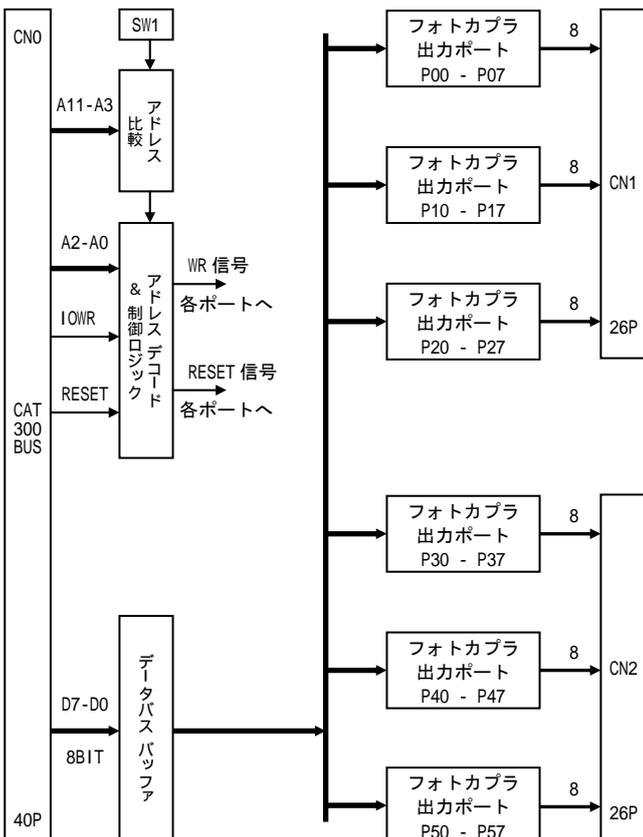
CAT307 DO-48は絶縁型出力48点を持つフォトカプラ出力ボードです。出力にはダーリントンフォトカプラを使用していますのでリレーや小型電磁弁などを直接駆動できます

## I/Oアドレスの設定

本ボードではアドレスとしてA<11:0>の12ビットを使用してデコードしていますが、上位4ビットA<11:8>は[0000B]に固定です。A<7:3>の5ビットをディップスイッチ【SW1】で設定してボードの先頭アドレスを選択します。(【表1】参照) またアドレスの下位3ビットA<2:0>により各ポートが選択されます。(【表2】参照)

選択した先頭アドレスに下位3ビットA<2:0>の値(0~7)を加えたアドレスのポートにアクセスできます。

## ブロック図



【表1】SW1の設定とボードの先頭アドレス

SW1の設定						先頭アドレス	SW1の設定						先頭アドレス
1	2	3	4	5	6		1	2	3	4	5	6	
—	—	—	—	—	—	0F8H	—	—	—	—	—	078H	
—	—	—	—	—	—	0F0H	—	—	—	—	—	070H	
—	—	—	—	—	—	0E8H	—	—	—	—	—	068H	
—	—	—	—	—	—	0E0H	—	—	—	—	—	060H	
—	—	—	—	—	—	0D8H	—	—	—	—	—	058H	
—	—	—	—	—	—	0D0H	—	—	—	—	—	050H	
—	—	—	—	—	—	0C8H	—	—	—	—	—	048H	
—	—	—	—	—	—	0C0H	—	—	—	—	—	040H	
—	—	—	—	—	—	0B8H	—	—	—	—	—	038H	
—	—	—	—	—	—	0B0H	—	—	—	—	—	030H	
—	—	—	—	—	—	0A8H	—	—	—	—	—	028H	
—	—	—	—	—	—	0A0H	—	—	—	—	—	020H	
—	—	—	—	—	—	098H	—	—	—	—	—	018H	
—	—	—	—	—	—	090H	—	—	—	—	—	010H	
—	—	—	—	—	—	088H	—	—	—	—	—	008H	
—	—	—	—	—	—	080H	—	—	—	—	—	000H	

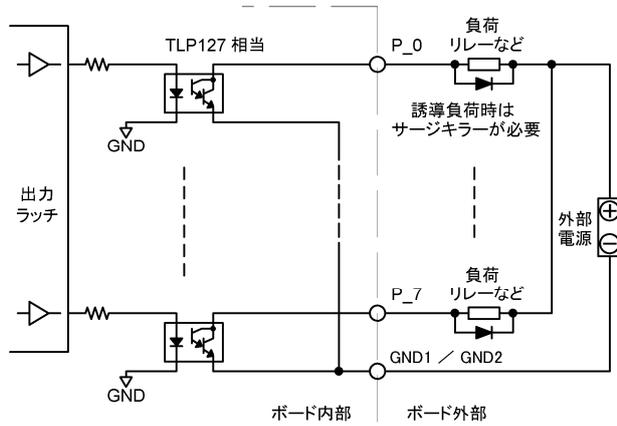
●印はON、○印はOFF、—は未使用(ON,OFFどちらでも可)

【表2】A<2:0>による選択内容

A<11:3>	A<2:0>	選択内容
A<11:8>は (0000B)固定	7	割り当てなし
	6	
A<7:3>は SW1で設定 【表1】参照	5	ポート5 (P50~P57) 出力
	4	ポート4 (P40~P47) 出力
	3	ポート3 (P30~P37) 出力
	2	ポート2 (P20~P27) 出力
	1	ポート1 (P10~P17) 出力
	0	ポート0 (P00~P07) 出力

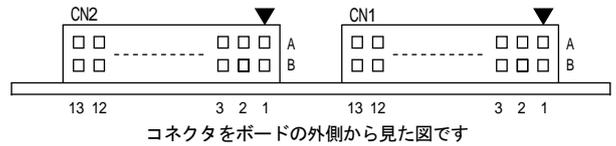
## フォトカプラ出力ポート

8ビット構成のダーリントンフォトカプラ出力ポートを6ポート実装しています。出力に加えられる最大許容電圧はDC50Vで、電流は最大100mAです。負荷としてリレーなどのコイル類を接続する場合はサージキラー用のダイオードを負荷の近くに取り付けて下さい。(ダイオードが無いとフォトカプラが破損することがあります)  
コネクタ【CN1】のGND1はポート0、ポート1、ポート2の共通グランドになります。コネクタ【CN2】のGND2はポート3、ポート4、ポート5の共通グランドになります。なおGND1とGND2はボード上では接続されていません。



出力論理はCPUから"1"を書き込んだビットのフォトカプラ出力はONになり、"0"を書き込んだビットのフォトカプラ出力はOFFになります。またリセット時には全ての出力がOFFになります。なお出力内容の読み出しはできません。

## 入出力コネクタのピン配列



### 【 CN1 】ピン配列

信号名	ピン番号	信号名
GND1	1A 1B	GND1
P00	2A 2B	P01
P02	3A 3B	P03
P04	4A 4B	P05
P06	5A 5B	P07
P10	6A 6B	P11
P12	7A 7B	P13
P14	8A 8B	P15
P16	9A 9B	P17
P20	10A 10B	P21
P22	11A 11B	P23
P24	12A 12B	P25
P26	13A 13B	P27

・GND1はポート0～2の共通GNDです。CN2のGND2とは絶縁されています。

### 【 CN2 】ピン配列

信号名	ピン番号	信号名
GND2	1A 1B	GND2
P30	2A 2B	P31
P32	3A 3B	P33
P34	4A 4B	P35
P36	5A 5B	P37
P40	6A 6B	P41
P42	7A 7B	P43
P44	8A 8B	P45
P46	9A 9B	P47
P50	10A 10B	P51
P52	11A 11B	P53
P54	12A 12B	P55
P56	13A 13B	P57

・GND2はポート3～5の共通GNDです。CN1のGND1とは絶縁されています。

## 入出力コネクタの型番

### 入出力コネクタCN1、CN2の型番 (オムロン)

名称	CN1、CN2型番	備考
ヘッダー(基板側)	XG4C-2634	
ソケット+ストレイナリリーフ	XG4M-2630-T	付属品
2列ソケット(バラ線圧接用)	XG5M-2632-N	AWG24用
セミカバー(バラ線圧接用)	XG5S-1301	
ロックレバー	XG4Z-0002	

注意!! 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

エーワン株式会社

〒486-0852 愛知県春日井市下市場町 6-9-20

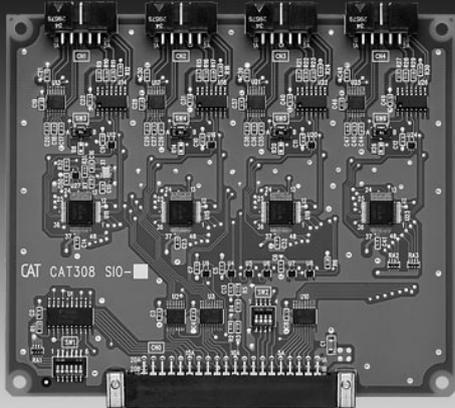
TEL/FAX 0568-85-8511/8501

<http://www.aone.co.jp/>

# 4チャンネル シリアルI/Oボード

## CAT308 SIO-4

### 取り扱い説明書



RoHS Compliant

2008.04.14 - 2012.10.17

- TL16C550Dクロック入力：14.7456MHz
- RS232トランシーバIC：ICL3232E または相当品
- 信号：TXD、RXD、RTS、CTS
- RS422(RS485)トランシーバIC：ISL4489E または相当品
- 信号：TXD+、TXD-、RXD+、RXD-

- 最大通信速度：230.4Kbps  
(トランシーバICのデータレート保障値250Kbpsによる)
- 電源電圧(Vcc)：5V±5% 消費電流：300mA MAX
- 動作温度範囲：0~55 (結露のないこと)
- 基板：外形寸法 107×126mm (突起部分は除く)  
取付穴寸法 99×118mm (4- 3.5)  
材質 FR-4、1.6t、4層基板  
質量 約71g

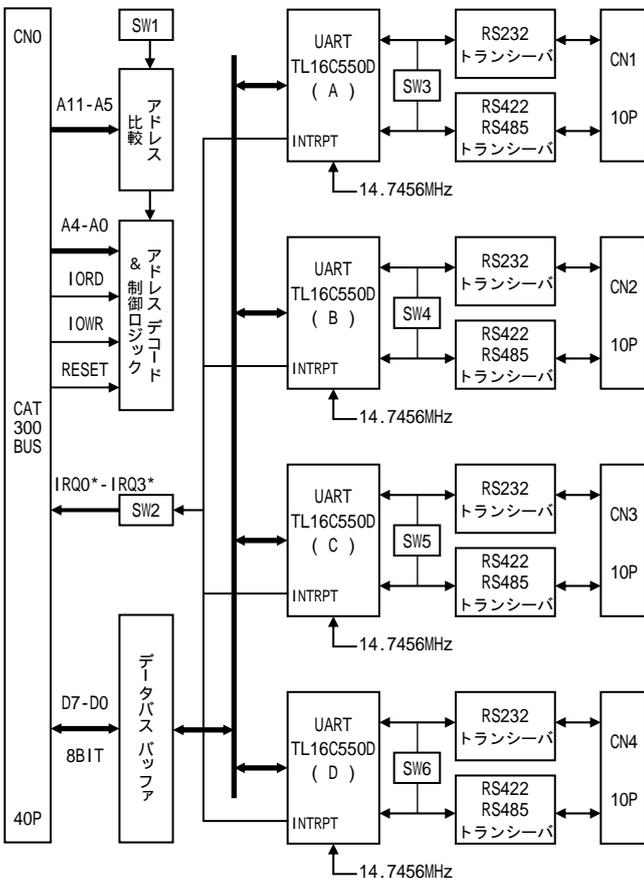
### I/Oアドレスの設定

本ボードではアドレスとしてA<11:0>の12ビットを使用してデコードしていますが上位2ビットA<11:10>は[00B]に固定です。A<9,7,6,5>をディップスイッチ【SW1】で設定してボードの先頭アドレスを選択します。(【表1】参照) また4個のUART(TL16C550D)内蔵レジスタは下位5ビットA<4:0>により選択されます。(【表2】参照)  
選択した先頭アドレスに下位5ビットA<4:0>の値(00H~1FH)を加えたアドレスのレジスタにアクセスできます。

### 概要

CAT308 SIO-4はシリアル通信ICにTL16C550D(TEXAS INSTRUMENTS)を使用した4チャンネル調歩同期式シリアル入出力ボードです。  
シリアルインターフェースはボード上のスイッチにより各チャンネル毎に、RS232またはRS422(RS485)を選択することができます。

### ブロック図



### 仕様

- シリアル通信IC：TL16C550D (TEXAS INSTRUMENTS 製) ×4
- チャンネル数：4チャンネル
- 通信方式：調歩同期式シリアル通信

【表1】SW1の設定とボードの先頭アドレス

SW1の設定						先頭アドレス	SW1の設定						先頭アドレス
1	2	3	4	5	6		1	2	3	4	5	6	
—	—	—	—	—	—	2E0H	—	—	—	—	—	—	0E0H
—	—	—	—	—	—	2C0H	—	—	—	—	—	—	0C0H
—	—	—	—	—	—	2A0H	—	—	—	—	—	—	0A0H
—	—	—	—	—	—	280H	—	—	—	—	—	—	080H
—	—	—	—	—	—	260H	—	—	—	—	—	—	060H
—	—	—	—	—	—	240H	—	—	—	—	—	—	040H
—	—	—	—	—	—	220H	—	—	—	—	—	—	020H
—	—	—	—	—	—	200H	—	—	—	—	—	—	000H

●印はON、○印はOFF、—は未使用(ON,OFFどちらでも可)

【表2】A<4:0>による選択内容

A<11:5>	A<4:0>	選択内容
A<11:10>は (00B)固定	1FH	D-ch スクラッチ・レジスタ
	1EH	D-ch モデム・ステータ・スレジスタ
	1DH	D-ch ライン・ステータ・スレジスタ
	1CH	D-ch モデム制御レジスタ
	1BH	D-ch ライン制御レジスタ
	1AH	D-ch 割込み識別レジスタ/FIFO制御レジスタ
	19H	D-ch 割込みイネーブル・レジスタ / DLM
	18H	D-ch 受信バッファ/送信レジスタ / DLL
	17H	C-ch スクラッチ・レジスタ
	16H	C-ch モデム・ステータ・スレジスタ
	15H	C-ch ライン・ステータ・スレジスタ
	14H	C-ch モデム制御レジスタ
	13H	C-ch ライン制御レジスタ
	12H	C-ch 割込み識別レジスタ/FIFO制御レジスタ
	11H	C-ch 割込みイネーブル・レジスタ / DLM
	A<9:5>は SW1で設定 【表1】参照	10H
0FH		B-ch スクラッチ・レジスタ
0EH		B-ch モデム・ステータ・スレジスタ
0DH		B-ch ライン・ステータ・スレジスタ
0CH		B-ch モデム制御レジスタ
0BH		B-ch ライン制御レジスタ
0AH		B-ch 割込み識別レジスタ/FIFO制御レジスタ
09H		B-ch 割込みイネーブル・レジスタ / DLM
08H		B-ch 受信バッファ/送信レジスタ / DLL
07H		A-ch スクラッチ・レジスタ
06H		A-ch モデム・ステータ・スレジスタ
05H		A-ch ライン・ステータ・スレジスタ
04H		A-ch モデム制御レジスタ
03H		A-ch ライン制御レジスタ
02H		A-ch 割込み識別レジスタ/FIFO制御レジスタ
01H		A-ch 割込みイネーブル・レジスタ / DLM
00H	A-ch 受信バッファ/送信レジスタ / DLL	

## シリアルインターフェース

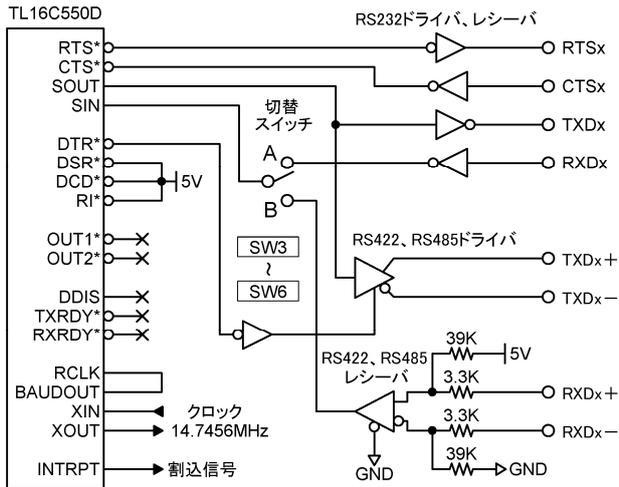
このボードはTL16C550Dを4個実装しており、4チャンネル(A~Dチャンネル)の調歩同期シリアル通信を行うことができます。各TL16C550Dのクロック入力には14.7456MHzが入力されています。

全てのチャンネルは同様に構成されておりRS232またはRS422(RS485)シリアルインターフェースをスイッチ【SW3~SW6】の切り替えにより個別に選択できます。

### 【シリアルインターフェースの切り替え SW】

スイッチ番号	SW3	SW4	SW5	SW6
チャンネル	Aチャンネル	Bチャンネル	Cチャンネル	Dチャンネル

・スイッチのレバーをA側に設定するとRS232で使用できます、B側に設定するとRS422(RS485)で使用できます。



RS232選択時にはTXDx、RXDx、RTSx、CTSx (xはチャンネル名A~D)の4信号を使用することができます。DSR、DCD、RIの各入力信号はボード上で5Vに固定しています。

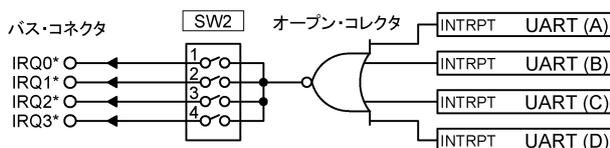
RS422(RS485)を選択時は(TXD+, TXD-), (RXD+, RXD-)の2組の差動信号を使用します。このとき各TL16C550DのDTR出力信号によりRS422(RS485)ドライバのイネーブル/ディセーブルをコントロールできます。TL16C550D内蔵のモデム制御レジスタ(MCR)のビット0に"1"をセットするとドライバ出力はイネーブルになり、"0"をセットするとディセーブルになります。RS422(RS485)レシーバは常にイネーブルなので、ドライバ出力とレシーバ入力を接続して2線式(RS485)で使う場合には自分の送信データを自分で受信することになりますので受信データの読み捨てが必要になります。

またRS422(RS485)インターフェースを使用するときは必要に応じて終端抵抗を外部に接続して下さい。

## 割り込み

データ受信時や送信レジスタ・エンブティ時などにUART(TL16C550D)のINTRPTピンより割り込みを発生させることができます。

本ボードに実装している4個のUART(TL16C550D)の各INTRPT出力信号は、NOR回路を通してディップスイッチ【SW2】で選択したバスの割り込み要求信号線(IRQ0\*~IRQ3\*)に負論理で出力されます。



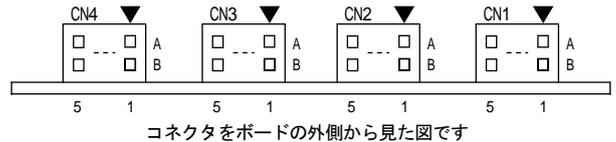
ディップスイッチ【SW2】は使用する割り込み要求信号(IRQ0\*~IRQ3\*)のスイッチのみをONにし、他のスイッチはOFFにして下さい。また割り込みを使わない場合は全てのスイッチをOFFにして下さい。

## TL16C550Dのデータシートについて

本ボードで使用していますUART-IC ( TL16C550D )のスペックおよび使用方法の詳細などは「日本テキサスインスツルメンツ」のサイトからデータシートをダウンロードしてご確認ください。

日本テキサスインスツルメンツのサイトから、TL16C550Dの日本語の資料を入手することができます。

## 入出力コネクタのピン配列



### 【 CN1 】ピン配列 (Aチャンネル)

信号名	ピン番号		信号名
TXDA	1A	1B	RXDA
RTSA	2A	2B	CTSA
GND	3A	3B	GND
TXDA+	4A	4B	TXDA-
RXDA+	5A	5B	RXDA-

・1A~2BピンはRS232用信号、4A~5BピンはRS422, 485用信号です。

### 【 CN2 】ピン配列 (Bチャンネル)

信号名	ピン番号		信号名
TXDB	1A	1B	RXDB
RTSB	2A	2B	CTSB
GND	3A	3B	GND
TXDB+	4A	4B	TXDB-
RXDB+	5A	5B	RXDB-

・1A~2BピンはRS232用信号、4A~5BピンはRS422, 485用信号です。

### 【 CN3 】ピン配列 (Cチャンネル)

信号名	ピン番号		信号名
TXDC	1A	1B	RXDC
RTSC	2A	2B	CTSC
GND	3A	3B	GND
TXDC+	4A	4B	TXDC-
RXDC+	5A	5B	RXDC-

・1A~2BピンはRS232用信号、4A~5BピンはRS422, 485用信号です。

### 【 CN4 】ピン配列 (Dチャンネル)

信号名	ピン番号		信号名
TXDD	1A	1B	RXDD
RTSD	2A	2B	CTSD
GND	3A	3B	GND
TXDD+	4A	4B	TXDD-
RXDD+	5A	5B	RXDD-

・1A~2BピンはRS232用信号、4A~5BピンはRS422, 485用信号です。

## 入出力コネクタの型番

### 入出力コネクタCN1~CN4の型番 (オムロン)

名称	CN1~CN4型番	備考
ヘッダー(基板側)	XG4C-1034	
ソケット+ストレーンリリーフ	XG4M-1030-T	付属品
2列ソケット(パラ線圧接用)	XG5M-1032-N	AWG24用
セミカバー(パラ線圧接用)	XG5S-0501	
ロックレバー	XG4Z-0002	

**注意!! 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です**

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

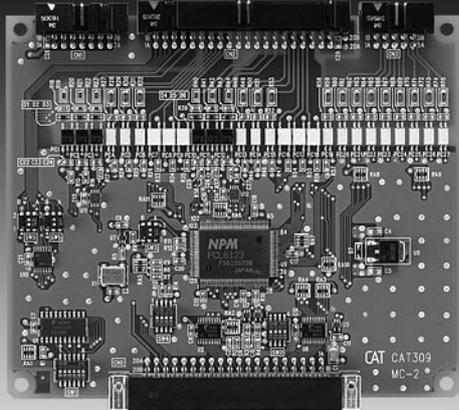
**エーワン株式会社**

〒486-0852 愛知県春日井市下市場町 6-9-20

TEL/FAX 0568-85-8511/8501

<http://www.aone.co.jp/>

# 2軸モータコントロールボード CAT309 MC-2 取り扱い説明書



RoHS Compliant

2008.04.14 - 2009.04.28

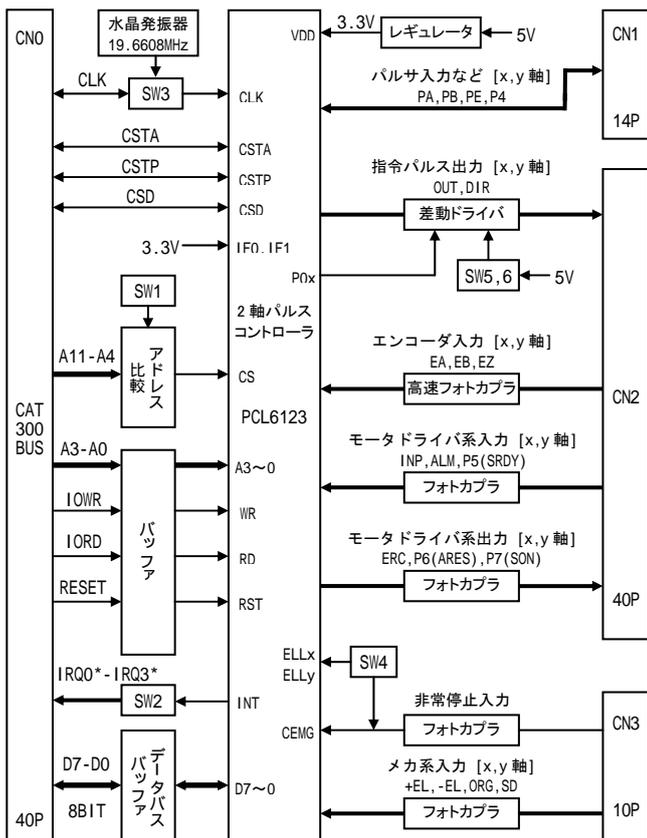
## 概要

CAT309 MC-2はコントロールICに日本パルスモーター(株)のPCL6123を使用した2軸モータコントロールボードです。PCL6123が持っている各種のコマンドにより、パルスモータやサーボモータを使用した色々な制御を簡単にこなすことができます。

基本動作として定速、直線加減速、S字加減速、連続動作、位置決め動作、原点復帰動作、直線補間動作などの制御が行なえます。本ボード単体での制御軸数は2軸ですが、複数枚のCAT309 MC-2を使用することにより多軸での位置決めや直線補間制御にも対応できます。

モータドライバ系信号、メカ系信号はフォトカプラでアイソレーションされています。また指令パルスは差動ドライバ出力になっていますので機器とは簡単に接続できます。

## ブロック図



## 仕様

- 制御IC：PCL6123 × 1 (日本パルスモーター製)
- 制御軸数：2軸 (複数ボード使用での多軸制御も可能)
- 最大指令パルス周波数：9.8Mpps (基準クロック19.6608MHz)
- 位置決め管理範囲：-134,217,728 ~ +134,217,727 (28bit)
- 加減速特性：直線,S字加減速 (スローダウンポイント自動設定)
- 補間機能：2軸以上の任意の軸数で直線補間動作が可能
- プリレジスタ：次動作設定用プリレジスタ機能有り
- ◆指令パルス出力信号：差動ドライバIC出力(AM26C31相当) (OUTP, OUTN)、(DIRP, DIRN) [RS422準拠、出力電流±20mA MAX]
- ◆エンコーダ入力信号：高速フォトカプラ入力(TLP115A相当) (EAP, EAN)、(EBP, EBN)、(EZP, EZN) [入力電流 7~16mA] エンコーダ入力の最大応答周波数：2.0MHz
- ◆モータドライバ系入力信号：フォトカプラ入力(TLP281相当) INP, ALM, P5(SRDY) [入力電流 約6mA/外部24V電源]
- ◆モータドライバ系出力信号：ダーリントンカプラ出力(TLP127相当) ERC, P6(ARES), P7(SON) [出力電流/許容電圧：15mA MAX/30V]
- ◆メカ系入力信号：フォトカプラ入力(TLP281相当) +EL, -EL, ORG, SD, CEMG [入力電流 約6mA/外部24V電源]
- ◆パルス入力信号など：コントロールIC (PCL6123)に直接入出力 PA, PB, PE, P4 [TTLレベル信号] 《注記》◆印の項目の信号はX,Y各軸にあります (CEMGは除く) PCL6123のCPUインタフェース：8ビットI/F (IF0, IF1ピン=Hレベル)
- 使用温度範囲：0 ~ 55
- 電源電圧：5V ± 5% 消費電流：300mA MAX
- 基板寸法：107 × 126mm 取付穴寸法：99 × 118mm (4- 3.5)
- 基板材質：FR-4, 1.6t, 4層基板 質量：約76g

## I/Oアドレスの設定

本ボードではアドレスとしてA<11:0>の12ビットを使用してデコードしていますが、上位4ビットA<11:8>は[0000B]に固定です。A<7:4>の4ビットをディップスイッチ【SW1】で設定してボードの先頭アドレスを選択します。(【表1】参照) またコントロールIC(PCL6123)内蔵のレジスタは下位4ビットA<3:0>により選択されます。(【表2】参照) 選択した先頭アドレスに下位4ビットA<3:0>の値(0~F)を加えたアドレスのレジスタにアクセスできます。

【表1】SW1の設定とボードの先頭アドレス

SW1の設定						ボードの先頭アドレス	SW1の設定						ボードの先頭アドレス
1	2	3	4	5	6	アドレス	1	2	3	4	5	6	アドレス
—	—	—	—	—	—	0F0H	—	—	—	—	—	—	070H
—	—	—	—	—	—	0E0H	—	—	—	—	—	—	060H
—	—	—	—	—	—	0D0H	—	—	—	—	—	—	050H
—	—	—	—	—	—	0C0H	—	—	—	—	—	—	040H
—	—	—	—	—	—	0B0H	—	—	—	—	—	—	030H
—	—	—	—	—	—	0A0H	—	—	—	—	—	—	020H
—	—	—	—	—	—	090H	—	—	—	—	—	—	010H
—	—	—	—	—	—	080H	—	—	—	—	—	—	000H

●印はON、○印はOFF、—は未使用(ON,OFFどちらでも可)

【表2】A<3:0>による選択内容

A<11:5>	A<3:0>	選択内容
A<11:8>は(0000B)固定	0FH	Y軸 入出力バッファ (bit 31~24)
	0EH	Y軸 入出力バッファ (bit 23~16)
	0DH	Y軸 入出力バッファ (bit 15~ 8)
	0CH	Y軸 入出力バッファ (bit 7~ 0)
	0BH	Y軸 サブステータスの読出し
	0AH	Y軸 汎用入出力ポートの書込み/読出し
	09H	Y軸 軸指定 /メインステータス(bit15~8)
	08H	Y軸 制御コマンド/メインステータス(bit 7~0)
A<7:4>はSW1で設定【表1】参照	07H	X軸 入出力バッファ (bit 31~24)
	06H	X軸 入出力バッファ (bit 23~16)
	05H	X軸 入出力バッファ (bit 15~ 8)
	04H	X軸 入出力バッファ (bit 7~ 0)
	03H	X軸 サブステータスの読出し
	02H	X軸 汎用入出力ポートの書込み/読出し
	01H	X軸 軸指定 /メインステータス(bit15~8)
	00H	X軸 制御コマンド/メインステータス(bit 7~0)

## 信号名称・PCL6123の資料

コネクタピン配列表【CN1,CN2,CN3】の入出力信号名はアルファベットの小文字の" x "又は" y "を信号名に添えて2軸を区別していますが、各軸の機能・動作は同じですので、以下の説明では軸を表す部分をシャープ記号" # "に置き換えた共通名称で説明しています。

また、この取り扱い説明書ではボード固有の事項のみについて記述していますので、コントロールIC(PCL6123)の詳細機能や使用方法などは、日本パルスモータ(株)のホームページなどからマニュアルや資料を入手して参照願います。

『パルスコントロールLSI PCL6113/6123/6143 ユーザズマニュアル』  
『レジスタ計算ファイル』など

## 指令パルス出力信号

機能

( OUT#P , OUT#N )、( DIR#P , DIR#N )

サーボ(パルス)モータドライバへの指令パルス出力信号です。PCL6123の環境レジスタ1(RENV1)の設定により、次の指令パルス出力モードが選択できます。

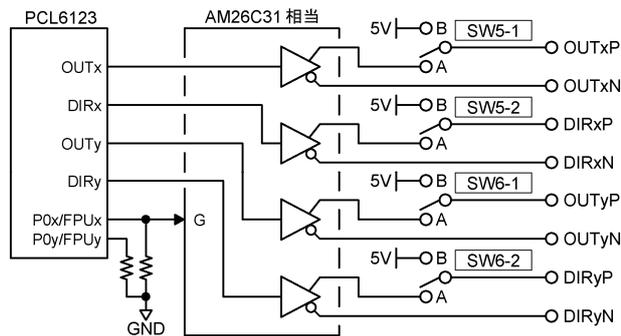
- ・共通パルスモード(4種類)  
OUT#端子から(+),(-)両方向共用の指令パルスを出力します。  
DIR#端子から動作方向判別としてHiまたはLowレベルを出力します。
- ・2パルスモード(2種類)  
OUT#端子から(+)方向の指令パルスを出力します。  
DIR#端子から(-)方向の指令パルスを出力します。
- ・90度位相差モード(2種類)  
OUT#端子およびDIR#端子から90度位相差の指令パルス信号を出力します。

出力インターフェース

本ボードからの指令パルス出力は下図の様にAM26C31(又は相当品)を使用して差動信号で出力しています。

X軸のOUT信号：(OUTxP,OUTxN)、Y軸のOUT信号：(OUTyP,OUTyN)  
X軸のDIR信号：(DIRxP,DIRxN)、Y軸のDIR信号：(DIRyP,DIRyN)  
Hiレベル出力電流：-20mAMAX、Lowレベル出力電流：20mAMAX

電源ON時やリセット時にはAM26C31の差動出力はハイインピーダンスになります。PCL6123のX軸の汎用I/Oポート端子P0x/FP0xを、環境設定レジスタ2(RENV2)で汎用出力に設定し、Hiレベルを出力するとAM26C31の全ての差動出力がイネーブルになります。(Y軸のI/Oポート端子P0y/FP0yは使用していません)



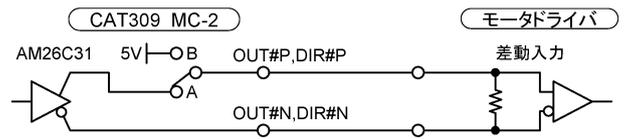
出力切り替えスイッチ【SW5,SW6】

差動ドライバの正相側出力(OUTxP, DIRxP, OUTyP, DIRyP)はスイッチ【SW5,SW6】の設定により、5V電源出力に切り替えられます。スイッチ【SW5】でX軸、スイッチ【SW6】でY軸の信号を切り替えられます。

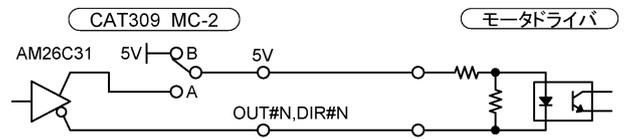
スイッチ番号	スイッチのレバー位置	
	A側	B側
SW5-1	OUTxPを出力	5Vを出力
SW5-2	DIRxPを出力	
SW6-1	OUTyPを出力	
SW6-2	DIRyPを出力	

モータドライバとの接続例

差動ラインレシーバ、差動信号対応フォトカプラ入力へ接続



通常のフォトカプラ入力へ接続



## エンコーダ入力信号

機能

( EA#P , EA#N )、( EB#P , EB#N )

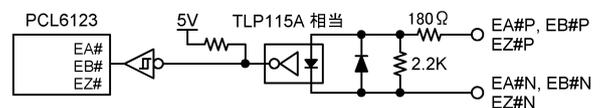
サーボモータ(ドライバ)もしくは機械系に取り付けたロータリーエンコーダなどからのフィードバックパルス信号を入力して、PCL6123内蔵のカウンタにより位置管理を行なう時に使用します。パルス信号は90度位相差モード(1,2,4通倍可能)または2パルスモードでEA#、EB#端子に入力できます。

( EZ#P , EZ#N )

ロータリーエンコーダから1回転に1パルス出力されるZ相信号やパルスモータドライバからの励磁相原点信号を入力します。EZ#信号を使用することで原点復帰動作の精度が向上します。

入力インターフェース

エンコーダ入力信号は高速フォトカプラによるアイソレーション入力になっています。差動ラインドライバ出力・オープンコレクタ出力・フォトカプラ出力などの機器と接続できます。

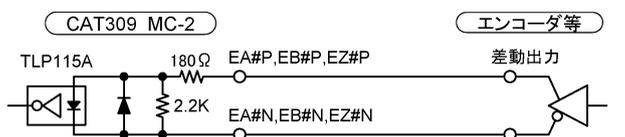


差動ラインドライバ出力の機器とは直接接続できます。オープンコレクタやフォトカプラ出力の機器を接続する場合は、外部電源電圧に応じた抵抗を外部に接続して下さい。

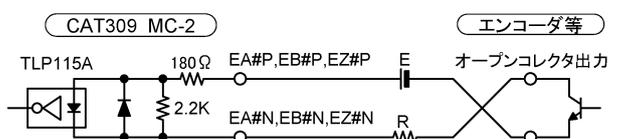
なおPCL6123の各入力端子(EA#、EB#、EZ#)は、フォトカプラの入力LED通電時にHiレベル、非通電時にLowレベルになります。

エンコーダとの接続例

差動ラインドライバ出力と接続



オープンコレクタ / フォトカプラ出力と接続



使用電圧(E)	外部抵抗(R)	
5V	150	1/16W
12V	1K	1/6W
24V	2.7K	1/4W

## モータドライバ系入力信号

機能

INP#

サーボドライバの位置決め完了(インポジション)信号を入力します。入力論理はソフトで設定できます。

ALM#

モータドライバにアラームが発生したとき、モータを即停止/減速停止させるための入力です。入力論理はソフトで設定できます。

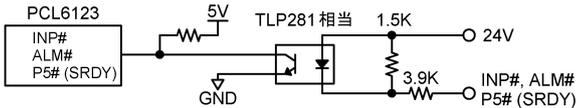
P5# (SRDY)

モータドライバの準備完了出力に接続しドライバが動作可能か確認します。汎用入力(P5#)なので他の目的での使用もOKです。

入力インターフェース

フォトカブラのアイソレーション入力です。X軸は【CN2-9A】、Y軸は【CN2-18A】が24V電源のコモンピンです。

PCL6123の入力はフォトカブラのLEDが通電時にLowになります。



## モータドライバ系出力信号

機能

ERC#

原点復帰時や緊急停止時に、サーボドライバの偏差カウンタをクリアする信号です。出力論理はソフトで設定できます。

P6# (ARES)

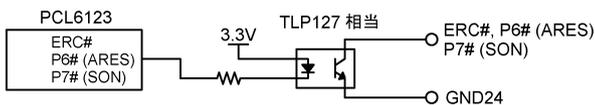
主に、モータドライバのアラーム状態をリセットする信号として使用します。汎用出力(P6#)なので他の目的で使用してもかまいません。

P7# (SON)

主に、モータを運転可能状態にするサーボON信号として使用します。汎用出力(P7#)なので他の目的で使用してもかまいません。

出力インターフェース

ダーリントンフォトカブラのアイソレーション出力です。X軸は【CN2-9B】、Y軸は【CN2-18B】がGND24のコモンピンです。PCL6123の出力がLowレベルでフォトカブラの出力トランジスタがONになります。



## メカ系入力信号

機能

+EL#、-EL#

(+)方向および(-)方向のエンドリミット入力です。動作方向のエンドリミットスイッチが動くときモータは即停止/減速停止します。

SD#

減速または減速停止入力信号です。原点復帰動作モードなどで使用します。入力論理はソフトで設定できます。

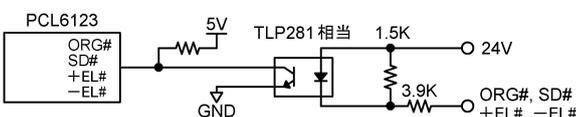
ORG#

原点復帰動作モード時に、原点位置確定用信号として入力します。入力論理はソフトで設定できます。

入力インターフェース

フォトカブラのアイソレーション入力です。【CN3-1A】が24V電源のコモンピンです。

PCL6123の入力はフォトカブラのLEDが通電時にLowになります。

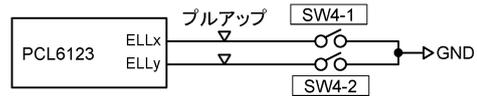


エンドリミット入力(+EL#,-EL#)の論理設定

スイッチ【SW4-1】でX軸、【SW4-2】でY軸のエンドリミット信号(+EL#,-EL#)の入力論理を設定できます。スイッチが「OFFで負論理」、

「ONで正論理」になります。

SW-OFF(負論理)	フォトカブラLEDが通電時、エンドリミットが動作したと判断
SW-ON(正論理)	フォトカブラLEDが非通電時、エンドリミットが動作したと判断



## 非常停止入力信号

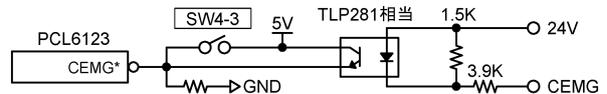
機能

CEMG

非常停止入力です。PCL6123のCEMG\*入力がLowレベルになると2軸とも即停止します。この非常停止入力の有効/無効をスイッチ【SW4-3】で選択できます。スイッチが「OFFで有効」、「ONで無効」になります。

入力インターフェース

フォトカブラのアイソレーション入力です。【CN3-1A】が24V電源ピンです。PCL6123のCEMG\*入力はフォトカブラのLEDに通電していない時Lowレベルで、LED通電時はHiレベルになります。



## パルス入力信号など

機能

PA#/+DR#、PB#/-DR#

手動パルスなどの外部パルス入力や、外部スイッチ入力などで動作させる時に使用する信号です。

PE#

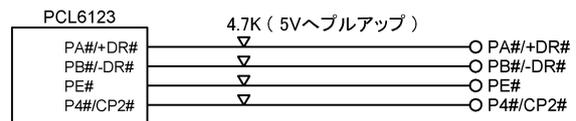
この入力がLowの時、(PA#/+DR#、PB#/-DR#)信号が有効になります。

P4#/CP2#

汎用のI/O(P4#)信号で用途は自由です。(PCL6123は3.3V動作ICなのでこの信号を出力とした場合、出力電圧を3.3V以上には出来ません)

入出力インターフェース

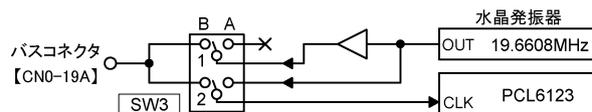
PCL6123の信号を5Vにプルアップして、そのままコネクタ【CN1】に引き出しています。(PCL6123は3.3V動作ICですが、5V入力可能です)



## 基準クロック

PCL6123のCLKピンに供給する基準クロック用として、周波数19.6608MHzの水晶発振器を実装しています。この発振器の出力はスイッチ【SW3-1】の設定によりバスコネクタ【CN0】の19Aピンにも出力できます。(19Aは未使用ピンです)

またPCL6123に供給する基準クロックを、このボード上の発振器から供給するか、又はバスコネクタ【CN0】の19Aピンから供給するかをスイッチ【SW3-2】により選択できます。



・CAT309を1枚で使用時、または複数枚使用時でも各ボードの動作を同期させる必要が無いときは【SW3】を次の設定で使用します。

【SW3-1】、【SW3-2】のスイッチレバー位置を共に"A"側に設定。

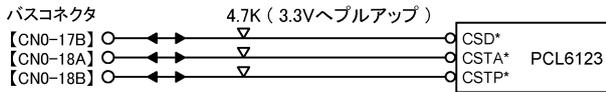
・CAT309を複数枚使用した直線補間制御など全ボードを共通のクロックで動作させたい時は、任意の1枚のボードの発振器出力をバス(19Aピン)に出力し、他のボードはバス(19Aピン)からクロックの供給を受けて動作させます。【SW3】の設定は次のようになります。

任意の1枚のCAT309は【SW3-1】、【SW3-2】共に"B"側に設定。残りのCAT309は【SW3-1】を"A"側、【SW3-2】を"B"側に設定。

## 同時スタート・減速・停止 信号

PCL6123を複数個使用(CAT309を複数枚使用)して多軸で直線補間を行なう場合など、各PCL6123のCSTA\*,CSD\*,CSTP\*ピン同士を各々接続し、スタート・減速・停止タイミングを同期させる必要があります。

このためCAT309ではPCL6123のCSTA\*,CSD\*,CSTP\*信号をバスコネクタ【CN0】の未使用ピンに引き出し、バス経路で各ボード上のPCL6123間を接続することにより同期が取れる様にしています。



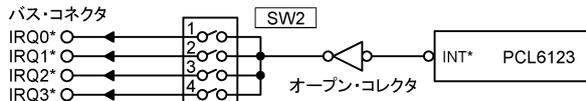
## 未使用信号、未使用スイッチ

- 以下のPCL6123の信号(各軸)は本ボードでは使用していません。  
[ BSY、FUP、FDW、MVC、CP1、CP2 ] オープン  
[ PCS、LTC ] 直接GNDにプルダウン済み  
[ PO/FUP、P1/FDW、P2/MVC、P3/CP1 ] 4.7K でプルダウン済み  
注記) X軸のPO/FUP信号は、指令パルス出力用差動ドライバIC (AM26C31)のゲート制御に使用しています。
- スイッチ【SW4-4】は未使用です。ON/OFFどちらでもOKです。

## 割り込み信号

停止割り込み、エラー割り込み、イベント割り込みなど、PCL6123から割り込みを発生させることができます。

PCL6123の割り込み出力(INT\*)はオープンコレクタのバッファICを通して、ディップスイッチ【SW2】で選択したバスコネクタの割り込み要求信号線(IRQ0\*~IRQ3\*)に、負論理で出力されます。



ディップスイッチ【SW2】は使用する割り込み要求信号(IRQ0\*~IRQ3\*)のスイッチのみをONにし、他のスイッチはOFFにして下さい。また割り込みを使わない場合は全てのスイッチをOFFにして下さい。

## PCL6123のアクセスサイクルタイム

PCL6123のコマンドレジスタや出力バッファに連続してアクセスする場合、PCL6123のコマンド処理時間確保のために次のアクセスサイクルタイム規定があります。

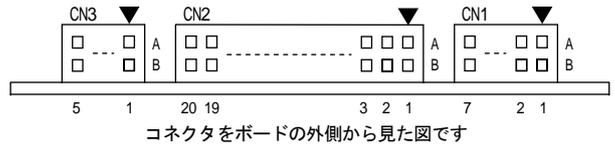
(コマンド書き込み)~(次のコマンド書き込み)間、(レジスタ書き込みコマンド)~(入出力バッファの書き換え)間、(レジスタ読み出しコマンド)~(入出力バッファの読み出し)間には、基準クロックの4周期分以上(CLK=19.6608MHz時で約204nSec)のコマンド処理時間を確保。

(入出力バッファへの書き込み)~(次の入出力バッファへの書き込み)間には、基準クロック2周期分以上(CLK=19.6608MHz時で約102nSec)の処理時間を確保。

このためPCL6123からはウェイトリクエスト信号(WRQ\*)が出力されていますがCAT309ではこの信号を使用していません。

CAT300シリーズのCPUボードは、各取り扱い説明書の内容に従ってCPUのウェイト設定やバスコントローラの設定を行なえば、PCL6123からのウェイトリクエスト信号無しでも、アクセスサイクルタイムが自動的に確保できるようになります。(ソフトウェア上の考慮も必要ありません)

## 入出力コネクタのピン配列



### 【CN1】ピン配列 (パルサー入力信号)

信号名	ピン番号	信号名
5V	1A 1B	GND
PAx/+DRx	2A 2B	GND
PBx/-DRx	3A 3B	GND
PEx	4A 4B	P4x/CP2x
PAy/+DRy	5A 5B	GND
PBy/-DRy	6A 6B	GND
PEy	7A 7B	P4y/CP2y

・5Vは本ボードからの出力です。

### 【CN2】ピン配列 (モータドライバ系入出力信号)

信号名	ピン番号	信号名
OUTxP / 5V	1A 1B	OUTxN
DIRxP / 5V	2A 2B	DIRxN
EAxP	3A 3B	EAxN
EBxP	4A 4B	EBxN
EZxP	5A 5B	EZxN
INPx	6A 6B	ALMx
P5x(SRDY)	7A 7B	P6x(ARES)
P7x(SON)	8A 8B	ERCx
24V	9A 9B	GND24
OUTyP / 5V	10A 10B	OUTyN
DIRyP / 5V	11A 11B	DIRyN
EAyP	12A 12B	EAyN
EByP	13A 13B	EByN
EZyP	14A 14B	EZyN
INPy	15A 15B	ALMy
P5y(SRDY)	16A 16B	P6y(ARES)
P7y(SON)	17A 17B	ERCy
24V	18A 18B	GND24
5V	19A 19B	GND
5V	20A 20B	GND

- ・5Vは本ボードからの出力です。
- ・(9A)ピンと(18A)ピンの24Vはボード上で接続されていません。両方も24V電源の+側に接続して下さい。
- ・(9B)ピンと(18B)ピンのGND24はボード上で接続されていません。両方も24V電源の+側に接続して下さい。

### 【CN3】ピン配列 (メカ系入力信号)

信号名	ピン番号	信号名
24V	1A 1B	CEMG
ORGx	2A 2B	SDx
+ELx	3A 3B	-ELx
ORGy	4A 4B	SDy
+ELy	5A 5B	-ELy

- ・【CN3】の24Vは【CN2】の24Vとボード上で接続されていません。24V電源の+側に接続して下さい。

## 入出力コネクタの型番

### 入出力用コネクタCN1、CN2、CN3の型番 (オムロン)

名称	CN1型番	CN2型番	CN3型番
ヘッダー(基板側)	XG4C-1434	XG4C-4034	XG4C-1034
ソケット+ストレーンリリーフ	XG4M-1430-T	XG4M-4030-T	XG4M-1030-T
2列ソケット(バラ線圧接用)	XG5M-1432-N	XG5M-4032-N	XG5M-1032-N
セミカバー(バラ線圧接用)	XG5S-0701	XG5S-2001	XG5S-0501
ロックレバー	XG4Z-0002		

- ・ソケット+ストレーンリリーフは本ボードに付属します。
- ・2列ソケット(バラ線圧接用)はAWG24用です。

注意!! 本製品を不適切な状態で使用されると発火・誤作動の可能性があります危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

エーワン株式会社

〒486-0852 愛知県春日井市下市場町 6-9-20

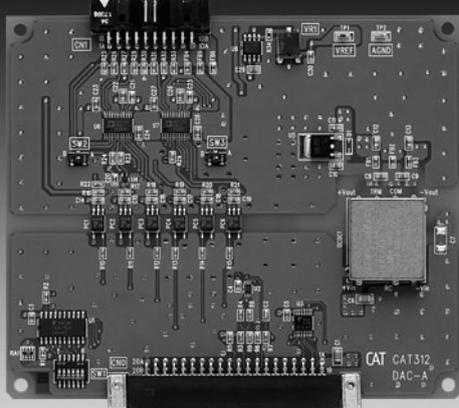
TEL/FAX 0568-85-8511/8501

http://www.aone.co.jp/

絶縁型8チャンネルD/A変換ボード

# CAT312 DAC-A

## 取り扱い説明書



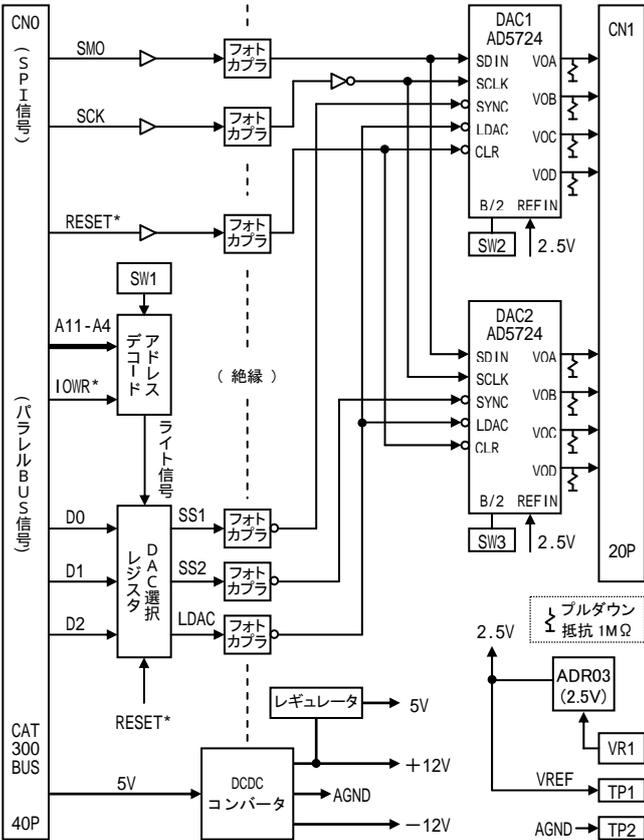
RoHS Compliant

2009.11.24 - 2010.05.18

### 概要

CAT312 DAC-Aは8チャンネルの12ビット絶縁型D/A変換ボードです。D/A変換ICにはアナログデバイゼ製のAD5724を2個使用しています。出力レンジはソフトウェアから設定可能で、+5V、+10V、±5V、±10Vをチャンネル毎に選択することができます。またアナログ回路用の電源として±12VのDCDCコンバータを実装していますので、5V単一電源を供給するだけで動作します。

### ブロック図



### 仕様

- 分解能: 12ビット (D/A用IC: AD5724A × 2 アナログデバイゼ製)
- チャンネル数: 8チャンネル

- 出力レンジ: +5V, +10V, ±5V, ±10V (チャンネル毎にソフト設定)
- 出力電流: Max ±4mA
- 出力電圧セットリング時間: Max 12μSEC
- 総合未調整誤差(TUE): Max ±0.3% FSR
- 積分非直線性(INL): Max ±1LSB
- 微分非直線性(DNL): Max ±1LSB 単調性保障
- ゼロ誤差、オフセット誤差: Max ±6mV
- リファレンスIC: ADR03 (アナログデバイゼ製)、2.5V出力 (ボード上のボリュームにより電圧の微調整可能)
- D/AコンバータICのアクセス方法: 「SPI」シリアル通信によるSCK信号(シリアルクロック入力)、SMO信号(シリアルデータ入力)
- SCK周波数: Max 2.5MHz (データ転送レート: Max 2.5Mbps)
- SCKのLoパルス幅およびHiパルス幅: それぞれ Min 200nSEC
- 絶縁方法: D/A用電源はDCDCコンバータ、信号はフォトカプラ
- 電源電圧(Vcc): 5V±5% 消費電流: 約380mA (無負荷時)
- 動作温度範囲: 0~55 (結露のないこと)
- 基板寸法: 107×126mm 取付穴寸法: 99×118mm (4- 3.5)
- 基板材質: FR-4、1.6t、4層基板 質量: 約71g

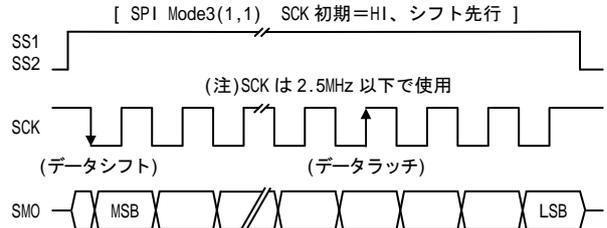
### SPI(クロック同期式シリアル)信号

ボード上のD/Aコンバータ(DAC)へのアクセスはSPI(クロック同期式シリアル)通信で行ないます。(ブロック図参照)

通常、SPI通信ではSCK(シリアルクロック)、SMO(マスターアウト・スレーブイン: MOSI)、SMI(マスターイン・スレーブアウト: MISO)の3本のシリアル・バス信号と、バスに接続しているSPIデバイスを選択するSS(スレーブ・セレクト)信号を使います。このボードはSPI接続のDACを2個実装していますので選択信号はSS1とSS2の2本があります。尚、SMI信号は使用しませんのでDACからの読み出しは出来ません。

本ボードのSPI通信はシフト先行、SCKの立下りでデータシフト、立ち上がりでデータラッチを行なうMode3で動作します。

SCKの周波数は2.5MHz以下で使用して下さい。SCKの周波数はDC~2.5MHzの範囲内であれば通信途中でも自由に変更できます。



### DAC選択レジスタのアドレス設定と内容

2個のDACを選択するSS1, SS2信号はDAC選択レジスタに書き込む内容によりそれぞれイネーブル/ディセーブルできます。イネーブルにしたDACはSPI信号(SCK, SMO)を使用してアクセスできます。DAC選択レジスタへの書き込みは普通のパラレル・バス信号で行ないますので、通常の増設ボードのアドレス設定と同様にディップスイッチ【SW1】で次のようにアドレスの設定を行なって下さい。

このボードではアドレスとしてA<11:0>の12ビットを使用してデコードしています。上位4ビットA<11:8>はハード的に[0000B]固定で変更できません。A<7:4>の4ビットをディップスイッチ【SW1】で選んで、DAC選択レジスタのアドレスを設定します。(【表1】参照) 下位4ビットA<3:0>はドントケア・ビットですが[0000B]で使用して下さい。

【表1】 SW1の設定とDAC選択レジスタのアドレス

SW1の設定						DAC選択レジスタのアドレス	SW1の設定						DAC選択レジスタのアドレス
1	2	3	4	5	6		1	2	3	4	5	6	
—	—	—	—	—	—	0F0H	—	—	—	—	—	070H	
—	—	—	—	—	—	0E0H	—	—	—	—	—	060H	
—	—	—	—	—	—	0D0H	—	—	—	—	—	050H	
—	—	—	—	—	—	0C0H	—	—	—	—	—	040H	
—	—	—	—	—	—	0B0H	—	—	—	—	—	030H	
—	—	—	—	—	—	0A0H	—	—	—	—	—	020H	
—	—	—	—	—	—	090H	—	—	—	—	—	010H	
—	—	—	—	—	—	080H	—	—	—	—	—	000H	

●印はON、○印はOFF、—は未使用(ON, OFFどちらでも可)

DAC選択レジスタは3ビットで構成されたレジスタでライトのみ可能です。下位のD0ビットでSS1、D1ビットでSS2のイネーブル/ディセーブルを行ない、D2ビットではDA出力のコントロールを行ないます。上位の5ビットはリード・ライト共に無効なビットです。またパワーON等のリセット後は、下位3ビットは全て"0"にイニシャライズされます。

【 DAC 選択レジスタ 】

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	LDAC	SS2	SS1

ビット	名称	内容
D0	SS1	0: 選択信号SS1がディセーブルになり、SPI信号によるDAC1へのアクセスが禁止(終了)されます。 1: 選択信号SS1がイネーブルになり、SPI信号によるDAC1へのアクセスが有効(開始)になります。
D1	SS2	0: 選択信号SS2がディセーブルになり、SPI信号によるDAC2へのアクセスが禁止(終了)されます。 1: 選択信号SS2がイネーブルになり、SPI信号によるDAC2へのアクセスが有効(開始)になります。
D2	LDAC	DAC1とDAC2のLDAC端子に入力する信号を制御します。 0: DA出力データの更新をしない。 1: DACへのデータ書き込みが終了した時、またはこのビットに"1"をセットした時点でDA出力が更新されます。

LDACはDAC1,DAC2共通のビットで、DAC出力の更新に使います。LDACビットを"1"に設定しておくでDACへのデータ書き込みが終了した時点でDA出力が新しいデータに更新されます。(DAC1ではSS1ビットを"0"にした時、DAC2ではSS2ビットを"0"にした時)

LDACビットを"0"を設定しておくでDACへのデータ書き込みが終了してもDA出力の更新はLDACビットを"1"にするまで待たされます。このモードでは各チャンネルのDA出力を同時に更新することができます。

リファレンス電圧の調整

リファレンス IC の ADR03 から出力された 2.5V を D/A コンバータ AD5724 の REF1N 端子に供給しています。このリファレンス電圧は【VR1】で微調整することにより、正確な 2.500V を得ることができます。

リファレンス電圧を微調整する場合はマルチメータ等をテストピンの【VREF】と【AGND】に接続し、メータの指示値を確認しながら【VR1】を回して合わせ込んで下さい。(【VR1】は14回転型の多回転トリマを使用しています)

入力コードとDA出力電圧

表に入力コードとDA出力電圧の関係を示します。ユニポーラ出力の場合、入力コーディングはストレート・バイナリになります。バイポーラ出力を選んだ場合の入力コーディングは、ボード上のスイッチの設定により2の補数コードまたはオフセット・バイナリを選択することが出来ます。【SW2】でDAC1、【SW3】でDAC2の設定ができます。

スイッチレバー位置	A側	オフセット・バイナリコード
	B側	2の補数コード

入力コードとDA出力電圧対応表 (ユニポーラ出力)

入力コード		DA出力電圧	
10進表示	ストレートバイナリ	0~5Vレンジ	0~10Vレンジ
4095	FFF	4.9988 V	9.9976 V
3072	C00	3.7500 V	7.5000 V
2048	800	2.5000 V	5.0000 V
1024	400	1.2500 V	2.5000 V
1	001	1.2207mV	2.4414mV
0	000	0.0000 V	0.0000 V

入力コードとDA出力電圧対応表 (バイポーラ出力)

入力コード			DA出力電圧	
10進表示	2の補数	オフセットバイナリ	±5Vレンジ	±10Vレンジ
2047	7FF	FFF	4.9976 V	9.9951 V
1024	400	C00	2.5000 V	5.0000 V
1	001	801	2.4414mV	4.8828mV
0	000	800	0.0000 V	0.0000 V
-1	FFF	7FF	-2.4414mV	-4.8828mV
-1024	C00	400	-2.5000 V	-5.0000 V
-2048	800	000	-5.0000 V	-10.0000 V

(注記) AD5724はDA出力レンジとして+10.8Vと±10.8Vを選択できませんが、本ボードはこのレンジでの動作保障をしていません。

電源ON時、リセット入力時の動作

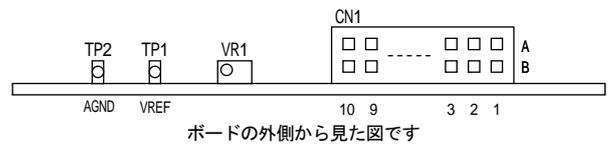
電源ON時やチャンネルがパワーダウン・モード時、AD5724のDA出力はIC内部で約4KΩを介して0Vにクランプされます。またCATパスのRESETをAD5724のCLR端子に入力していますので電源ON以外のリセット時、DA出力はAD5724の"CLR Select"ビットで選択した電圧になります。

D/Aコンバータ(AD5724)の資料について

この取り扱い説明書ではボード固有の事項についてのみ記述しています。D/AコンバータIC(AD5724)の詳細な使用方法やスペックはアナログデバイゼスのホームページからデータシートをダウンロードしてご確認ください。(AD5724の日本語データシートを入手できます)

また、弊社のホームページにサンプルソフトなどを掲載していますのでご利用下さい。

コネクタのピン配列等



【CN1】ピン配列

信号名	ピン番号	信号名
DAC1のAチャンネル出力	1A 1B	AGND
DAC1のBチャンネル出力	2A 2B	
DAC1のCチャンネル出力	3A 3B	
DAC1のDチャンネル出力	4A 4B	
DAC2のAチャンネル出力	5A 5B	
DAC2のBチャンネル出力	6A 6B	
DAC2のCチャンネル出力	7A 7B	
DAC2のDチャンネル出力	8A 8B	
+12V出力	9A 9B	
-12V出力	10A 10B	

- ・DACの各出力は1MΩの抵抗でAGNDにプルダウンされています。
- ・AGND(アナロググランド)は±12V及びDA出力のグランドです。システム電源の5Vとは絶縁されています。
- ・±12V出力はそれぞれ20mAまで外部で使用できます。

コネクタの型番

出力コネクタCN1の型番 (オムロン)

名称	型番	備考
ヘッダー(基板側)	XG4C-2034	
ソケット+ストレーンリリーフ	XG4M-2030-T	付属品
2列ソケット(パラ線圧接用)	XG5M-2032-N	AWG24用
セミカバー(パラ線圧接用)	XG5S-1001	
ロックレバー	XG4Z-0002	

注意!! 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

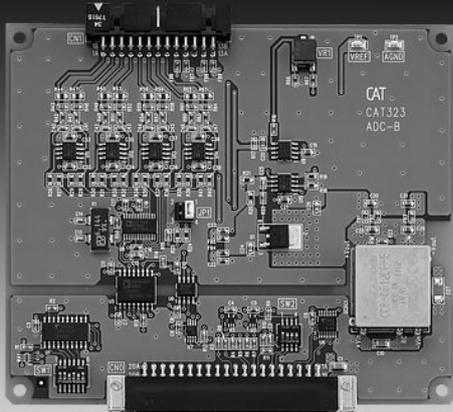
エーワン株式会社

〒486-0852 愛知県春日井市下市場町 6-9-20  
TEL/FAX 0568-85-8511/8501  
http://www.aone.co.jp/

絶縁型8チャンネル -A/D変換ボード

# CAT323 ADC-B

## 取り扱い説明書



RoHS Compliant

2012.02.03 - 2012.10.05

### 仕様

- A/Dコンバータ: AD7738、24ビット 型 (アナログデバイセズ製)
- チャンネル数: 8チャンネル (シングルエンド入力時)  
4チャンネル (差動入力時) [混在使用可能]
- 入力レンジ: 0~+10.24V、±10.24V、0~+5.12V、±5.12V、  
0~+2.56V、±2.56V [チャンネル毎にソフトで設定]  
AD7738のマスター・クロック周波数: 6.144MHz
- 出力データ変換レート: 372~12166Hz(チョッピング・イネーブル)  
737~15398Hz(チョッピング・ディセーブル)
- ノーマスコード: 24ビット (FW 8の場合)
- 積分非直線性誤差 (INL): Typ ±0.0015% FSR
- ピークtoピーク分解能: 14~18ビット (少ないコード・フリッカー  
で使用する実用的な分解能。入力レンジや変換時間に依存)
- キャリブレーション: ソフトによりチャンネルごとに行なう  
ゼロスケール・キャリブレーション及び  
フルスケール・キャリブレーション
- 入力バッファ用オペアンプ: OP2177×4 (アナログデバイセズ製)  
A/Dの各チャンネル毎に入力バッファとして使用  
オフセット電圧: Typ 25 μV、オフセットドリフト: Typ 0.2 μV/  
DC入力抵抗: 約 10M
- 最大過電圧入力: ±20V (ボードを損傷すること無くAGND基準でAIN0  
~AIN7)に入力できる電圧です。正常動作する電圧ではありません)
- 電圧リファレンス: REF5020 (TI製) 2.048V [ボリュームで微調整可]  
出力電圧温度ドリフト Typ 3ppm/
- シリアルEEPROM: 25AA320A相当。キャリブレーションデータ保存用
- 絶縁方法: 電源はDCDCコンバータ、信号はデジタルアイソレータ  
A/Dコンバータ、EEPROMのアクセス方法: 「SPI」シリアル信号による  
SCK(シリアルクロック信号)、SMI、SMO(シリアルデータI/O信号)
- 電源電圧: 5V ±5% 消費電流: 320mA MAX (±12V出力無負荷時)
- 動作温度範囲: 0~55 (結露のないこと)
- 基板寸法: 107×126mm 取付穴寸法: 99×118mm (4- 3.5)
- 基板材質: FR-4、1.6t、4層基板 基板質量: 約75g

### 概要

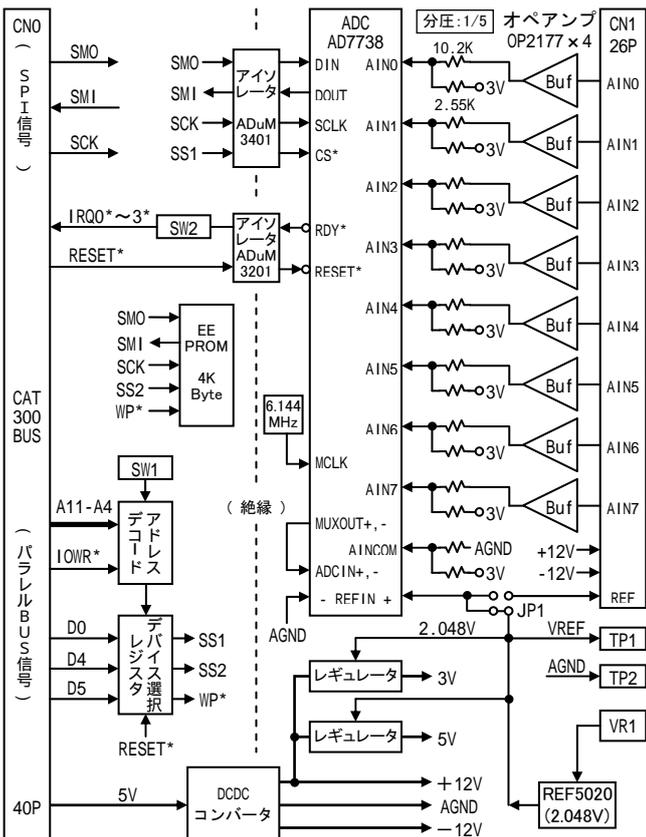
CAT323 ADC-Bは、高精度・高スループットのアナログデバイセズ製24ビット ADC AD7738を使用した絶縁型8チャンネルA/D変換ボードです。

A/D変換の実用的な分解能は入力レンジや変換時間に依存しますが、概ね14ビット~18ビットの分解能で使用することができます。

入力レンジは0~+10.24V、±10.24V、0~+5.12V、±5.12V、0~+2.56V、±2.56Vをソフトでチャンネルごとに選択することができ、シングルエンドまたは差動信号入力で使用できます。

アナログ回路用の電源として±12VのDCDCコンバータを実装していますので、5V単一電源を供給するだけで動作します。

### ブロック図



### A/Dコンバータなどの資料について

この取り扱い説明書ではCAT323 ADC-Bボード固有の事項についてのみ記述しています。A/Dコンバータ (AD7738)、シリアルEEPROM (25AA320A)の詳細な動作説明や使用方法、OPアンプ(OP2177)、電圧リファレンスIC(REF5020A)のスペックなどは各メーカーのWebサイトからデータシートをダウンロードしてご確認ください。(A/DコンバータとシリアルEEPROMは、日本語の資料を入手できます)

また、弊社のWebサイトにサンプルソフトなどを掲載していますのでご利用下さい。

### SPI(クロック同期式シリアル)信号

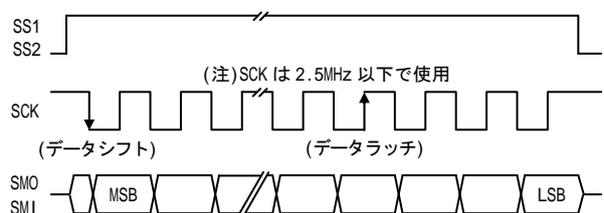
ボード上のA/Dコンバータ、シリアルEEPROMへのアクセスはSPI(クロック同期式シリアル)通信で行ないます。(ブロック図参照)

SPI通信ではSCK(シリアルクロック)、SMO(マスターアウト・スレーブイン: MOSI)、SMI(マスターイン・スレーブアウト: MISO)の3本のシリアル・バス信号と、バスに接続されているSPIデバイスを選択するSS(スレーブ・セレクト)信号を使用します。このボードにはSPI接続のA/DコンバータとシリアルEEPROMを各1個実装していますので、SS1とSS2の2つのセレクト信号を使用します。

本ボードのSPI通信はシフト先行、SCKの立下りでデータシフト、立ち上がりでデータラッチを行なうMode3で動作します。

SCKの周波数は2.5MHz以下で使用して下さい。SCKの周波数は2.5MHz以下であれば通信途中でも自由に変更できます。

[ SPI Mode3(1,1) SCK初期=HI、シフト先行 ]



## SPIデバイス選択レジスタのアドレスと内容

SPIデバイス(A/Dコンバータ、シリアルEEPROM)を選択するSS1,SS2信号はデバイス選択レジスタに書き込む内容によりそれぞれイネーブル/ディセーブルできます。イネーブルにしたデバイスはSPI信号(SCK,SMO,SMI)を使用してアクセスできます。(注意:SPIバスが衝突しますのでSS1とSS2を同時にイネーブルにしないで下さい。)

デバイス選択レジスタへの書き込みは普通のパラレル・バス信号で行ないます。通常の増設ボードのアドレス設定と同様にディップスイッチ【SW1】で次のようにデバイス選択レジスタのアドレスの設定を行なって下さい。

このボードではアドレスとしてA<11:0>の12ビットを使用してデコードしています。上位4ビットA<11:8>は[0000B]固定です。A<7:4>の4ビットをディップスイッチ【SW1】で選んで、デバイス選択レジスタのアドレスを設定します。(【表1】参照) 下位4ビットA<3:0>は[0000B]固定です。

【表1】SW1の設定とデバイス選択レジスタのアドレス

SW1の設定						選択レジスタのアドレス	SW1の設定						選択レジスタのアドレス
1	2	3	4	5	6	0F0H	1	2	3	4	5	6	070H
—	—	—	—	—	—	0F0H	—	—	—	—	—	070H	
—	—	—	—	—	—	0E0H	—	—	—	—	—	060H	
—	—	—	—	—	—	0D0H	—	—	—	—	—	050H	
—	—	—	—	—	—	0C0H	—	—	—	—	—	040H	
—	—	—	—	—	—	0B0H	—	—	—	—	—	030H	
—	—	—	—	—	—	0A0H	—	—	—	—	—	020H	
—	—	—	—	—	—	090H	—	—	—	—	—	010H	
—	—	—	—	—	—	080H	—	—	—	—	—	000H	

●印はON、○印はOFF、—は未使用(ON,OFFどちらでも可)

デバイス選択レジスタは、D0,D4,D5の3ビットのみ有効でこれ以外は無効なビットです。D0ビットでSS1、D4ビットでSS2のイネーブル/ディセーブルを行ない、D5ビットではシリアルEEPROMのWP\*端子のコントロールを行ないます。なおD0,D4,D5ビットはライトのみ可能なビットで、パワーONなどのリセット時には"0"にイニシャライズされます。

【デバイス選択レジスタ】

D7	D6	D5	D4	D3	D2	D1	D0
—	—	WP*	SS2	—	—	—	SS1

ビット	名称	内容
D0	SS1	0: 選択信号SS1がディセーブルになり、SPI信号によるADCへのアクセスが禁止されます。 1: 選択信号SS1がイネーブルになり、SPI信号によるADCへのアクセスが有効になります。
D4	SS2	0: 選択信号SS2がディセーブルになり、SPI信号によるシリアルEEPROMへのアクセスが禁止されます。 1: 選択信号SS2がイネーブルになり、SPI信号によるシリアルEEPROMへのアクセスが有効になります。
D5	WP*	0: シリアルEEPROMの"WP*"端子がローレベルになり、シリアルEEPROMは書き込み保護状態になります。 1: シリアルEEPROMの"WP*"端子ピンがハイレベルになり、シリアルEEPROMは通常の状態になります。

## リファレンス電圧

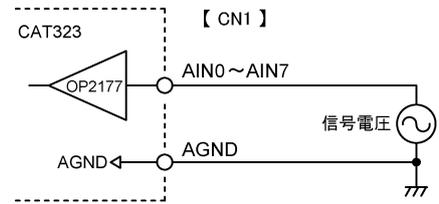
リファレンスICから出力された2.048VをA/DコンバータAD7738のREFIN+端子に供給しています。(AD7738のリファレンス電圧は2.500Vが標準になっていますが、CAT323では2.048Vを使用しています)リファレンス電圧の調整が必要なときはマルチメータ等をテストピンの【VREF】と【AGND】に接続して電圧を確認しながら、14回転型のトリマ【VR1】で2.048Vに合わせ込んで下さい。(出荷時調整済)

【JP1】の"2-3"間にジャンパを追加することでリファレンス(REF)を【CN1】に出力できます。通常は"1-4"間のみジャンパして下さい。

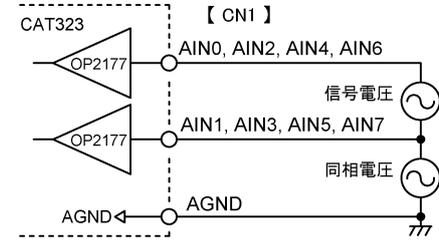
## 入力信号の接続方法

A/Dコンバータの入力信号は、シングルエンド入力または差動入力のどちらでも使用できます。シングルエンド入力を使用する場合には、各チャンネルのAIN-AGND間に信号を入力します。

### ■シングルエンド入力信号の接続



### ■差動入力信号の接続

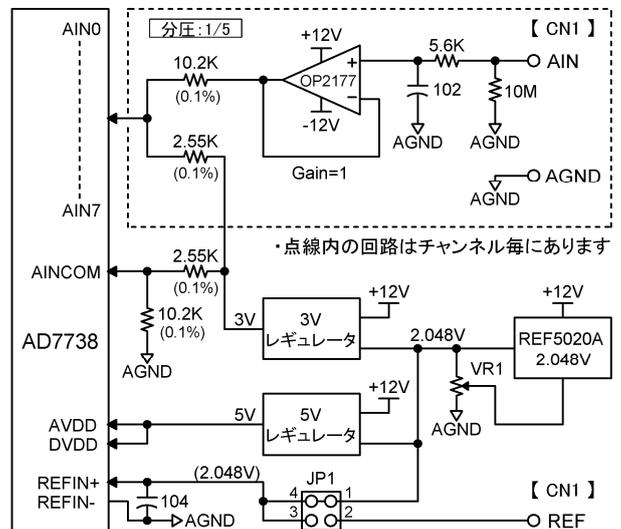


差動入力ではAIN0-AIN1、AIN2-AIN3、AIN4-AIN5またはAIN6-AIN7間に信号を入力して下さい。(差動入力は最大4チャンネルになります)

差動入力の場合でも入力機器のグラウンドと本ボードのアナログ・グラウンド(AGND)は必ず接続して下さい。未接続にすると正しく測定できなかつたりボードが損傷することがあります。

## アナログ信号入力回路

CAT323のアナログ信号入力回路を以下に示します。A/DコンバータAD7738の8チャンネルの各入力(AIN0~AIN7)には、オペアンプOP2177でバッファした入力信号を抵抗デバイダで1/5に分圧して入力しています。(オペアンプは各チャンネル毎に実装しています)



### ローパスフィルタ

各入力信号AINiは10Mの抵抗でAGNDにプルダウンしています。また過電圧保護を兼ねた高周波ノイズ除去用のローパスフィルタをオペアンプ入力部に設けており、アナログ入力信号のカットオフ周波数は約28.4KHzになります。オペアンプOP2177も含めた10Vステップ入力信号のセトリグ時間[0.01%]は約100μSecです。

### オペアンプ

アナログ入力信号を高インピーダンスで受けるため、A/Dコンバータの入力バッファとしてオペアンプをゲイン1で使用しています。

### 抵抗デバイダ

入力信号の電圧レベルをA/DコンバータAD7738の入力レベルに合わせるため、バッファ後の入力信号を抵抗デバイダにより1/5に分圧し、A/DコンバータのAIN0~7とAINCOM端子をコモンモード電圧の規定値以内に収めています。

## 分解能、入力レンジ

### A/Dの分解能

AD7738は24ビットのA/Dコンバータですがノイズを考慮した実用的な分解能(ピークtoピーク分解能)は入力信号の品質、入力レンジ、変換時間などに依存します。概ね14~18ビットが実用範囲になります。

### 入力信号のレンジ

入力レンジはソフトの設定でチャンネル毎に0~10.24V、±10.24V、0~+5.12V、±5.12V、0~2.56V、±2.56Vを選択できます。

### 入力拡張電圧範囲

AD7738のモードレジスタのビット0(CLAMP)を"0"にしてA/D変換すると、ノミナル電圧範囲を多少超えた信号でも正しく変換されます。この時の変換データはチャンネル・ステータス・レジスタのSIGNとOVRビットも考慮して下さい。(「A/D変換例」参照)

#### 各入力レンジの入力電圧拡張範囲

選択入力レンジ	(-)側拡張電圧	ノミナル電圧	(+)側拡張電圧
0~10.24V	0V	0~10.24V	+10.5V
±10.24V	-10.5V	±10.24V	+10.5V
0~5.12V	0V	0~5.12V	+5.9V
±5.12V	-5.9V	±5.12V	+5.9V
0~2.56V	0V	0~2.56V	+2.9V
±2.56V	-2.9V	±2.56V	+2.9V

## A/D変換例

### 入力レンジ 0~10.24V、分解能 17ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
10.39922	007F6	0	1	133110
10.24016	00002	0	1	131074
10.24008	00001	0	1	131073
10.24000	00000	0	1	131072
10.23992	1FFFF	0	0	131071
0.00008	00001	0	0	1
0.00000	00000	0	0	0
0V 未満	00000	1	1	0

$$\cdot 1\text{LSB} = 10.24 / 131072 = 78.125 \mu\text{V}$$

### 入力レンジ 0~10.24V、分解能 14ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
10.3969	00FB	0	1	16635
10.2413	0002	0	1	16386
10.2406	0001	0	1	16385
10.2400	0000	0	1	16384
10.2394	3FFF	0	0	16383
0.0006	0001	0	0	1
0.0000	0000	0	0	0
0V 未満	0000	1	1	0

$$\cdot 1\text{LSB} = 10.24 / 16384 = 625 \mu\text{V}$$

### 入力レンジ 0~5.12V、分解能 16ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
5.89843	26EC	0	1	75500
5.12016	0002	0	1	65538
5.12008	0001	0	1	65537
5.12000	0000	0	1	65536
5.11992	FFFF	0	0	65535
0.00008	0001	0	0	1
0.00000	0000	0	0	0
0V 未満	0000	1	1	0

$$\cdot 1\text{LSB} = 5.12 / 65536 = 78.125 \mu\text{V}$$

### 入力レンジ 0~2.56V、分解能 15ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
2.89883	10F1	0	1	37105
2.56016	0002	0	1	32770
2.56008	0001	0	1	32769
2.56000	0000	0	1	32768
2.55992	7FFF	0	0	32767
0.00018	0001	0	0	1
0.00000	0000	0	0	0
0V 未満	0000	1	1	0

$$\cdot 1\text{LSB} = 2.56 / 32768 = 78.125 \mu\text{V}$$

### 入力レンジ ±10.24V、分解能 18ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
10.39922	007F6	0	1	133110
10.24016	00002	0	1	131074
10.24008	00001	0	1	131073
10.24000	00000	0	1	131072
10.23992	3FFFF	0	0	131071
0.00008	20001	0	0	1
0.00000	20000	0	0	0
-0.00008	1FFFF	1	0	-1
-10.24000	00000	1	0	-131072
-10.24008	3FFFF	1	1	-131073
-10.24016	3FFFE	1	1	-131074
-10.39922	3F80A	1	1	-133110

$$\cdot 1\text{LSB} = 20.48 / 262144 = 78.125 \mu\text{V}$$

### 入力レンジ ±10.24V、分解能 15ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
10.3969	00FB	0	1	16635
10.2413	0002	0	1	16386
10.2406	0001	0	1	16385
10.2400	0000	0	1	16384
10.2394	7FFF	0	0	16383
0.0006	4001	0	0	1
0.0000	4000	0	0	0
-0.0006	3FFF	1	0	-1
-10.2400	0000	1	0	-16384
-10.2406	7FFF	1	1	-16385
-10.2413	7FFE	1	1	-16386
-10.3969	7F05	1	1	-16635

$$\cdot 1\text{LSB} = 20.48 / 32768 = 625 \mu\text{V}$$

### 入力レンジ ±5.12V、分解能 18ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
5.89000	04D00	0	1	150784
5.12008	00002	0	1	131074
5.12004	00001	0	1	131073
5.12000	00000	0	1	131072
5.11996	3FFFF	0	0	131071
0.00004	20001	0	0	1
0.00000	20000	0	0	0
-0.00004	1FFFF	1	0	-1
-5.12000	00000	1	0	-131072
-5.12004	3FFFF	1	1	-131073
-5.12008	3FFFE	1	1	-131074
-5.89000	3B300	1	1	-150784

$$\cdot 1\text{LSB} = 10.24 / 262144 = 39.0625 \mu\text{V}$$

### 入力レンジ ±5.12V、分解能 14ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
5.8938	04D6	0	1	9430
5.1213	0002	0	1	8194
5.1206	0001	0	1	8193
5.1200	0000	0	1	8192
5.1194	3FFF	0	0	8191
0.0006	2001	0	0	1
0.0000	2000	0	0	0
-0.0006	1FFF	1	0	-1
-5.1200	0000	1	0	-8192
-5.1206	3FFF	1	1	-8193
-5.1213	3FFE	1	1	-8194
-5.8938	3B2A	1	1	-9430

$$\cdot 1\text{LSB} = 10.24 / 16384 = 625 \mu\text{V}$$

## AD7738のチャンネル・セットアップ・レジスタ

A/DコンバータAD7738の「チャンネル・セットアップ・レジスタ」で内部バッファのイネーブル/ディセーブルの設定、シングルエンド入力/差動入力の設定、入力電圧範囲の設定などを行なうことができますが、CAT323ボードでは内部バッファは常にイネーブル(ビット7は"0")に設定して使用して下さい。またCAT323ではリファレンス電圧として2.048Vを使用していることや、1/5分圧の抵抗デバイダを実装していますので入力電圧範囲についてはAD7738のデータシートにある入力電圧範囲の表ではなく、次の表に従って設定を行なって下さい。

AD7738のチャンネル・セットアップ・レジスタ設定と入力電圧範囲

ビット2 (RNG2)	ビット1 (RNG1)	ビット0 (RNG0)	ノミナル入力電圧範囲
1	0	0	±10.24V
1	0	1	0~+10.24V
0	0	0	±5.12V
0	0	1	0~+5.12V
0	1	0	±2.56V
0	1	1	0~+2.56V

キャリブレーション

CAT323のゼロ、フルスケール・キャリブレーションは、AD7738が持っている3種類のキャリブレーションコマンドで行ないます。

ADC ZS(ゼロスケール)・セルフ・キャリブレーション

AD7738自身が自動的にIC内部のA/D入力部を短絡してA/D内部回路のゼロスケール・キャリブレーションを実行します。キャリブレーションが完了するとADCゼロスケール・キャリブレーション・レジスタの内容が更新されます。このキャリブレーションはパワーON後に1度は実行する様にしておきます。(ADCゼロスケール・キャリブレーション・レジスタのデータは全チャンネルで共用します)

チャンネルZS(ゼロスケール)・システム・キャリブレーション

各チャンネル毎のゼロスケール・キャリブレーションを実行します。キャリブレーションするチャンネルの入力(AIN)は前もってゼロスケール電圧(通常は入力レンジに関係なく0V)にしておく必要があります。キャリブレーションが完了すると対応するチャンネル・ゼロスケール・キャリブレーション・レジスタの内容が更新されます。(レジスタはチャンネル別に有りますので、使用するチャンネル毎にキャリブレーションして下さい)

チャンネルFS(フルスケール)・システム・キャリブレーション

各チャンネル毎のフルスケール・キャリブレーションを実行します。キャリブレーションするチャンネルの入力(AIN)には前もってフルスケール電圧を供給しておく必要があります。キャリブレーションが完了すると対応するチャンネル・フルスケール・キャリブレーション・レジスタの内容が更新されます。(このキャリブレーションも使用するチャンネル毎に行なって下さい)

①のキャリブレーションは電源ON時に問題無く実行できますが②と③のキャリブレーションを電源ONのたびに行なうことは現実的ではありませんので、②と③のキャリブレーション・データは製品の出荷前に予め取得して本ボード上のシリアルEEPROMに書込んでおき、電源ON時にAD7738の該当キャリブレーション・レジスタにこの予め取得しておいたシリアルEEPROMのデータを転送して使用する様にします。

「H-デバッグ」と専用ソフト(弊社Webサイトよりダウンロード可)でキャリブレーション・データの取得とシリアルEEPROMへの書込みができます。

シリアルEEPROM

CAT323は32Kビット(4096×8)、ページサイズ32バイトのシリアルEEPROMを実装しています。このEEPROMには次表の様に製品出荷時に予めキャリブレーションデータを書き込んでありますが、ユーザが取得したキャリブレーションデータを追加書き込みして使用できます。

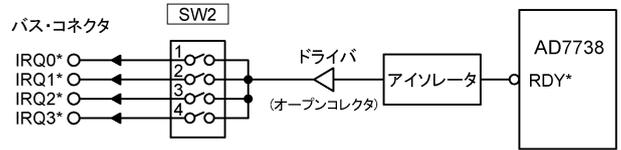
キャリブレーションデータのEEPROM格納アドレス (ビツクエンディアン)

チャンネル	AD7738のデフォルト値		±10.24Vレンジ, CHOP=1, FW=17	
	チャンネルZS	チャンネルFS	チャンネルZS	チャンネルFS
0 CH	F02-F04h	F05-F07h	F82-F84h	F85-F87h
1 CH	F0A-F0Ch	F0D-F0Fh	F8A-F8Ch	F8A-F8Fh
2 CH	F12-F14h	F15-F17h	F92-F94h	F95-F97h
3 CH	F1A-F1Ch	F1D-F1Fh	F9A-F9Ch	F9D-F9Fh
4 CH	F22-F24h	F25-F27h	FA2-FA4h	FA5-FA7h
5 CH	F2A-F2Ch	F2D-F2Fh	FAA-FACh	FAD-FAFh
6 CH	F32-F34h	F35-F37h	FB2-FB4h	FB5-FB7h
7 CH	F3A-F3Ch	F3D-F3Fh	FBA-FBCh	FBD-FBFh

割り込み

AD7738のRDY\*信号を使用してCAT300バスの割り込み信号(IRQ0\*~IRQ3\*)を駆動し、A/D変換やキャリブレーションの完了をCPUに知らせることができます。

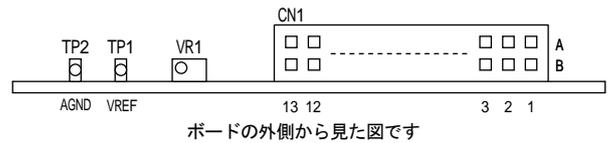
A/D変換動作では変換が完了するとRDY\*出力がLowレベルになり、いずれかのチャンネルまたは全てのチャンネルに未読データがあることを示します。またキャリブレーション動作ではキャリブレーションが完了するとRDY\*出力がLowになります。



RDY\*信号はアイソレータICで絶縁後ドライバICに入力しています。このドライバICの出力側はオープンコレクタになっていて、ディップスイッチ【SW2】で選択したバスの割り込み信号線(IRQ0\*~IRQ3\*)に接続されます。AD7738のRDY\*信号がLowになると【SW2】で選択された割り込み信号線がLowレベルになります。

ディップスイッチ【SW2】は使用する割り込み要求信号のスイッチのみをONにし、他のスイッチはOFFにして下さい。また割り込みを使わない場合は全てのスイッチをOFFにして下さい。

コネクタのピン配列



【CN1】ピン配列

信号名	ピン番号	信号名
AIN0	1A 1B	AGND
AIN1	2A 2B	AGND
AIN2	3A 3B	AGND
AIN3	4A 4B	AGND
AIN4	5A 5B	AGND
AIN5	6A 6B	AGND
AIN6	7A 7B	AGND
AIN7	8A 8B	AGND
REF	9A 9B	AGND
AGND	10A 10B	AGND
AGND	11A 11B	AGND
+12V出力	12A 12B	+12V出力
-12V出力	13A 13B	-12V出力

- ・AGND(アナロググランド)はA/D入力信号および+12V、-12V出力のグラウンドです。システムの5V電源とは絶縁されています。
- ・+12V、-12V出力は100mAまで外部で使用できます。

コネクタの型番

A/D入力コネクタCN1の型番 (オムロン)

名称	型番	備考
ヘッダー(基板側)	XG4C-2634	
ソケット+ストレーンリリーフ	XG4M-2630-T	付属品
2列ソケット(バラ線圧着用)	XG5M-2632-N	AWG24用
セミカバー(バラ線圧着用)	XG5S-1301	
ロックレバー	XG4Z-0002	

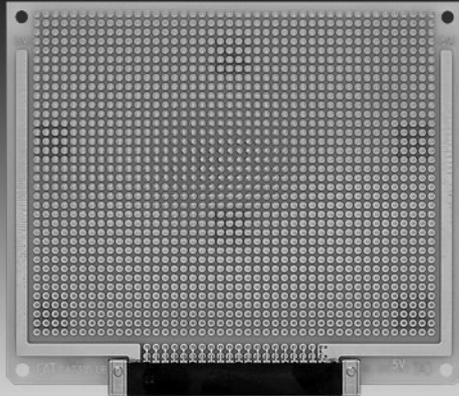
注意!! 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

エーワン株式会社

〒486-0852 愛知県春日井市下市場町 6-9-20  
 TEL/FAX 0568-85-8511/8501  
 http://www.aone.co.jp/

ユニバーサルボード  
**CAT310 UB**  
 取り扱い説明書



RoHS Compliant

2009.07.14 - 2009.07.14

概要

CAT310 UB は CAT300 シリーズの増設ボードとしてユーザ回路を組み込む場合に使用できるユニバーサルボードです。

2.54mmピッチで部品実装穴がならんだ、蛇の目タイプの両面スルーホール基板で、パターン部分は鉛フリーハンダによるハンダレベラー仕上げになっています。

仕様

- 部品実装穴数： 1584個 (36×44)、2.54mmピッチ
- 部品実装穴径： 1.0 (両面スルーホール)
- ランド径： 2.0
- 表面処理： 鉛フリーハンダレベラー
- 付属品： バスコネクタ FCN-365P040-AU × 1  
 ライトアングル金具 FCN-360A3 × 2  
 (富士通コンポーネント製)
- 基板外形寸法： 107×126mm (突起部分は除く)
- 取付穴寸法： 99×118mm (4- 3.5)
- 基板材質： FR-4、1.6t、両面基板
- 質量： 約51g (コネクタを含む)

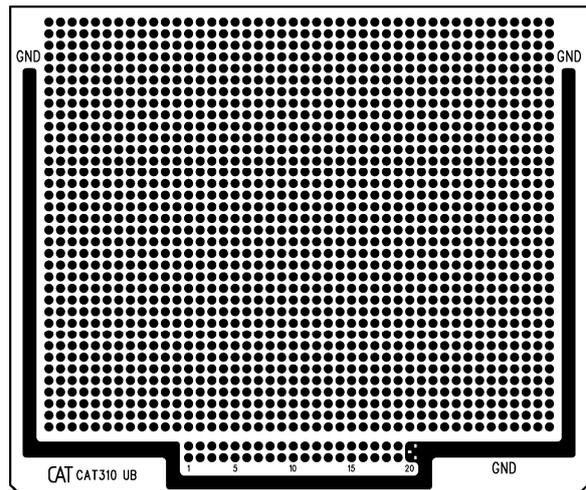
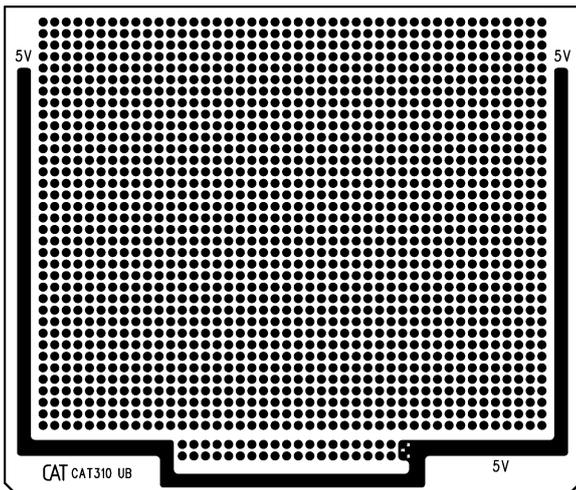
バスコネクタ取り付け時の注意事項

ユニバーサルボード表面の両サイドにはバスから供給される5V電源のパターン、裏面の両サイドにはGNDのパターンを設けています。バスコネクタを取り付けるときは必ずユニバーサルボードの表面に取り付けてください、裏面に取り付けるとボード上の"5V"と"GND"の表記が逆になり誤配線の元になります。

表面のパターン

裏面のパターン

バスコネクタ取り付け面



**注意!!** 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

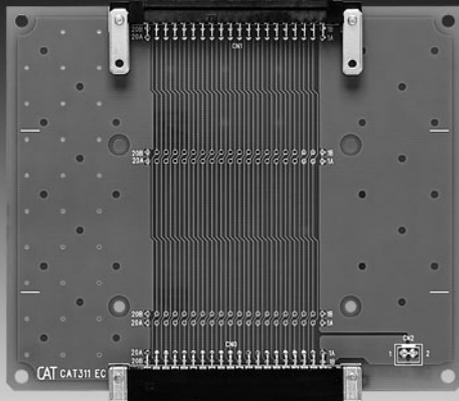
**エーワン株式会社**

〒486-0852 愛知県春日井市下市場町 6-9-20

TEL/FAX 0568-85-8511/8501

<http://www.aone.co.jp/>

# エクステンションボード CAT311 EC 取り扱い説明書



RoHS Compliant

2009.07.14 - 2009.07.14

## 概要

CAT311 ECはCAT300シリーズ用の引き出しボードで、調整・計測・テスト・検査などのメンテナンス時に使用します。

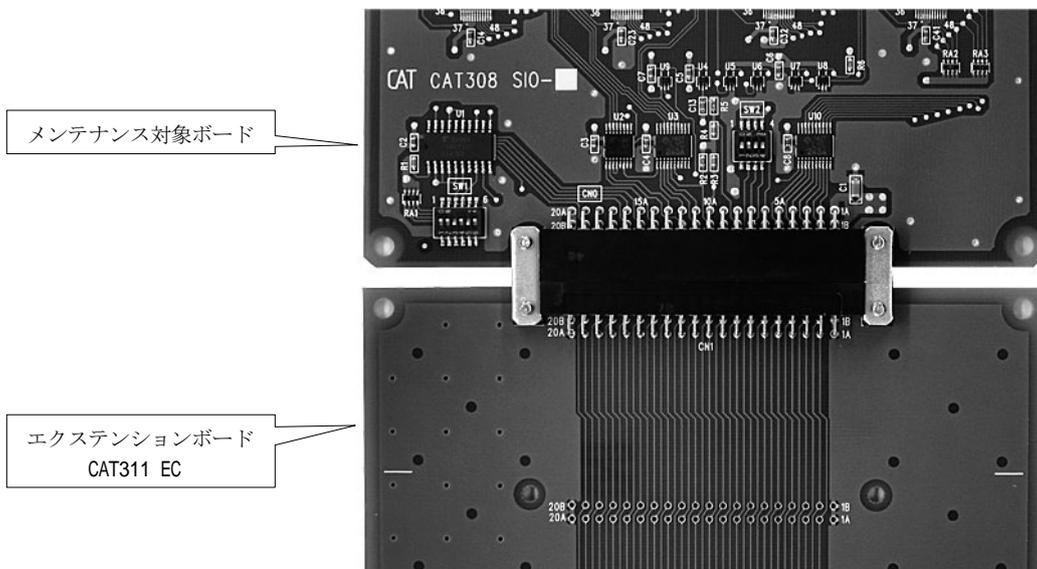
メンテナンス対象となるボードとバックプレーンの中に、このエクステンションボードを入れることによりシステムが動作状態での調整やテストなどがやり易くなります。

## 仕様

- 基板外形寸法： 107×126mm (突起部分は除く)
- 取付穴寸法： 99×118mm (4- 3.5)
- 基板材質： FR-4、1.6t、両面基板
- 質量： 約70g

## 使用方法

1. メンテナンス対象となるボードのバスコネクタ(CN0)両端にねじ止めされたL型金具をはずします。
2. エクステンションボードのコネクタ(CN1)に引き出し対象となるボードのバスコネクタ(CN0)を嵌合させます。
3. エクステンションボードのコネクタ(CN1)両端の金具を使用して写真(下)のように両ボードのコネクタ同士を、ネジ止めてボードを固定してください。



**注意!!** 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

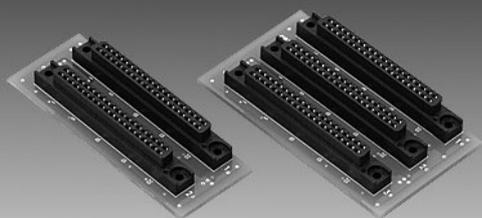
**エーワン株式会社**

〒486-0852 愛知県春日井市下市場町 6-9-20

TEL/FAX 0568-85-8511/8501

<http://www.aone.co.jp/>

# バックプレーン CB30-2, CB30-3 取り扱い説明書



RoHS Compliant

2008.06.20 - 2012.10.09

## 概要

CB30-2、CB30-3は、CAT300シリーズの各種ボードをバス接続するためのバックプレーンです。接続できるボード枚数の違いにより2製品を用意しています。

CAT300シリーズのCPUボードを単体で使用する場合以外(増設I/Oボードを使用する場合は、バックプレーン付きカードケージもしくはバックプレーンが必要です。

## 仕様

### ●ボード接続数、質量：

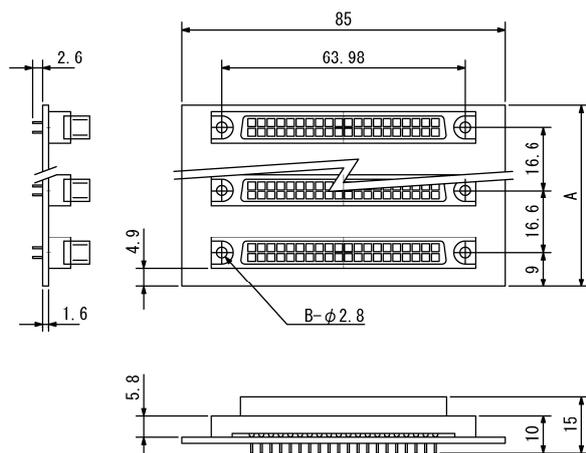
型番	接続数(枚)	標準的な質量(g)
CB30-2	2	25
CB30-3	3	37

### ●ボード取り付けピッチ：16.6mm

●電源：安定化されたDC5V±5%電源を使用して下さい。バックプレーンの電源用パッドに直接ハンダ付けして電源供給して下さい。(パッド近くにある「GND、5V」の表記を参照し、間違いの無い様に配線して下さい)

### ●バックプレーン材質：FR-4 1.6t 両面基板

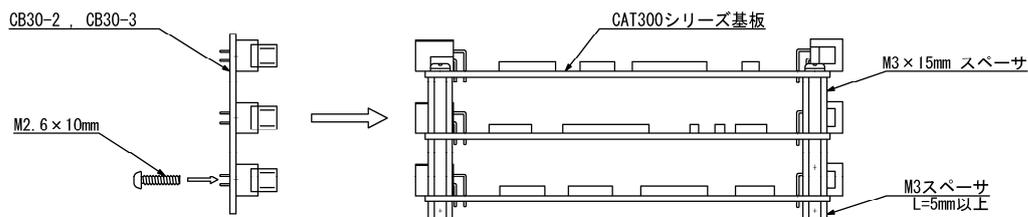
## CB30-2、CB30-3 寸法図



型番	A(mm)	B(個)
CB30-2	31.5	4
CB30-3	48	6

## 使用方法

市販品のスペーサ (M3×15mm) を使用してCAT300シリーズのCPUおよび増設ボードをスタックします。スタックしたボードのバスコネクタにバックプレーン (CB30-2又はCB30-3) を差し込みます。脱落防止のためにM2.6×10mmのネジでバックプレーンを2ヶ所ほど固定します。



**注意!!** 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

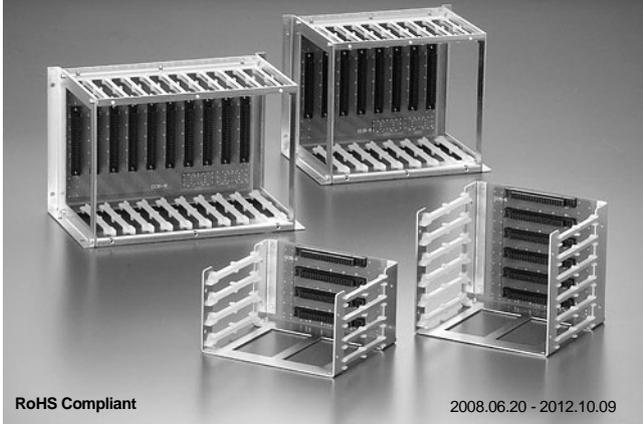
**エーワン株式会社**

〒486-0852 愛知県春日井市下市場町 6-9-20

TEL/FAX 0568-85-8511/8501

http://www.aone.co.jp/

# バックプレーン付きカードケージ CC30-4, -6, -8, -10 取り扱い説明書



## 概要

CC30-4 ~ CC30-10 は、CAT300 シリーズの各種ボードをバス接続するためのバックプレーン付きカードケージです。接続できるボード枚数の違いにより 4 製品を用意しています。

CAT300シリーズのCPUボードを単体で使用する場合以外(増設I/Oボードを使用する場合は)、バックプレーン付きカードケージもしくはバックプレーンが必要です。

## 仕様

### ●ボード接続数および質量：

型番	接続数(枚)	標準的な質量(g)
CC30-4	4	295
CC30-6	6	395
CC30-8	8	740
CC30-10	10	850

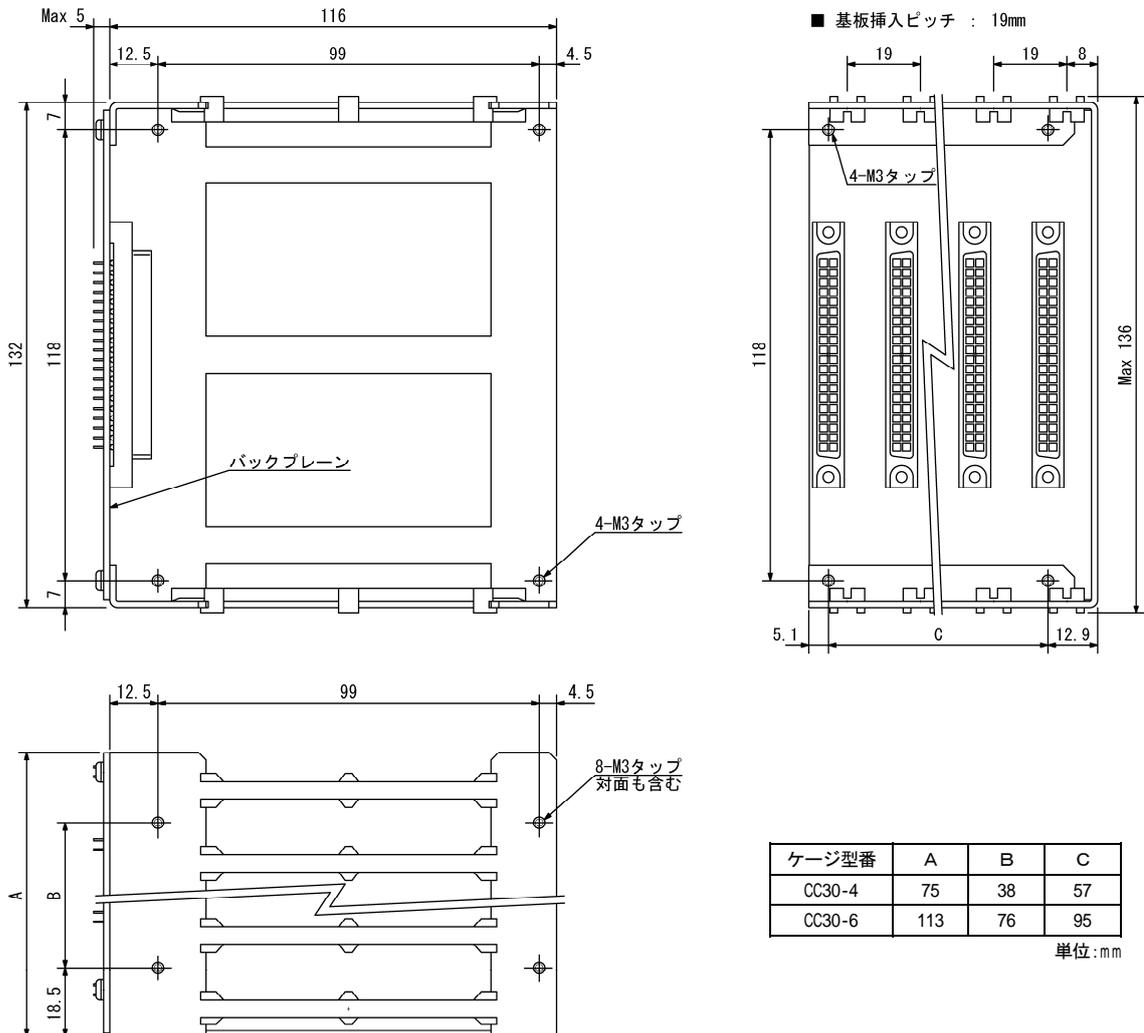
●電源：安定化されたDC5V±5%電源を使用して下さい。バックプレーンの電源用パッドに直接ハンダ付けて電源供給して下さい。(パッド近くにある「GND、5V」の表記を参照し、間違いの無い様に配線して下さい)

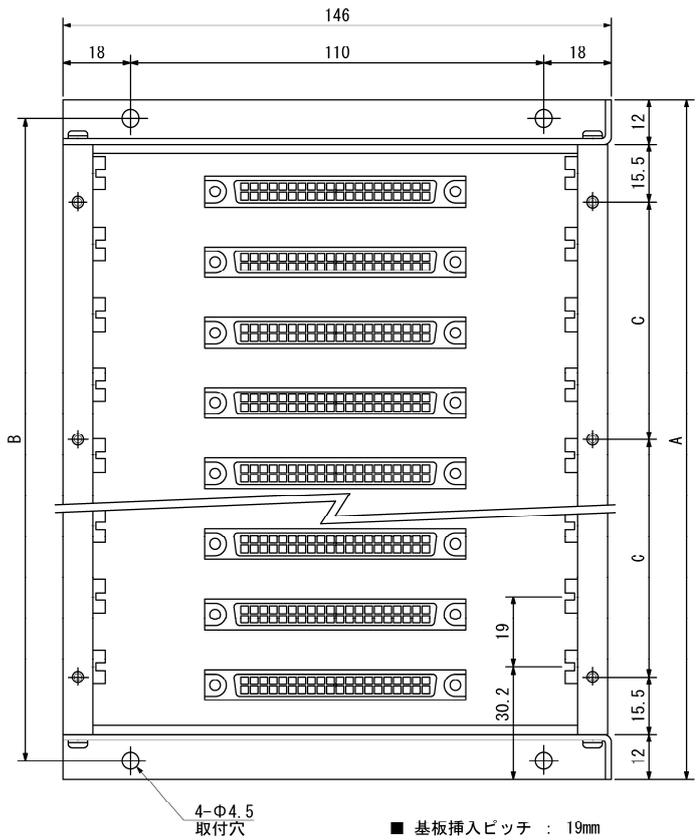
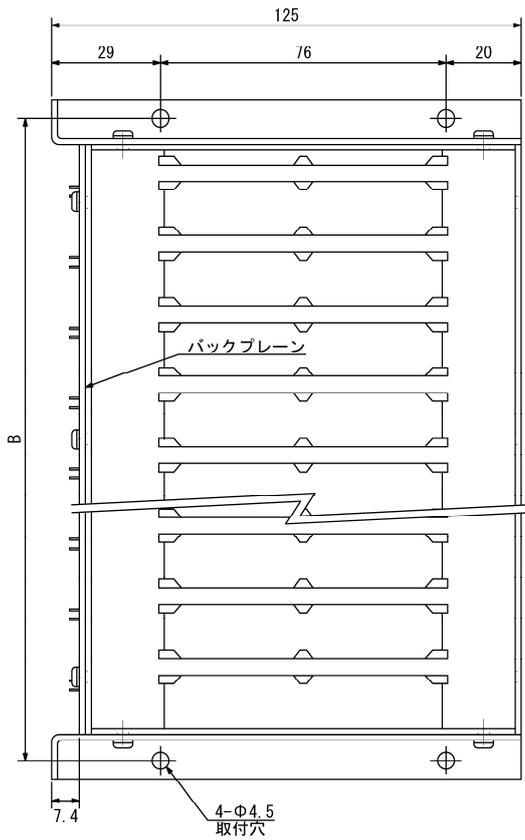
●バックプレーン材質：FR-4 1.6t 両面基板

●カードケージ材質、処理：SPCC 1.6t 3価クロメートメッキ

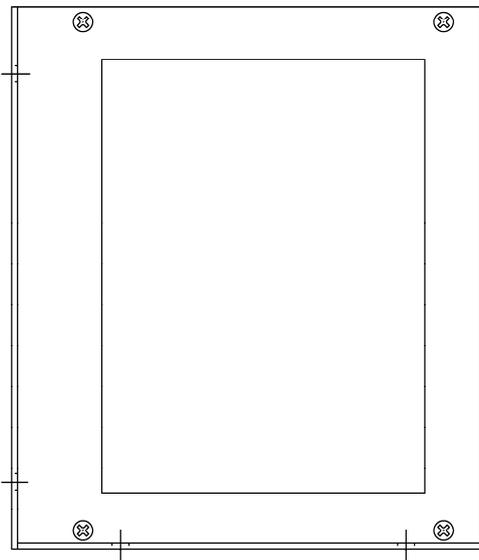
●付属品：カード引き抜き金具 1個

## CC30-4、CC30-6 寸法図





■ 基板挿入ピッチ : 19mm



ケージ型番	A	B	C
CC30-8	183	173	64
CC30-10	221	211	83

単位:mm

**注意!!** 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

**エーワン株式会社**

〒486-0852 愛知県春日井市下市場町 6-9-20

TEL/FAX 0568-85-8511/8501

<http://www.aone.co.jp/>



CAT300 シリーズ取り扱い説明書