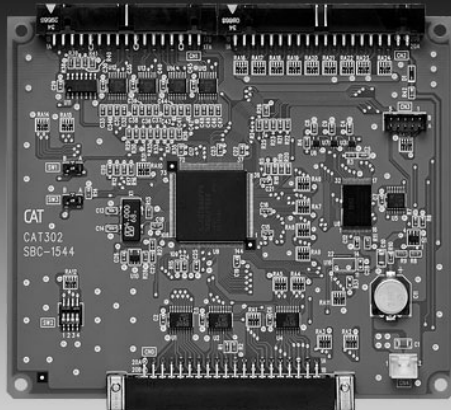


H8SX/1544 CPUボード CAT302 SBC-1544 取り扱い説明書



RoHS Compliant

2008.04.14 - 2012.10.12

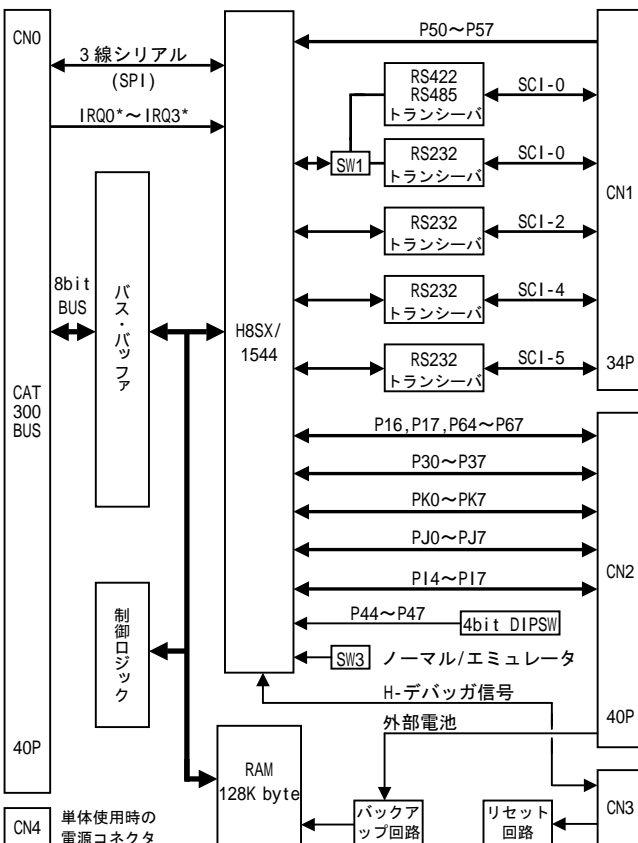
概要

CAT302 SBC-1544は(株)ルネサスエレクトロニクスの32ビット高性能CISCマイコンH8SX/1544を搭載したCPUボードです。システムクロックは36.864MHzで動作し、プログラム用メモリとして1ステートでアクセスできるフラッシュROMを512Kバイト内蔵していますので極めて高速な処理が可能です。

入出力機能としてCPU内蔵のシリアルポートやパラレルポートを使用できる他、CAT300シリーズのI/Oボードをバス接続することにより機能の拡張を柔軟に行なうことができます。

また、H8SX/1544はオンチップデバッグ対応CPUなので「H-デバッグ」を使用したオンボードプログラミングやデバッグ作業などを簡単に行なうことができます。

ブロック図



仕様

- CPU : H8SX/1544グループ R5F61544 (ルネサスエレクトロニクス製)
- 動作周波数: 水晶発振子の周波数 4.608MHz
 - システムクロック(I) : 36.864MHz (8通倍)
 - 周辺モジュールクロック(P) : 18.432MHz (4通倍)
 - 外部バスクロック(B) : 9.216MHz (2通倍)
- メモリ:
 - [CPU内蔵フラッシュROM] 512Kバイト (32ビットデータバス)
 - [CPU内蔵RAM] 24Kバイト (32ビットデータバス)
 - [ボード上の増設RAM] 128Kバイト (8ビットデータバス)
- 調歩同期式シリアルポート: 4チャンネル
ビットレートは最大115200bpsまで設定可能
全チャンネルRS232トランシーバIC実装済み、TXD, RXD, RTS, CTS信号をサポート(但しRTS, CTSはパラレルポートでの代用になります)
うち1チャンネルはRS422、RS485トランシーバICに切り替え可能
- パラレルポート: 最大で42ビット使用可能
[ポート5]の8ビットは入力専用です。
他の34ビットは1ビット単位で入出力設定可能です
(パラレルポートはI/Oピンが各種周辺機能と共用です)
A/D変換器: 8チャンネル入力、逐次比較方式10ビットA/D
(ポート5のパラレル入力と入力ピンが共用です)
- タイマ: CPU内蔵の以下のタイマを使用可能です
 - ・16ビットタイマパルスユニット(TPU)
 - ・ウォッチドッグタイマ(WDT)
 - ・ウォッチタイマ(WAT)
- モータコントロールPWMタイマ:
 - 8本のパルス出力可能な10ビットPWMを2チャンネル内蔵
(出力ピンはポートJ及びポートKと共用です)
 - CAN (コントローラエリアネットワーク): 2チャンネル内蔵
(CANバス用のトランシーバICが外部に必要です)
 - I²Cインターフェース: 2チャンネル内蔵
(チャンネル1はバスコネクタの割り込み信号と共用です)
- 汎用DIPスイッチ: ユーザのモード設定などに汎用的に使える4ビットDIPスイッチを実装
- データバックアップ: 外部に1次電池を接続することによりボード上の増設RAM(128Kバイト)をバックアップ
ボード上に短期間バックアップ用のスーパーキャパシタを実装済み
- 割り込み: CPU内蔵コントローラにより外部割り込み(IRQn*)、内蔵周辺モジュール割り込みを8レベルで制御
- リセット: リセットICによりパワーON時、及び5V電圧低下時にリセット信号を発生
- デバッグ: 「H-デバッグ」を接続してCPU内蔵フラッシュROMのオンボード書き込み、及びオンチップデバッグができます
バス信号: バス接続によりCAT300シリーズのI/Oボードを拡張可能
[データバス信号] D7 ~ D0 (8ビット)
[アドレス出力信号] A11 ~ A0 (12ビット)、SELO*
[制御出力信号] IOWR*, IORD*, RESET*
[割り込み入力信号] IRQ3* ~ IRQ0*
[3線式シリアル信号] SCK, SMI, SMO
(3線式シリアル信号は「SPI」インターフェースを持つ拡張ボードをCAT300バスに接続時使用)
- 電源電圧: 5V ± 5% 消費電流: 150mA MAX
- 動作温度範囲: 0 ~ 55 (結露のないこと)
- 基板: 外形寸法 107 x 126mm (突起部除く) 質量 約75g
取付寸法 99 x 118mm (4- 3.5)
材質 FR-4、1.6t、4層基板

H8SX/1544の説明書・資料について

この取り扱い説明書はCAT302ボード固有の項目(本ボードのハードウェア構成、CPU内蔵レジスタの基本的な設定、コネクタのピン配列など)に関してのみ記述しています。

CAT302で使用している「H8SX/1544」のマニュアルや資料はルネサスエレクトロニクスのWebサイトからダウンロードしていただくか、ルネサスエレクトロニクスの代理店などから入手して下さい。

- ・H8SX/1544グループ ハードウェアマニュアル
- ・H8SXファミリ ソフトウェアマニュアル
- ・アプリケーションノート
- ・テクニカルアップデート など

CPUの動作モード

本ボードで使用しているCPU(H8SX/1544)には5種類の動作モードがあります。動作モードはCPUのモードピンMD2～MD0の設定によりハード的に決定されます。CAT302ではボード上の増設RAM(128Kバイト)や、CAT300バスへのアクセスを可能にするため「モード6(内蔵ROM有効拡張

モード)」で動作する様にモードピンMD2～MD0を設定しています。「モード6」はCPU内蔵のフラッシュROM(512Kバイト)が有効で、リセット後に8ビットバスの外部拡張アドレス空間が有効となり、データバス信号D7～D0、リード制御信号RD*およびライト制御信号LLWR*が使用可能になります。なお、CPUの動作モードはハードで固定していますので他のモードには変更できません。

アドレスマップ

CAT302のアドレスマップを以下に示します。割付デバイス欄が空欄になっているアドレスは未使用領域です。但しこの未使用領域には

ボードに実装されている増設RAM(128Kバイト)もしくはCAT300バスによる拡張I/Oエリア(4Kバイト)のイメージが出る領域があります。なお、割付デバイス欄にリザーブ領域およびデバッグで使用と記入のあるアドレスにはアクセスしないで下さい。

■ アドレスマップ

アドレス	エリア	割付デバイス	サイズ	バス幅
H' 000000 ~ H' 07FFFF	エリア0	H8SX/1544内蔵のフラッシュROM	512Kバイト	32ビット
H' 080000 ~ H' 1FFFFFF			2M - 512Kバイト	
H' 200000 ~ H' 2FFFFFF	エリア1	ボード上の増設RAM	1Mバイト	8ビット
H' 300000 ~ H' 31FFFF			128Kバイト	
H' 320000 ~ H' 3FFFFFF			1M - 128Kバイト	
H' 400000 ~ H' BFFFFFF	エリア2		8Mバイト	
H' C00000 ~ H' DFFFFFF	エリア3		2Mバイト	
H' E00000 ~ H' EFFFFFF	エリア4		1Mバイト	
H' F00000 ~ H' FD8FFF	エリア5	リザーブ領域	1M - 156Kバイト	8ビット
H' FD9000 ~ H' FDBFFF			12Kバイト	
H' FDC000 ~ H' FF3FFF			96Kバイト	
H' FF4000 ~ H' FF5FFF			デバッグで使用	
H' FF6000 ~ H' FF8FFF			H8SX/1544内蔵のRAM	
H' FF9000 ~ H' FF9FFF			CAT300バスによる拡張I/Oエリア	
H' FF0000 ~ H' FFDFFF			4Kバイト	
H' FFE000 ~ H' FFE9FF	2.5Kバイト			
H' FFEA00 ~ H' FFEFEF	エリア6	H8SX/1544内蔵のI/Oレジスタ	5.25Kバイト	8/16ビット
H' FFFF00 ~ H' FFFF1F			32バイト	8ビット
H' FFFF20 ~ H' FFFFFF	エリア7	H8SX/1544内蔵のI/Oレジスタ	256 - 32バイト	8/16ビット

・リザーブ領域およびデバッグで使用領域はアクセスしないで下さい。

クロック発振器の設定

CPU(H8SX/1544)には外部接続された水晶振動子を元にして各種クロックを生成するクロック発振器、PLL回路、分周器が内蔵されており、システムクロックコントロールレジスタ(SCKCR)によりシステムクロック(I)、周辺モジュールクロック(P)、外部バスクロック(B)

の周波数をそれぞれ個別に設定できます。CAT302ボードは周波数4.608MHzの水晶振動子を元にしてシステムクロック36.864MHz、周辺モジュールクロック18.432MHz、外部バスクロック9.216MHzで動作させますので、システムクロックコントロールレジスタの各クロック倍率は次表に示します様にIは8倍、Pは4倍、Bは2倍になる値を設定して下さい。

■ クロック発振器の設定 (システムクロック[Iφ]、周辺モジュールクロック[Pφ]、外部バスクロック[Bφ]の選択)

	レジスタ名称	略称	設定値[bit15 bit0]	主な設定内容
★	システムクロックコントロールレジスタ	SCKCR	[0000 0000 0001 0010]	Iφ: ×8、 Pφ: ×4、 Bφ: ×2

・★印のレジスタは必ず、★印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

バスコントローラの設定

CAT302では前記の通りモードピンの設定により、CPU(H8SX/1544)を外部8ビットバスの拡張モードで使用しています。この場合、リセット直後にデータバス信号D7～D0、リード信号RD*およびライト信号LLWR*は自動的に有効になりますが、アドレス信号は有効になりませんのでポートファンクションレジスタ4、ポートD,Eのディレクションレジスタを設定してアドレスバス信号A23、A20、A16～A0を有効にします。

アドレスマップで示した様にCPU(H8SX/1544)の外部アドレス空間は8つのエリア(エリア7～0)に分割して管理されており、バスコントロ

ーラの各種レジスタを設定することによりエリア毎にバス仕様を決定できます。CAT302ボード上の増設RAMはエリア1にマッピングしてあり「2ステートアクセス、ウェイト無し、RDネゲートは半ステート前、アイドルサイクル無し、ビッグエンディアン」に設定します。

CAT300バスの拡張I/Oエリアはエリア5にマッピングしてあり「3ステートアクセス、ウェイト無し、RDネゲートは半ステート前、アイドルサイクル無し、リトルエンディアン」に設定します。またバスコントロールレジスタ1(BCR1)のビット9は、「外部ライトサイクル時にライトデータバッファ機能を使用しない」に設定して下さい。

以下にバスコントローラの設定一覧表を示します。

■ バスコントローラの設定 (増設RAM、CAT300バス用のアドレス出力やバス信号タイミングなどの設定)

	レジスタ名称	略称	設定値[bit15 bit0]	主な設定内容
★	アクセスステートコントロールレジスタ	ASTCR	[1111 1100 0000 0000]	エリア7～2: 3ステート、エリア1～0: 2ステート
★	ウェイトコントロールレジスタA	WTCRA	[0000 0000 0000 0000]	エリア7～4: ウェイトを挿入しない
★	ウェイトコントロールレジスタB	WTCRB	[0000 0000 0000 0000]	エリア3～0: ウェイトを挿入しない
★	リードストロブタイミングコントロールレジスタ	RDNCR	[1111 1111 0000 0000]	全エリア: RD信号のネゲートは半ステート手前
★	アイドルコントロールレジスタ	IDLCR	[0000 0000 0000 0000]	全エリア: アイドルサイクルを挿入しない
☆	バスコントロールレジスタ1	BCR1	[0000 0000 0000 0000]	外部ライト時、ライトデータバッファ機能を使用しない
☆	バスコントロールレジスタ2	BCR2	[000X 001X]	バス権、周辺モジュールのライトデータバッファ機能設定
★	エンディアンコントロールレジスタ	ENDIANCR	[0010 0000]	エリア5(CAT300/バス)はリトルエンディアン
★	ポートファンクションコントロールレジスタ4	PF4CR4	[1001 0001]	外部アドレスバスA23、20、16を出力
★	ポートDデータディレクションレジスタ	PDDR	[1111 1111]	外部アドレスバスA7～A0出力
★	ポートEデータディレクションレジスタ	PEDDR	[1111 1111]	外部アドレスバスA15～A8出力

・★印のレジスタは必ず、★印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

割り込み

H8SX/1544にはCPU内蔵周辺モジュール割り込みの他、外部割り込み入力としてIRQ0*~IRQ15*があります。本ボードではこの内IRQ2*~IRQ7*、IRQ12*~IRQ15*を割り込み入力として使用できます。

IRQ6*、IRQ7*、IRQ12*~IRQ15*はI/O用コネクタ【CN2】に接続していますが、これらの割り込み信号入力はパラレルポートやCPU内蔵の周辺機能などと信号ピンが共用になっています。

IRQ2*~IRQ5*はCAT300バスからの割り込み要求入力に割り当てていますのでバスコネクタ【CNO】に接続しています。CAT300バスに接続する拡張ボードによっては一つの割り込み信号線に複数の割り込み要求をOR接続しますので、H8SX/1544のIRQセンスコントロールレジス

タ(ISCRR, ISCLR)は「Lowレベルで割り込み要求を発生」に設定して、割り込み要求元をポーリングで確定して下さい。

■ 外部割り込み入力の割り付け先

H8S/1544の外部割り込み入力	割り付け先
IRQ0*、IRQ1*	本ボードでは使用できません
IRQ2*	CAT300バスのIRQ0* (CNOの6Aピン)
IRQ3*	CAT300バスのIRQ1* (CNOの6Bピン)
IRQ4*	CAT300バスのIRQ2* (CNOの7Aピン)
IRQ5*	CAT300バスのIRQ3* (CNOの7Bピン)
IRQ6*、IRQ7*	I/O用コネクタ【CN2】に接続
IRQ8*~IRQ11*	本ボードでは使用できません
IRQ12*~IRQ15*	I/O用コネクタ【CN2】に接続

■ 割り込み制御モード、CAT300バスの割り込み信号設定

レジスタ名称	略称	設定値[bit15 bit0]	主な設定内容
★ 割り込みコントロールレジスタ	INTCR	[00X0 X000]	割り込み制御モード、NMIエッジ設定
★ ポート1入力バッファコントロールレジスタ	P1ICR	[XX11 1110]	IRQ5*~IRQ2*、RxD2: 入力バッファ有効設定
☆ ポート1データディレクションレジスタ	P1DDR	[XX00 0000]	P15~P10のDDRは入力に設定
☆ IRQセンスコントロールレジスタH	ISCRRH	[XXXX XXXX 0000 0000]	IRQ15*~IRQ8*: センスコントロール設定
☆ IRQセンスコントロールレジスタL	ISCLR	[XXXX 0000 0000 0000]	IRQ7*~IRQ0*: センスコントロール設定
★ IRQイネーブルレジスタ	IER	[XXXX 0000 XXXX XX00]	IRQ15*~IRQ0*: ディセーブル/イネーブル設定

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

その他の設定

H8SX/1544はリセット解除後にDMAC以外の周辺モジュールがストップモードになりますので、使用するモジュールはモジュールストップ

コントロールレジスタでストップモードを解除して下さい。

またリセット後は周辺モジュールの入力バッファが無効になっていきますので入力バッファコントロールレジスタ(PxICR)を設定して、使用する周辺モジュールの入力バッファを有効にして下さい。

■ I/Oポートの入出力(PxDDR)設定。入力バッファ有効/無効(PxICR)設定。モジュールストップコントロールレジスタ、SSUレジスタの設定

レジスタ名称	略称	設定値[bit15 bit0]	主な設定内容
★ ポート2入力バッファコントロールレジスタ	P2ICR	[0000 0010]	RxD0: 入力バッファ有効設定
★ ポート2データディレクションレジスタ	P2DDR	[1111 0000]	P27~P24: 出力ポートに設定(RTS信号として使用)
☆ ポート3入力バッファコントロールレジスタ	P3ICR	[XXXX XXXX]	P37~P30: 周辺モジュール入力バッファの設定
☆ ポート3データディレクションレジスタ	P3DDR	[XXXX XXXX]	P37~P30: 入出力の設定
★ ポート6入力バッファコントロールレジスタ	P6ICR	[XXXX 0010]	RxD4: 入力バッファ有効設定
☆ ポート6データディレクションレジスタ	P6DDR	[XXXX 0000]	P63~P60: 入力に設定
★ ポートF入力バッファコントロールレジスタ	PFICR	[0100 0000]	RxD5: 入力バッファ有効設定
★ ポートFデータディレクションレジスタ	PFDDR	[0000 1000]	PF3: 出力ポートに設定(RS422,485出力制御用)
★ ポートI入力バッファコントロールレジスタ	PIICR	[0000 0010]	SSI0: 入力バッファ有効設定
★ ポートIデータディレクションレジスタ	PIDDR	[XXXX 1000]	PI3: 出力に設定、PI2~PI0: 入力に設定
☆ ポートJデータディレクションレジスタ	PJDDR	[XXXX XXXX]	PJ7~PJ0: 入出力の設定
☆ ポートKデータディレクションレジスタ	PKDDR	[XXXX XXXX]	PK7~PK0: 入出力の設定
☆ モジュールストップコントロールレジスタA	MSTPCRA	[00X0 1111 1111 X11X]	DMA、A/D、TPUの停止/動作設定
★ モジュールストップコントロールレジスタB	MSTPCRB	[1100 1010 XX11 1111]	SCI、I2Cの停止/動作設定
★ モジュールストップコントロールレジスタC	MSTPCRC	[XXXX X110 0000 0000]	SDG、PWM、D/A、CAN、SSU、RAMの停止/動作設定
★ SSコントロールレジスタH_0	SSCRH_0	[1000 1100]	SSUをマスター、標準モードに設定
☆ SSコントロールレジスタL_0	SSCRL_0	[00X0 00XX]	SSUモード設定、シリアル送受信データ長選択
★ SSモードレジスタ_0	SSMR_0	[1000 0010]	SSUをSPIモード3、転送クロックレートをPφ/8に設定
☆ SSコントロールレジスタ2	SSCR2_0	[00XX 0000]	SSU信号をCMOS出力に設定、タイミングの設定
★ SSイネーブルレジスタ	SSER_0	[XX00 XXXX]	トランスミット、レシーブ、割り込みのイネーブル設定

・★印のレジスタは必ず、☆印のレジスタは必要に応じて設定して下さい。設定値が0又は1のビットは指定値を、X印のビットは使用目的に合った値を設定して下さい。

シンクロナスシリアルコミュニケーションユニット (SSU)

H8SX/1544はシンクロナスシリアルコミュニケーションユニット(SSU)を2チャンネル内蔵しています。この内チャンネル0の各信号(SSCK0、SSIO、SSO0)はバッファICを経由してバスコネクタ【CNO】に接続しています。これらの信号は【SPI】インターフェースの拡張ボードを接続した場合に、3線式シリアルバスとして使用します。

シリアル転送データ長は8, 16, 24, 32ビットが指定可能です。転送クロックレートは最大で4.608Mbpsを設定できますが2.304Mbps以下で使用して下さい。(拡張ボードによる制約)

チャンネル1はSSCK1、SSI1、SSO1信号が、シリアルコミュニケーションインタフェース(SCI)のTXD0、RXD0、SCK0信号とI/Oピンを共用していますので使用できません。

シリアルI/O (SCI)

H8SX/1544内蔵のシリアルコミュニケーションインタフェース(SCI)を、調歩同期式で4チャンネル使用できます。チャンネルごとに

任意のビットレートを選択可能で、通常使用されている標準的なビットレート系列に合わせた場合、最大115200bpsまでのレートを設定できます。

尚、H8SX/1544内蔵のシリアルコミュニケーションインタフェースでは、全チャンネル送受信信号(TXD, RXD)のみがサポートされておりモデム制御信号(RTS*, CTS*など)はサポートされていません。この為、本ボードではパラレルポートの一部をRTS*, CTS*信号の代用として使用できるように各チャンネル毎に割り当てていますので、これらの信号を使用するときはソフトウェアで制御を行なって下さい。

モデム制御信号と代用のパラレルポートとの割り付けは次表のようになっており、各信号はRS232用のトランシーバICを通してコネクタ【CN1】に接続されています。

RTS*, CTS*信号と代用パラレルポートの割り付け

RTS*信号	パラレルポート	CTS*信号	パラレルポート
RTS0*	P24	CTS0*	P40
RTS2*	P25	CTS2*	P41
RTS4*	P26	CTS4*	P42
RTS5*	P27	CTS5*	P43

- ・RTS*信号はパラレルポートの該当ビットに"1"を設定すると"L"レベル(負電圧)、"0"を設定すると"H"レベル(正電圧)が出力されます。
- ・CTS*信号は"L"レベル(負電圧)入力では"1"が、"H"レベル(正電圧)入力では"0"が、パラレルポートの該当ビットから読み込みます。

[チャンネル0] : RS232またはRS422(RS485)のインタフェースをスイッチ【SW1】の設定により選択できます。RS232選択時の送受信信号はTXD0とRXD0を使用します。RS422(RS485)を選択時は(TXD0+,TXD0-)と(RXD0+,RXD0-)の2組の差動信号を使用します。このときポートPF3に"1"をセットするとドライバICの出力はイネーブルになり、"0"をセットするとディセーブルになります。レシーバは常にイネーブルです。ドライバ出力とレシーバ入力を接続して2線式(RS485)で使用する場合は、自分の送信データを自分でも受信することになりますので受信データの読み捨てが必要です。また終端抵抗は必要に応じて外部に接続して下さい。

【 SW1 】 SCIチャンネル0のインタフェース選択

SW1のレバー位置	インタフェース
A	RS232で使用
B	RS422(RS485)で使用

[チャンネル2,4,5] : 常にRS232インタフェースで使用します。RS422(RS485)では使用できません。またスイッチなどハードの設定はありません。

パラレルI/O

CPU内蔵のパラレルI/Oを最大で42ビット使用できます。これらのパラレルI/OはCPU内蔵の各種周辺機能と入出力ピンを共用していますので、周辺機能として使用するピンはパラレルI/Oとして使用できません。本ボードで使用可能なパラレルI/Oは次の通りです。

[P16、P17]	2bit	ビット単位で入出力可	10K	でプルアップ
[P30~P37]	8bit	ビット単位で入出力可	10K	でプルアップ
[P50~P57]	8bit	全ビット入力専用	1M	でプルダウン
[P64~P67]	4bit	ビット単位で入出力可	10K	でプルアップ
[PI4~PI7]	4bit	ビット単位で入出力可	10K	でプルアップ
[PJ0~PJ7]	8bit	ビット単位で入出力可	10K	でプルアップ
[PK0~PK7]	8bit	ビット単位で入出力可	10K	でプルアップ

(注記) ポート[P50~P57]はA/Dコンバータ(AN0~AN7)と入力ピンを共用していますので、入力ピンは1M でGNDにプルダウンしています。プルアップが必要な場合は外部にプルアップ抵抗を接続して、5V(VCC)ラインにプルアップして下さい。

A/Dコンバータ

CPUに内蔵の10ビットA/Dコンバータ16チャンネル(AN0~AN15)の内AN0~AN7の8チャンネルをA/D入力として使用できます。AN8~AN15はポートP40~P47と信号ピンを共用しており、本ボードではP40~P43をCTS*信号入力、P44~P47を汎用DIPスイッチ入力として使用していますのでA/D入力としては使えません。

AN0~AN7の各入力ピンは1M の抵抗でGNDにプルダウンしています。CPUのアナログ用電源ピンAVCC0,AVCC1とA/Dコンバータの基準電圧ピンVREFは、5V(VCC)ラインに接続してあり接続先は変更できません。

A/Dコンバータを使用しない場合はAN0~AN7ピンにマルチプレクスされているポートP50~P57を入力ポートとして使用できます。

CAN信号

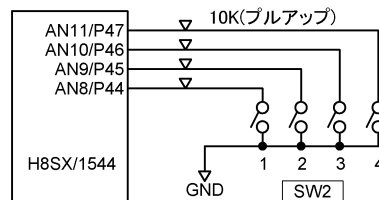
CPU(H8SX/1544)はCAN(コントローラエリアネットワーク)を2チャンネル内蔵しています。CAN信号(CTX0,CRX0及びCTX1,CRX1)はパラレルポート(P64~P67)等と信号ピンが共用になっており10K の抵抗でプルアップして、そのままコネクタ【CN2】に接続しています。

このCAN信号をCANバスに接続するためには外部にバスターンシーバICが必要になります。バスターンシーバICはルネサスエレクトロニクス製のHA13721またはHA13721と互換性のあるICをユーザ殿にて用意して下さい。

汎用DIPスイッチ

各種動作設定やモード設定などに汎用的に使用できる4ビットのDIPスイッチ【SW2】を実装しています。

DIPスイッチの状態はパラレルポートのP44~P47を使用して入力しています。DIPスイッチと入力ポートのビット対応は下図のようになっており、スイッチがONのビットは"0"、OFFのビットは"1"として読み込まれます。



データのバックアップ

スーパーキャパシタを実装していますのでボード上の増設RAMのバックアップができます。(CPU内蔵のRAMはバックアップできません) 長期間のバックアップが必要な場合はコネクタ【CN2】にバックアップ用の電池を接続して下さい。

●スーパーキャパシタによるバックアップ

ボード上のスーパーキャパシタにより約10日間程度の短期間のバックアップができます。本ボードに5分以上通電することでスーパーキャパシタは満充電されます。

●電池による長期間のバックアップ

使用できる電池は公称電圧3~4Vの1次電池で、2次電池(充電電池)は使用できません。性能的にリチウム電池が最適です。

【CN2-20A】に電池のプラス(+)側を接続して下さい。

【CN2-20B】に電池のマイナス(-)側を接続して下さい。

電池によるバックアップ時間の計算例

850mAhのリチウム電池(CR2)でバックアップする場合、バックアップ時間は以下のように計算できます。(Ta=0~40)

$$T = \frac{B \times 1000}{I_m + I_b} = \frac{850 \times 1000}{2.5 + 1.0} = 242857 \text{ 時間} \quad 27.7 \text{ 年}$$

T: バックアップ時間 (h) B: 電池容量 (mAh)
I_m: メモリ保持電流 (μA) I_b: 電池自己放電電流等 (μA)

リセット

リセットICにより以下の条件でリセット状態になります。リセット状態はリセット発生条件解除後、約100mSEC間保持されます。

- ・パワーONリセット: 電源投入時に発生
- ・電圧低下時: 電源の5Vラインが約4.2V以下になった時に発生

その他「H-デバッグ」接続用コネクタ【CN3】のRES*入力がLOWレベル時にもリセット状態になりますが、この場合はRES*入力がHIに戻ると同時に即リセットは解除されます。

増設ボードのアドレス

CAT300バスを使用して増設したI/Oボードにアクセスする場合のアドレスについて説明します。

本ボードのCAT300バスコネクタ【CNO】には、アドレス信号として"A0~A11"の12ビットを出力しています。

また、バスコネクタにセレクト信号(SELO*)を出力しており、CAT300バスに割り当てている4Kバイトのアドレス範囲「H'FFC000~H'FFCFFF」をCPU(H8SX/1544)がアクセスしている時、このセレクト信号(SELO*)がイネーブルになります。

一方、CAT300バスに増設する各I/Oボードにはアドレス設定用のDIPスイッチが実装されています。このDIPスイッチで設定した、ボードの先頭アドレスとCAT300バス上のアドレス信号が一致し、且つ先のセレクト信号(SELO*)がイネーブルになった時に、増設した各I/Oボードにアクセスできます。

例1: CAT305 DIO-24/24ボードを増設し、ボード上のDIPスイッチで先頭アドレスとして"038H"を選択した場合のボードアドレスは次の範囲になります。 " H'FFC038 ~ H'FFC03D "

例2: CAT308 SIO-4ボードを増設し、ボード上のDIPスイッチで先頭アドレスとして"220H"を選択した場合のボードアドレスは次の範囲になります。 " H'FFC220 ~ H'FFC23F "

例3: CAT309 MC-2ボードを増設し、ボード上のDIPスイッチで先頭アドレスとして"000H"を選択した場合のボードアドレスは次の範囲になります。 " H'FFC000 ~ H'FFC00F "

- 各増設I/Oボードのアドレスは重複しないように設定して下さい。
- 増設I/Oボードのアドレスの設定方法は、各ボードの取り扱い説明書を参照して下さい。

コンパイラ・デバッガ・フラッシュROMの書き込み

- ルネサスのCコンパイラを使用する場合は、コンパイラバージョン「6.01.00」以降を使用して下さい。またGNU/gcc使用の場合は、H8Sモードで使用して下さい。
- コネクタ【CN3】に「H-デバッガ」を接続することにより、CPUのオンチップエミュレーション機能を利用したプログラムデバッグとCPU内蔵フラッシュROMへの書き込みができます。スイッチ【SW3】のレバー位置を"A"側に設定すると通常のプログラム実行モードになります。"B"側に設定するとオンチップエミュレーションモードになり、デバッグやフラッシュROMの書き込みが可能になります。

【 SW3 】 CPUの動作モード選択

SW3のレバー位置	CPUの動作
A	通常の動作モード
B	オンチップエミュレーションモード

- 以下のCPU端子はデバッガが占有しますので、これらと端子を共有しているポートや周辺モジュール機能は使用できません。

[TDI、 TDO、 TCK、 TRST、 TMS]

- 外部バス関連レジスタの設定用スクリプトファイルをあらかじめ用意しておき、「H-デバッガ」でのデバッグ時、[ファイル] -> [スクリプト実行]で、用意しておいたスクリプトファイルを実行させると、CPU(H8SX/1544)の8ビット外部バスが有効になりボード上の増設RAMやCAT300バスの拡張I/Oボードに対してメモリダンプ・メモリセットなどのコマンドが使用できるようになります。また、[オプション] -> [CPU設定] -> [外部RAM時のBSC設定スクリプト指定]の[許可]にチェックを入れてスクリプトファイルを指定しておいても、ユーザプログラムのダウンロード時や【RstMon】、【Reset】コマンド実行時に自動的にスクリプトファイルが実行されて外部バスアクセスが可能になります。スクリプトファイルの例(CAT302-BSC.log)を右に示します。

スクリプトファイルの例

```
//
// CAT302 SBC-1544 用 外部バス関連レジスタ設定スクリプト
//
// CAT302-BSC.log
//
// このスクリプトを実行することにより外部バス関連のレジスタが
// 初期設定され、ボード上の増設 RAM や CAT300 バスへのアクセスが
// 可能になります
//
// (コメントはコマンドラインに記述しないで下さい)
//

// システムクロックコントロールレジスタ
// [I : *8、 P : *4、 B : *2]
<SS SCKCR 0x0012

// アクセスステートコントロールレジスタ
// [エリア7~2:3ステート、エリア1~0:2ステート]
<SS ASTCR 0xfc00

// ウェイトコントロールレジスタ A、B
// [全エリア:ウェイトを挿入しない]
<SS WTCRA 0x0000
<SS WTCRB 0x0000

// リードストロープタイミングコントロールレジスタ
// [全エリア:RD信号のネゲートは半ステート手前]
<SS RDNCR 0xf100

// アイドルコントロールレジスタ
// [全エリア:アイドルサイクルを挿入しない]
<SS IDLCR 0x0000

// エンディアンコントロールレジスタ
// [エリア5(CAT300バス)のみリトルエンディアン]
<S ENDIANCR 0x20

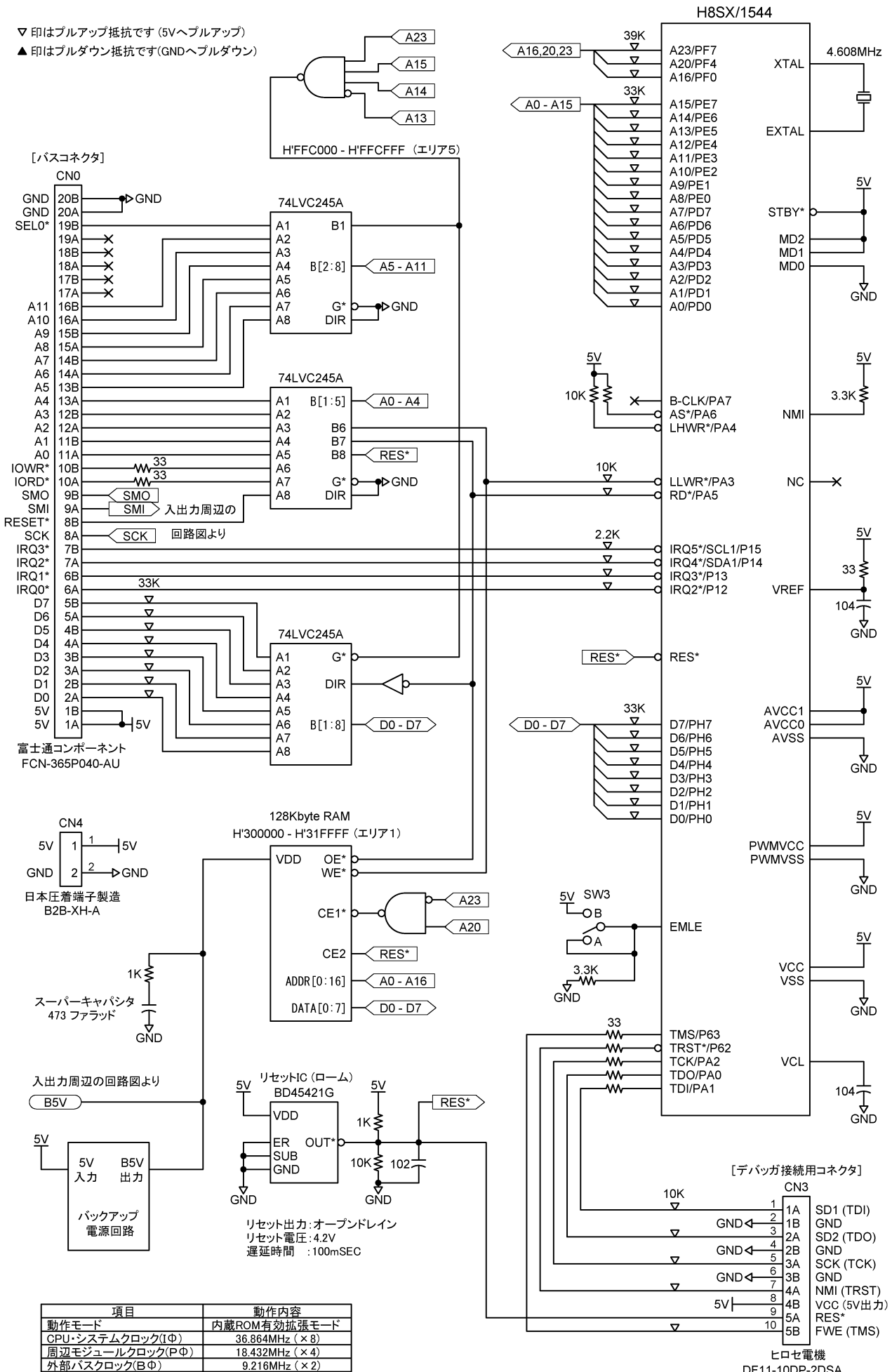
// ポートファンクションコントロールレジスタ4
// [A23,A20,A16出力、A22,A21,A19,A18,A17出力禁止]
<S PFCR4 0x91

// ポートDデータディレクションレジスタ
// [外部アドレスバス A7~A0出力]
<S PDDDR 0xff

// ポートEデータディレクションレジスタ
// [外部アドレスバス A15~A8出力]
<S PEDDR 0xff
```

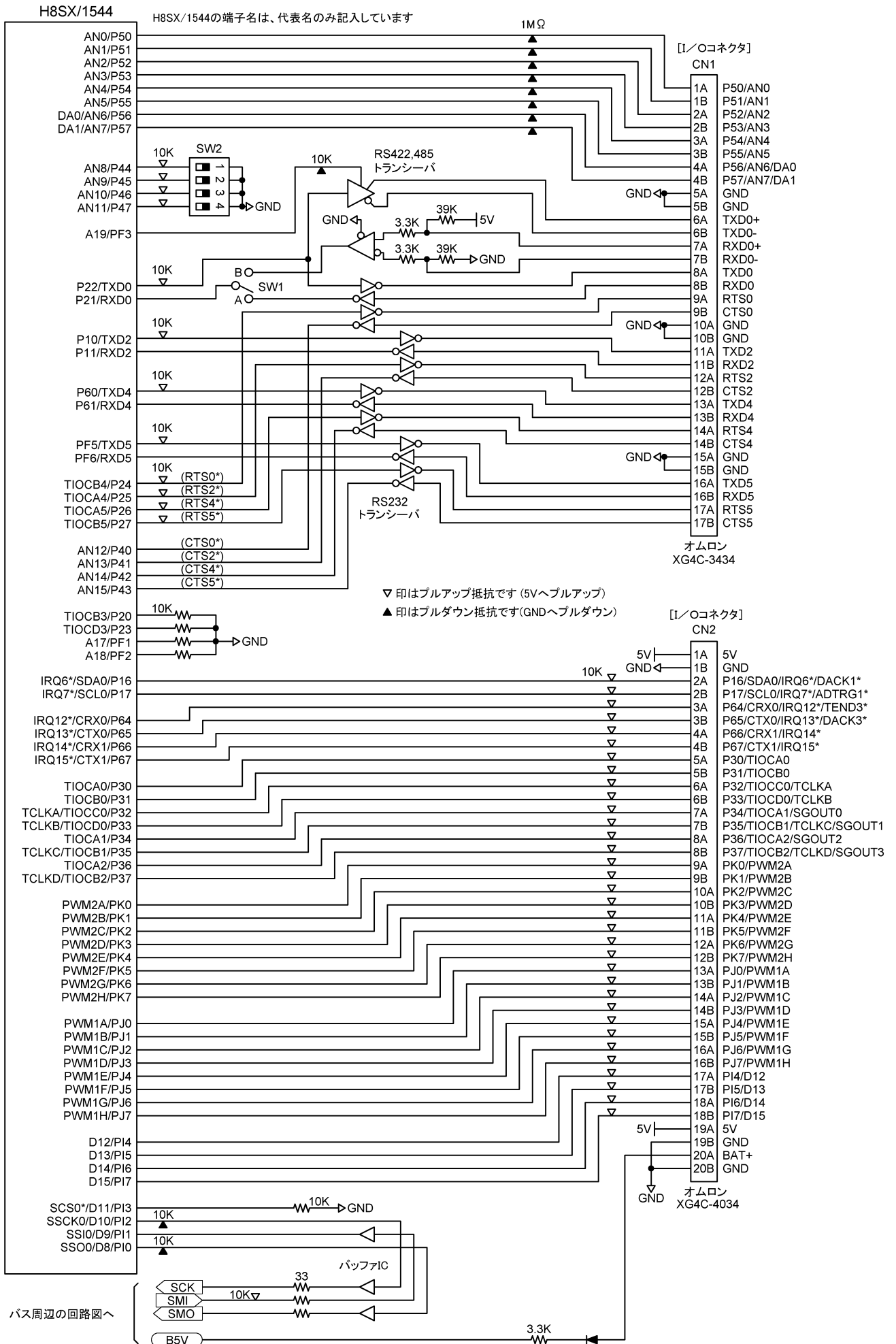
CAT302 SBC-1544 バス周辺の回路図

▽印はプルアップ抵抗です(5Vへプルアップ)
 ▲印はプルダウン抵抗です(GNDへプルダウン)

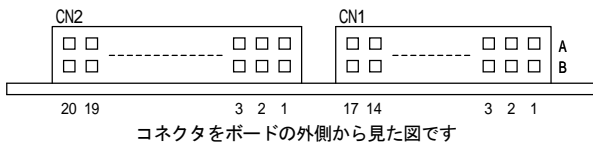


項目	動作内容
動作モード	内蔵ROM有効拡張モード
CPU・システムクロック(IΦ)	36.864MHz (×8)
周辺モジュールクロック(PΦ)	18.432MHz (×4)
外部バスクロック(BΦ)	9.216MHz (×2)

CAT302 SBC-1544 入出力周辺の回路図



I/Oコネクタ (CN1, CN2) のピン配列



【 CN1 】ピン配列

信号名	ピン番	信号名
P50/AN0	1A 1B	P51/AN1
P52/AN2	2A 2B	P53/AN3
P54/AN4	3A 3B	P55/AN5
P56/AN6/DA0	4A 4B	P57/AN7/DA1
GND	5A 5B	GND
TXD0+ (RS422, 485)	6A 6B	TXD0- (RS422, 485)
RXD0+ (RS422, 485)	7A 7B	RXD0- (RS422, 485)
TXD0 (RS232)	8A 8B	RXD0 (RS232)
RTS0 (RS232)	9A 9B	CTS0 (RS232)
GND	10A 10B	GND
TXD2 (RS232)	11A 11B	RXD2 (RS232)
RTS2 (RS232)	12A 12B	CTS2 (RS232)
TXD4 (RS232)	13A 13B	RXD4 (RS232)
RTS4 (RS232)	14A 14B	CTS4 (RS232)
GND	15A 15B	GND
TXD5 (RS232)	16A 16B	RXD5 (RS232)
RTS5 (RS232)	17A 17B	CTS5 (RS232)

- ・ (RS422, 485) と記入のある信号はRS422, 485レベルです。
- ・ (RS232) と記入のある信号はRS232レベルです。

【 CN2 】ピン配列

信号名	ピン番	信号名
5V	1A 1B	GND
P16/SDA0/IRQ6*/DACK1*	2A 2B	P17/SCL0/IRQ7*/ADTRG1*
P64/IRQ12*/CRX0/TEND3*	3A 3B	P65/IRQ13*/CTX0/DACK3*
P66/IRQ14*/CRX1	4A 4B	P67/IRQ15*/CTX1
P30/TIOCA0	5A 5B	P31/TIOCB0
P32/TIOCC0/TCLKA	6A 6B	P33/TIOCD0/TCLKB
P34/TIOCA1/SGOUT0	7A 7B	P35/TIOCB1/TCLKC/SGOUT1
P36/TIOCA2/SGOUT2	8A 8B	P37/TIOCB2/TCLKD/SGOUT3
PK0/PWM2A	9A 9B	PK1/PWM2B
PK2/PWM2C	10A 10B	PK3/PWM2D
PK4/PWM2E	11A 11B	PK5/PWM2F
PK6/PWM2G	12A 12B	PK7/PWM2H
PJ0/PWM1A	13A 13B	PJ1/PWM1B
PJ2/PWM1C	14A 14B	PJ3/PWM1D
PJ4/PWM1E	15A 15B	PJ5/PWM1F
PJ6/PWM1G	16A 16B	PJ7/PWM1H
P14/D12	17A 17B	P15/D13
P16/D14	18A 18B	P17/D15
5V	19A 19B	GND
BAT+	20A 20B	GND

- ・ 5Vは本ボードからの出力です。

H-デバッグ用コネクタ (CN3) のピン配列

【 CN3 】ピン配列

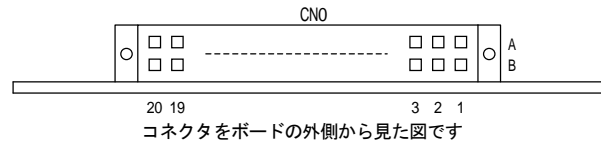
ピン番号	H-debuggerの信号名	機能
1A	SD1	TDI
2A	SD2	TDO
3A	SCK	TCK
4A	NMI	TRST
5A	RES*	リセット入力
1B, 2B, 3B	GND	GND
4B	VCC	5V出力
5B	FWE	TMS

単体使用時の電源コネクタ (CN4) のピン配列

【 CN4 】ピン配列と説明

ピン番号	信号名	機能
1	5V	本ボードを単体で使用する場合はこのコネクタから電源を供給して下さい
2	GND	

バスコネクタ (CNO) のピン配列



【 CNO 】ピン配列 (CAT300バス)

信号名	ピン番	信号名
5V	1A 1B	5V
D0	2A 2B	D1
D2	3A 3B	D3
D4	4A 4B	D5
D6	5A 5B	D7
IRQ0*	6A 6B	IRQ1*
IRQ2*	7A 7B	IRQ3*
SCK	8A 8B	RESET*
SMI	9A 9B	SMD
IORD*	10A 10B	IOWR*
A0	11A 11B	A1
A2	12A 12B	A3
A4	13A 13B	A5
A6	14A 14B	A7
A8	15A 15B	A9
A10	16A 16B	A11
	17A 17B	
	18A 18B	
	19A 19B	SELO*
GND	20A 20B	GND

- ・ 信号名が無記入のピンは、本ボードでは使用していません。
- ・ (8A)ピンのSCK信号はH-デバッグ(CN3)のSCK信号とは無関係です。

コネクタの型番

バスコネクタCNOの型番 (富士通コンポーネント)

名称	CNO型番
ライトアングルプラグ(基板側)	FCN365P040-AU(A3金具2個使用)
ストレートジャック(バックプレーン側)	FCN364J040-AU

入出力用コネクタCN1, CN2の型番 (オムロン)

名称	CN1型番	CN2型番	備考
ヘッダー(基板側)	XG4C-3434	XG4C-4034	
ソケット+ストレーンリリーフ	XG4M-3430-T	XG4M-4030-T	付属品
2列ソケット(バラ線圧圧用)	XG5M-3432-N	XG5M-4032-N	AWG24用
セミカバー(バラ線圧圧用)	XG5S-1701	XG5S-2001	
ロックレバー		XG4Z-0002	

H-デバッグ用コネクタCN3の型番 (ヒロセ電機)

名称	CN3型番
ストレートピンヘッダ(基板側)	DF11-10DP-2DSA(01)
圧着ソケット	DF11-10DS-2C
ソケット圧着端子(AWG24~28用バラ端子)	DF11-2428SCA

コネクタCN4の型番 (日本圧着端子製造)

名称	CN4型番	備考
ポスト(基板側)	B2B-XH-A	
ハウジング	XHP-2	付属品
コンタクトピン	BXH-001T-P0.6	付属品

注意!! 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

エーワン株式会社

〒486-0852 愛知県春日井市下市場町 6-9-20
TEL/FAX 0568-85-8511/8501
http://www.aone.co.jp/