



仕様

- A/Dコンバータ: AD7738、24ビット 型 (アナログデバイセズ製)
- チャンネル数: 8チャンネル (シングルエンド入力時)
4チャンネル (差動入力時) [混在で使用可能]
- 入力レンジ: 0~+10.24V、±10.24V、0~+5.12V、±5.12V、
0~+2.56V、±2.56V [チャンネル毎にソフトで設定]
AD7738のマスター・クロック周波数: 6.144MHz
- 出力データ変換レート: 372~12166Hz(チョッピング・イネーブル)
737~15398Hz(チョッピング・ディセブル)
- ノーマスコード: 24ビット (FW 8の場合)
- 積分非直線性誤差 (INL): Typ ±0.0015% FSR
- ピークtoピーク分解能: 14~18ビット (少ないコード・フリッカー
で使用する実用的な分解能。入力レンジや変換時間に依存)
- キャリブレーション: ソフトによりチャンネルごとに行なう
ゼロスケール・キャリブレーション及び
フルスケール・キャリブレーション
- 入力バッファ用オペアンプ: OP2177×4 (アナログデバイセズ製)
A/Dの各チャンネル毎に入力バッファとして使用
オフセット電圧: Typ 25µV、オフセットドリフト: Typ 0.2µV/
DC入力抵抗: 約 10M
- 最大過電圧入力: ±20V (ボードを損傷すること無くAGND基準でAIN0
~AIN7に入力できる電圧です。正常動作する電圧ではありません)
- 電圧リファレンス: REF5020 (TI製) 2.048V [ボリュームで微調整可]
出力電圧温度ドリフト Typ 3ppm/
- シリアルEEPROM: 25AA320A相当。キャリブレーションデータ保存用
- 絶縁方法: 電源はDCDCコンバータ、信号はデジタルアイソレータ
A/Dコンバータ、EEPROMのアクセス方法: 「SPI」シリアル信号による
SCK(シリアルクロック信号)、SMI, SMO(シリアルデータI/O信号)
- 電源電圧: 5V±5% 消費電流: 320mA MAX (±12V出力無負荷時)
- 動作温度範囲: 0~55 (結露のないこと)
- 基板寸法: 107×126mm 取付穴寸法: 99×118mm (4- 3.5)
- 基板材質: FR-4、1.6t、4層基板 基板質量: 約75g

概要

CAT323 ADC-Bは、高精度・高スループットのアナログデバイセズ製24ビット ADC AD7738を使用した絶縁型8チャンネルA/D変換ボードです。

A/D変換の実用的な分解能は入力レンジや変換時間に依存しますが、概ね14ビット~18ビットの分解能で使用することができます。

入力レンジは0~+10.24V、±10.24V、0~+5.12V、±5.12V、0~+2.56V、±2.56Vをソフトでチャンネルごとに選択することができます。シングルエンドまたは差動信号入力で使用できます。

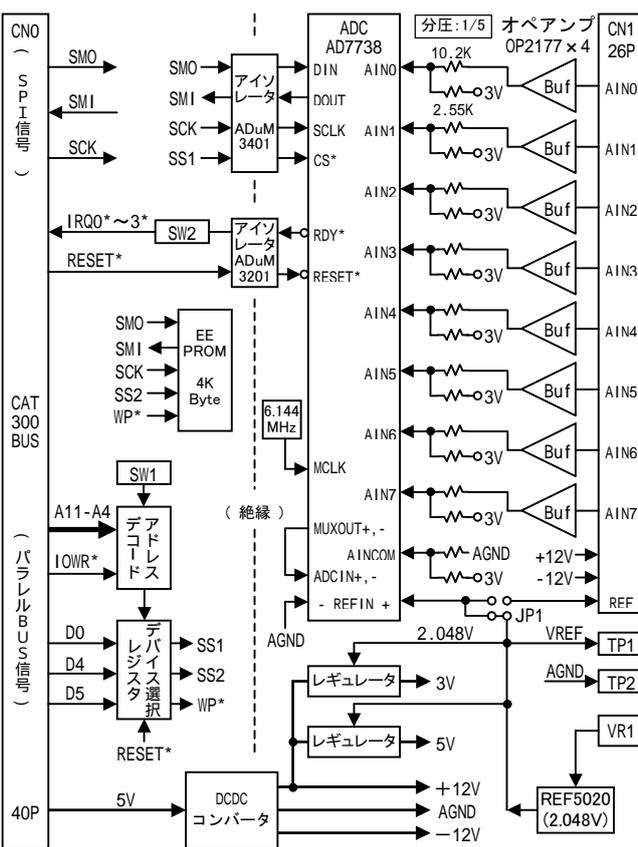
アナログ回路用の電源として±12VのDCDCコンバータを実装していますので、5V単一電源を供給するだけで動作します。

A/Dコンバータなどの資料について

この取り扱い説明書ではCAT323 ADC-Bボード固有の事項についてのみ記述しています。A/Dコンバータ (AD7738)、シリアルEEPROM (25AA320A)の詳細な動作説明や使用方法、OPアンプ(OP2177)、電圧リファレンスIC(REF5020A)のスペックなどは各メーカーのWebサイトからデータシートをダウンロードしてご確認下さい。(A/DコンバータとシリアルEEPROMは、日本語の資料を入手できます)

また、弊社のWebサイトにサンプルソフトなどを掲載していますのでご利用下さい。

ブロック図



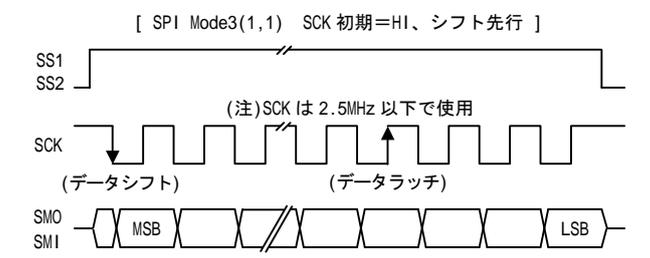
SPI(クロック同期式シリアル)信号

ボード上のA/Dコンバータ、シリアルEEPROMへのアクセスはSPI(クロック同期式シリアル)通信で行ないます。(ブロック図参照)

SPI通信ではSCK(シリアルクロック)、SMO(マスターアウト・スレーブイン: MOSI)、SMI(マスターイン・スレーブアウト: MISO)の3本のシリアル・バス信号と、バスに接続されているSPIデバイスを選択するSS(スレーブ・セレクト)信号を使用します。このボードにはSPI接続のA/DコンバータとシリアルEEPROMを各1個実装していますので、SS1とSS2の2つのセレクト信号を使用します。

本ボードのSPI通信はシフト先行、SCKの立下りでデータシフト、立ち上がりでデータラッチを行なうMode3で動作します。

SCKの周波数は2.5MHz以下で使用して下さい。SCKの周波数は2.5MHz以下であれば通信途中でも自由に変更できます。



SPIデバイス選択レジスタのアドレスと内容

SPIデバイス(A/Dコンバータ、シリアルEEPROM)を選択するSS1,SS2信号はデバイス選択レジスタに書き込む内容によりそれぞれイネーブル/ディセーブルできます。イネーブルにしたデバイスはSPI信号(SCK,SMO,SMI)を使用してアクセスできます。(注意:SPIバスが衝突しますのでSS1とSS2を同時にイネーブルにしないで下さい。)

デバイス選択レジスタへの書き込みは普通のパラレル・バス信号で行ないます。通常の増設ボードのアドレス設定と同様にディップスイッチ【SW1】で次のようにデバイス選択レジスタのアドレスの設定を行なって下さい。

このボードではアドレスとしてA<11:0>の12ビットを使用してデコードしています。上位4ビットA<11:8>は【0000B】固定です。A<7:4>の4ビットをディップスイッチ【SW1】で選んで、デバイス選択レジスタのアドレスを設定します。(【表1】参照) 下位4ビットA<3:0>は【0000B】固定です。

【表1】SW1の設定とデバイス選択レジスタのアドレス

SW1の設定		選択レジスタのアドレス	SW1の設定		選択レジスタのアドレス
1	2	3	4	5	6
—	—	—	—	—	0F0H
—	—	—	—	—	0E0H
—	—	—	—	—	0D0H
—	—	—	—	—	0C0H
—	—	—	—	—	0B0H
—	—	—	—	—	0A0H
—	—	—	—	—	090H
—	—	—	—	—	080H
—	—	—	—	—	070H
—	—	—	—	—	060H
—	—	—	—	—	050H
—	—	—	—	—	040H
—	—	—	—	—	030H
—	—	—	—	—	020H
—	—	—	—	—	010H
—	—	—	—	—	000H

●印はON、○印はOFF、—は未使用(ON,OFFどちらでも可)

デバイス選択レジスタは、D0,D4,D5の3ビットのみ有効でこれ以外は無効なビットです。D0ビットでSS1、D4ビットでSS2のイネーブル/ディセーブルを行ない、D5ビットではシリアルEEPROMのWP*端子のコントロールを行ないます。なおD0,D4,D5ビットはライトのみ可能なビットで、パワーONなどのリセット時には"0"にイニシャライズされます。

【デバイス選択レジスタ】

D7	D6	D5	D4	D3	D2	D1	D0
—	—	WP*	SS2	—	—	—	SS1

ビット	名称	内容
D0	SS1	0: 選択信号SS1がディセーブルになり、SPI信号によるADCへのアクセスが禁止されます。 1: 選択信号SS1がイネーブルになり、SPI信号によるADCへのアクセスが有効になります。
D4	SS2	0: 選択信号SS2がディセーブルになり、SPI信号によるシリアルEEPROMへのアクセスが禁止されます。 1: 選択信号SS2がイネーブルになり、SPI信号によるシリアルEEPROMへのアクセスが有効になります。
D5	WP*	0: シリアルEEPROMの"WP*"端子がローレベルになり、シリアルEEPROMは書き込み保護状態になります。 1: シリアルEEPROMの"WP*"端子ピンがハイレベルになり、シリアルEEPROMは通常の状態になります。

リファレンス電圧

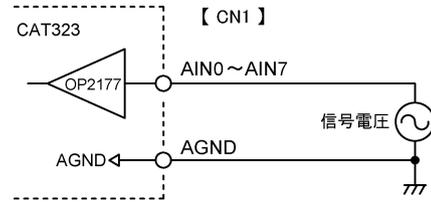
リファレンスICから出力された2.048VをA/DコンバータAD7738のREFIN+端子に供給しています。(AD7738のリファレンス電圧は2.500Vが標準になっていますが、CAT323では2.048Vを使用しています) リファレンス電圧の調整が必要なときはマルチメータ等をテストピンの【VREF】と【AGND】に接続して電圧を確認しながら、14回転型のトリマ【VR1】で2.048Vに合わせ込んで下さい。(出荷時調整済)

【JP1】の"2-3"間にジャンパを追加することでリファレンス(REF)を【CN1】に出力できます。通常は"1-4"間のみジャンパして下さい。

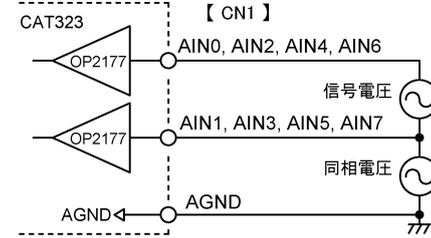
入力信号の接続方法

A/Dコンバータの入力信号は、シングルエンド入力または差動入力のどちらでも使用できます。シングルエンド入力で使用する場合には、各チャンネルのAIN-AGND間に信号を入力します。

■ シングルエンド入力信号の接続



■ 差動入力信号の接続

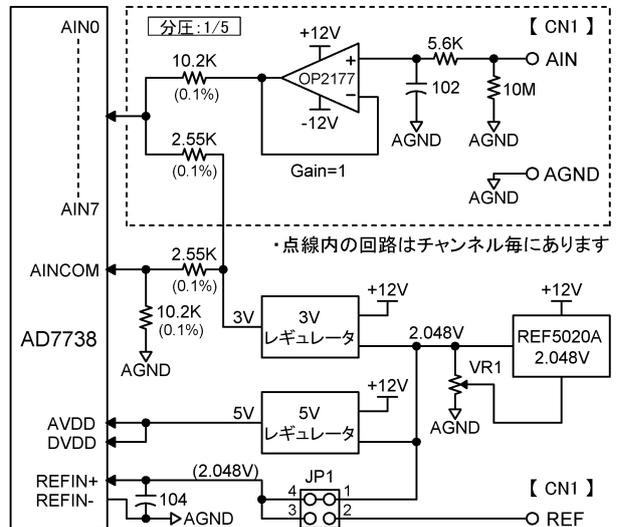


差動入力ではAIN0-AIN1、AIN2-AIN3、AIN4-AIN5またはAIN6-AIN7間に信号を入力して下さい。(差動入力は最大4チャンネルになります)

差動入力の場合でも入力機器のグラウンドと本ボードのアナログ・グラウンド(AGND)は必ず接続して下さい。未接続にすると正しく測定できなかつたりボードが損傷することがあります。

アナログ信号入力回路

CAT323のアナログ信号入力回路を以下に示します。A/DコンバータAD7738の8チャンネルの各入力(AIN0~AIN7)には、オペアンプOP2177でバッファした入力信号を抵抗デバイダで1/5に分圧して入力しています。(オペアンプは各チャンネル毎に実装しています)



ローパスフィルタ

各入力信号AINは10MΩの抵抗でAGNDにプルダウンしています。また過電圧保護を兼ねた高周波ノイズ除去用のローパスフィルタをオペアンプ入力部に設けており、アナログ入力信号のカットオフ周波数は約28.4kHzになります。オペアンプOP2177も含めた10Vステップ入力信号のセトリング時間【0.01%】は約100μSecです。

オペアンプ

アナログ入力信号を高インピーダンスで受けるため、A/Dコンバータの入力バッファとしてオペアンプをゲイン1で使用しています。

抵抗デバイダ

入力信号の電圧レベルをA/DコンバータAD7738の入力レベルに合わせるため、バッファ後の入力信号を抵抗デバイダにより1/5に分圧し、A/DコンバータのAIN0~7とAINCOM端子をコモンモード電圧の規定値以内に収めています。

分解能、入力レンジ

A/Dの分解能

AD7738は24ビットのA/Dコンバータですがノイズを考慮した実用的な分解能(ピーク to ピーク分解能)は入力信号の品質、入力レンジ、変換時間などに依存します。 概ね14~18ビットが実用範囲になります。

入力信号のレンジ

入力レンジはソフトの設定でチャンネル毎に0~10.24V、±10.24V、0~+5.12V、±5.12V、0~+2.56V、±2.56Vを選択できます。

入力拡張電圧範囲

AD7738のモードレジスタのビット0(CLAMP)を"0"にしてA/D変換すると、ノミナル電圧範囲を多少超えた信号でも正しく変換されます。この時の変換データはチャンネル・ステータス・レジスタのSIGNとOVRビットも考慮して下さい。(「A/D変換例」参照)

各入力レンジの入力電圧拡張範囲

選択入力レンジ	(-)側拡張電圧	ノミナル電圧	(+)側拡張電圧
0~10.24V	0V	0~10.24V	+10.5V
±10.24V	-10.5V	±10.24V	+10.5V
0~+5.12V	0V	0~+5.12V	+5.9V
±5.12V	-5.9V	±5.12V	+5.9V
0~+2.56V	0V	0~+2.56V	+2.9V
±2.56V	-2.9V	±2.56V	+2.9V

A/D変換例

入力レンジ 0~10.24V、分解能 17ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
10.39922	007F6	0	1	133110
10.24016	00002	0	1	131074
10.24008	00001	0	1	131073
10.24000	00000	0	1	131072
10.23992	1FFFF	0	0	131071
0.00008	00001	0	0	1
0.00000	00000	0	0	0
0V 未満	00000	1	1	0

$$\cdot 1\text{LSB} = 10.24 / 131072 = 78.125\mu\text{V}$$

入力レンジ 0~10.24V、分解能 14ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
10.3969	00FB	0	1	16635
10.2413	0002	0	1	16386
10.2406	0001	0	1	16385
10.2400	0000	0	1	16384
10.2394	3FFF	0	0	16383
0.0006	0001	0	0	1
0.0000	0000	0	0	0
0V 未満	0000	1	1	0

$$\cdot 1\text{LSB} = 10.24 / 16384 = 625\mu\text{V}$$

入力レンジ 0~5.12V、分解能 16ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
5.89843	26EC	0	1	75500
5.12016	0002	0	1	65538
5.12008	0001	0	1	65537
5.12000	0000	0	1	65536
5.11992	FFFF	0	0	65535
0.00008	0001	0	0	1
0.00000	0000	0	0	0
0V 未満	0000	1	1	0

$$\cdot 1\text{LSB} = 5.12 / 65536 = 78.125\mu\text{V}$$

入力レンジ 0~2.56V、分解能 15ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
2.89883	10F1	0	1	37105
2.56016	0002	0	1	32770
2.56008	0001	0	1	32769
2.56000	0000	0	1	32768
2.55992	7FFF	0	0	32767
0.00018	0001	0	0	1
0.00000	0000	0	0	0
0V未満	0000	1	1	0

$$\cdot 1\text{LSB} = 2.56 / 32768 = 78.125\mu\text{V}$$

入力レンジ ±10.24V、分解能 18ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
10.39922	007F6	0	1	133110
10.24016	00002	0	1	131074
10.24008	00001	0	1	131073
10.24000	00000	0	1	131072
10.23992	3FFFF	0	0	131071
0.00008	20001	0	0	1
0.00000	20000	0	0	0
-0.00008	1FFFF	1	0	-1
-10.24008	00000	1	0	-131072
-10.24000	3FFFF	1	1	-131073
-10.24016	3FFFE	1	1	-131074
-10.39922	3F80A	1	1	-133110

$$\cdot 1\text{LSB} = 20.48 / 262144 = 78.125\mu\text{V}$$

入力レンジ ±10.24V、分解能 15ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
10.3969	00FB	0	1	16635
10.2413	0002	0	1	16386
10.2406	0001	0	1	16385
10.2400	0000	0	1	16384
10.2394	7FFF	0	0	16383
0.0006	4001	0	0	1
0.0000	4000	0	0	0
-0.0006	3FFF	1	0	-1
-10.2400	0000	1	0	-16384
-10.2406	7FFF	1	1	-16385
-10.2413	7FFE	1	1	-16386
-10.3969	7F05	1	1	-16635

$$\cdot 1\text{LSB} = 20.48 / 32768 = 625\mu\text{V}$$

入力レンジ ±5.12V、分解能 18ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
5.89000	04D00	0	1	150784
5.12008	00002	0	1	131074
5.12004	00001	0	1	131073
5.12000	00000	0	1	131072
5.11996	3FFFF	0	0	131071
0.00004	20001	0	0	1
0.00000	20000	0	0	0
-0.00004	1FFFF	1	0	-1
-5.12000	00000	1	0	-131072
-5.12004	3FFFF	1	1	-131073
-5.12008	3FFFE	1	1	-131074
-5.89000	3B300	1	1	-150784

$$\cdot 1\text{LSB} = 10.24 / 262144 = 39.0625\mu\text{V}$$

入力レンジ ±5.12V、分解能 14ビット、CLAMPビット=0

入力電圧(V)	データ(16進)	SIGNビット	OVRビット	参考(10進)
5.8938	04D6	0	1	9430
5.1213	0002	0	1	8194
5.1206	0001	0	1	8193
5.1200	0000	0	1	8192
5.1194	3FFF	0	0	8191
0.0006	2001	0	0	1
0.0000	2000	0	0	0
-0.0006	1FFF	1	0	-1
-5.1200	0000	1	0	-8192
-5.1206	3FFF	1	1	-8193
-5.1213	3FFE	1	1	-8194
-5.8938	3B2A	1	1	-9430

$$\cdot 1\text{LSB} = 10.24 / 16384 = 625\mu\text{V}$$

AD7738のチャンネル・セットアップ・レジスタ

A/DコンバータAD7738の「チャンネル・セットアップ・レジスタ」で内部バッファのイネーブル/ディセーブルの設定、シングルエンド入力/差動入力の設定、入力電圧範囲の設定などを行なうことができますが、CAT323ボードでは内部バッファは常にイネーブル(ビット7は"0")に設定して使用して下さい。またCAT323ではリファレンス電圧として2.048Vを使用していることや、1/5分圧の抵抗デバイダを実装していますので入力電圧範囲についてはAD7738のデータシートにある入力電圧範囲の表ではなく、次の表に従って設定を行なって下さい。

AD7738のチャンネル・セットアップ・レジスタ設定と入力電圧範囲

ビット2 (RNG2)	ビット1 (RNG1)	ビット0 (RNG0)	ノミナル入力電圧範囲
1	0	0	±10.24V
1	0	1	0~+10.24V
0	0	0	±5.12V
0	0	1	0~+5.12V
0	1	0	±2.56V
0	1	1	0~+2.56V

キャリブレーション

CAT323のゼロ、フルスケール・キャリブレーションは、AD7738が持っている3種類のキャリブレーションコマンドで行ないます。

ADC ZS(ゼロスケール)・セルフ・キャリブレーション

AD7738自身が自動的にIC内部のA/D入力部を短絡してA/D内部回路のゼロスケール・キャリブレーションを実行します。キャリブレーションが完了するとADCゼロスケール・キャリブレーション・レジスタの内容が更新されます。このキャリブレーションはパワーON後に1度は実行する様にしておきます。(ADCゼロスケール・キャリブレーション・レジスタのデータは全チャンネルで共用します)

チャンネルZS(ゼロスケール)・システム・キャリブレーション

各チャンネル毎のゼロスケール・キャリブレーションを実行します。キャリブレーションするチャンネルの入力(AIN)は前もってゼロスケール電圧(通常は入力レンジに関係なく0V)にしておく必要があります。キャリブレーションが完了すると対応するチャンネル・ゼロスケール・キャリブレーション・レジスタの内容が更新されます。(レジスタはチャンネル別に有りますので、使用するチャンネル毎にキャリブレーションして下さい)

チャンネルFS(フルスケール)・システム・キャリブレーション

各チャンネル毎のフルスケール・キャリブレーションを実行します。キャリブレーションするチャンネルの入力(AIN)には前もってフルスケール電圧を供給しておく必要があります。キャリブレーションが完了すると対応するチャンネル・フルスケール・キャリブレーション・レジスタの内容が更新されます。(このキャリブレーションも使用するチャンネル毎に行なって下さい)

①のキャリブレーションは電源ON時に問題無く実行できますが②と③のキャリブレーションを電源ONのたびに行なうことは現実的ではありませんので、②と③のキャリブレーション・データは製品の出荷前に予め取得して本ボード上のシリアルEEPROMに書込んでおき、電源ON時にAD7738の該当キャリブレーション・レジスタにこの予め取得しておいたシリアルEEPROMのデータを転送して使用する様になります。

「H-デバッグ」と専用ソフト(弊社Webサイトよりダウンロード可)でキャリブレーション・データの取得とシリアルEEPROMへの書込みができます。

シリアルEEPROM

CAT323は32Kビット(4096×8)、ページサイズ32バイトのシリアルEEPROMを実装しています。このEEPROMには次表の様に製品出荷時に予めキャリブレーションデータを書き込んでありますが、ユーザが取得したキャリブレーションデータを追加書き込みして使用できます。

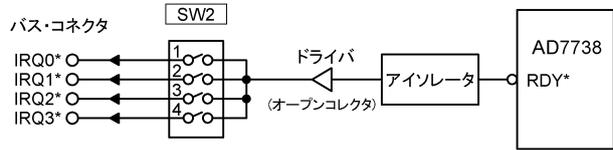
キャリブレーションデータのEEPROM格納アドレス (ビツクエンディアン)

チャンネル	AD7738のデフォルト値		±10.24Vレンジ, CHOP=1, FW=17	
	チャンネルZS	チャンネルFS	チャンネルZS	チャンネルFS
0 CH	F02-F04h	F05-F07h	F82-F84h	F85-F87h
1 CH	F0A-F0Ch	F0D-F0Fh	F8A-F8Ch	F8A-F8Fh
2 CH	F12-F14h	F15-F17h	F92-F94h	F95-F97h
3 CH	F1A-F1Ch	F1D-F1Fh	F9A-F9Ch	F9D-F9Fh
4 CH	F22-F24h	F25-F27h	FA2-FA4h	FA5-FA7h
5 CH	F2A-F2Ch	F2D-F2Fh	FAA-FACh	FAD-FAFh
6 CH	F32-F34h	F35-F37h	FB2-FB4h	FB5-FB7h
7 CH	F3A-F3Ch	F3D-F3Fh	FBA-FBCh	FBD-FBFh

割り込み

AD7738のRDY*信号を使用してCAT300バスの割り込み信号(IRQ0*~IRQ3*)を駆動し、A/D変換やキャリブレーションの完了をCPUに知らせることができます。

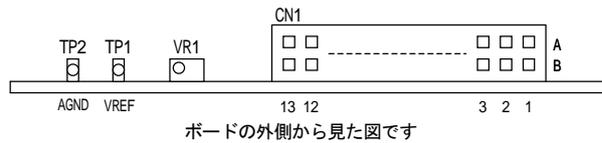
A/D変換動作では変換が完了するとRDY*出力がLowレベルになり、いずれかのチャンネルまたは全てのチャンネルに未読データがあることを示します。またキャリブレーション動作ではキャリブレーションが完了するとRDY*出力がLowになります。



RDY*信号はアイソレータICで絶縁後ドライバICに入力しています。このドライバICの出力側はオープンコレクタになっていて、ディップスイッチ【SW2】で選択したバスの割り込み信号線(IRQ0*~IRQ3*)に接続されます。AD7738のRDY*信号がLowになると【SW2】で選択された割り込み信号線がLowレベルになります。

ディップスイッチ【SW2】は使用する割り込み要求信号のスイッチのみをONにし、他のスイッチはOFFにして下さい。また割り込みを使わない場合は全てのスイッチをOFFにして下さい。

コネクタのピン配列



【CN1】ピン配列

信号名	ピン番号	信号名
AIN0	1A 1B	AGND
AIN1	2A 2B	AGND
AIN2	3A 3B	AGND
AIN3	4A 4B	AGND
AIN4	5A 5B	AGND
AIN5	6A 6B	AGND
AIN6	7A 7B	AGND
AIN7	8A 8B	AGND
REF	9A 9B	AGND
AGND	10A 10B	AGND
AGND	11A 11B	AGND
+12V出力	12A 12B	+12V出力
-12V出力	13A 13B	-12V出力

・AGND(アナロググランド)はA/D入力信号および+12V、-12V出力のグラウンドです。システムの5V電源とは絶縁されています。

・+12V、-12V出力は100mAまで外部で使用できます。

コネクタの型番

A/D入力コネクタCN1の型番 (オムロン)

名称	型番	備考
ヘッダー(基板側)	XG4C-2634	
ソケット+ストレーンリリーフ	XG4M-2630-T	付属品
2列ソケット(バラ線圧接用)	XG5M-2632-N	AWG24用
セミカバー(バラ線圧接用)	XG5S-1301	
ロックレバー	XG4Z-0002	

注意!! 本製品を不適切な状態で使用されると発火・誤作動の可能性があり危険です

- 仕様範囲外の電圧を加えたり、過負荷で使用しないで下さい。
- サージ、ノイズ等が本製品に加わらない様、十分なノイズ対策を行って下さい。
- 本製品は人命にかかわる状況や、極めて高い信頼性が要求される用途を目的として設計・製造されたものではありません。

エーワン株式会社

〒486-0852 愛知県春日井市下市場町 6-9-20
TEL/FAX 0568-85-8511/8501
http://www.aone.co.jp/