

CAT-8001 CPU-A

USER'S MANUAL

1995.2

## 【1】概要

CPU-Aは Z80を使用したCPU、メモリボードです。ボード上には、ROM 32 Kバイト、RAM 16 Kバイトがそれぞれ実装可能であり、C-MOS RAMを使用すればボード上のNi-cdバッテリーによりデータのバックアップが可能となります。

又、電源電圧監視IC使用により、電源異常時に確実なリセット信号を発生しますので、システムの暴走が起こりません。

## 【2】仕様

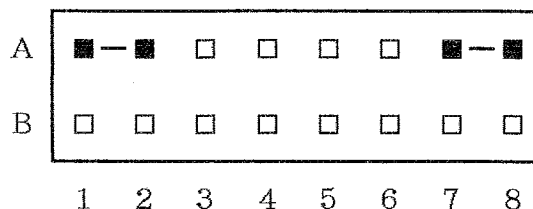
- ① CPU
  - ・ Z80A-CPU使用
  - ・ 4MHz動作
- ② 割込み
  - ・ NMI及びINT
  - ・ デジチェーン最大許容時間  $2.5T_c = 625\text{ nSec.}$
- ③ ROM
  - ・ 2732A, 2764, 27128のいずれか2個実装可能
  - ・ ROMのアクセスタイムは300nSec. 以下が必要
  - ・ アドレスは0000Hより連続(最大7FFFH)
- ④ RAM
  - ・ 5517タイプ, 5564タイプのいずれか2個実装可能
  - ・ アドレスは8000Hより連続(最大BFFFH)
- ⑤ バッテリー
  - ・ 3.6V、60mAh Ni-cdバッテリーによりC-MOS RAMをバックアップ
- ⑥ リセット
  - ・ 電源電圧監視ICにより以下の3種類のリセットを発生
  - ・ パワーオンリセット, 外部リセット, 電源異常リセット
- ⑦ バスインターフェース
  - ・ バスバッファIC 74LS245による
- ⑧ 電源
  - ・  $+5\text{ V} \pm 5\%$  400mA MAX (2732A, 5564各1個実装時)
- ⑨ 基板
  - ・ 外形寸法 : 120×86mm (コネクタ部分は含まない)
  - ・ 取付穴寸法 : 112×78mm 4-φ3.5
  - ・ 材質 : ガラス布基材エポキシ樹脂 1.6t
- ⑩ コネクタ
  - ・ バスコネクタ : 富士通 FCN-365P-040AU
  - ・ NMI, リセット用 : 富士通 FCN-815P003-TA
- ⑪ 使用温度
  - ・ バッテリー付きの場合 : 0~45℃
  - ・ バッテリーなしの場合 : 0~55℃

### 【3】メモリのセレクト方法

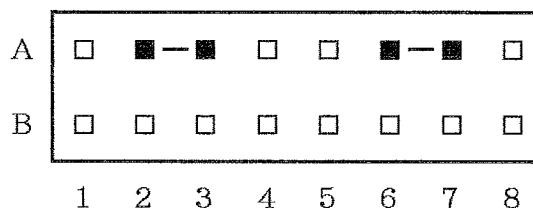
メモリの選択は、ジャンパーピンにより行います。ジャンパーピンのA列でRAMのセレクト、B列でROMのセレクトができます。

#### ① RAMのセレクト

- ・ 5517 (2K) タイプを使用のときはA列の1と2及び7と8ピンをジャンパします。

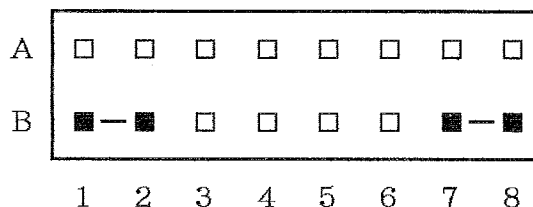


- ・ 5564 (8K) タイプを使用のときはA列の2と3及び6と7ピンをジャンパします。

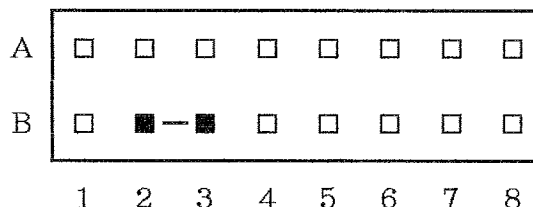


#### ② ROMのセレクト

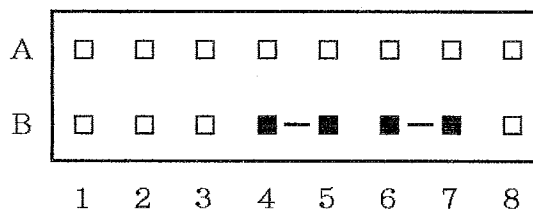
- ・ 2732A (4K) タイプを使用のときはB列の1と2及び7と8ピンをジャンパします。



- ・ 2764 (8K) タイプを使用のときはB列の2と3ピンをジャンパします。



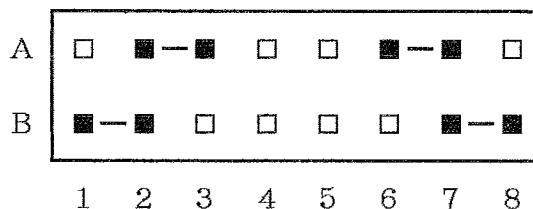
- ・ 27128 (16K) タイプを使用のときはB列の4と5及び6と7ピンをジャンパします。



注1) RAMどうし 又は、ROMどうしで、容量の異なるメモリを混在させて使用することはできません。

注2) 出荷時の設定は以下のようになっています。

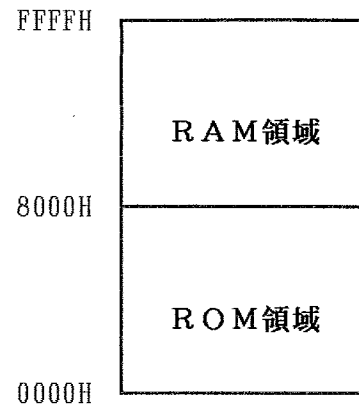
RAM : 5564タイプ →



ROM : 2732Aタイプ →

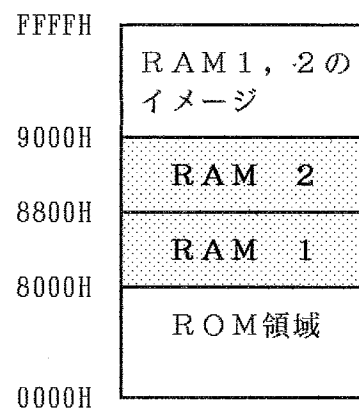
【4】メモリアドレスマップ

- ① 0000H～7FFFFHが  
ROM領域  
8000H～FFFFFFHが  
RAM領域です。



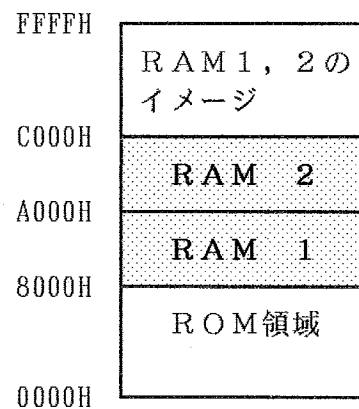
- ② RAMに5517タイプを使用した場合

RAM1 : 8000H～87FFH  
RAM2 : 8800H～8FFFFH



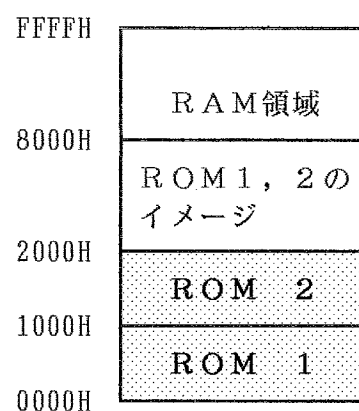
- ③ RAMに5564タイプを使用した場合

RAM1 : 8000H～9FFFFH  
RAM2 : A000H～BFFFFH



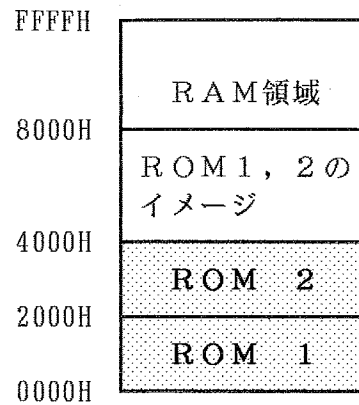
- ④ ROMに2732Aを使用した場合

ROM1 : 0000H～0FFFFH  
ROM2 : 1000H～1FFFFH



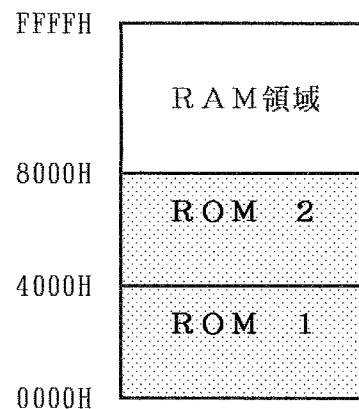
⑤ ROMに2764を使用した場合

ROM1 : 0000H~1FFFFH  
ROM2 : 2000H~3FFFFH



⑥ ROMに27128を使用した場合

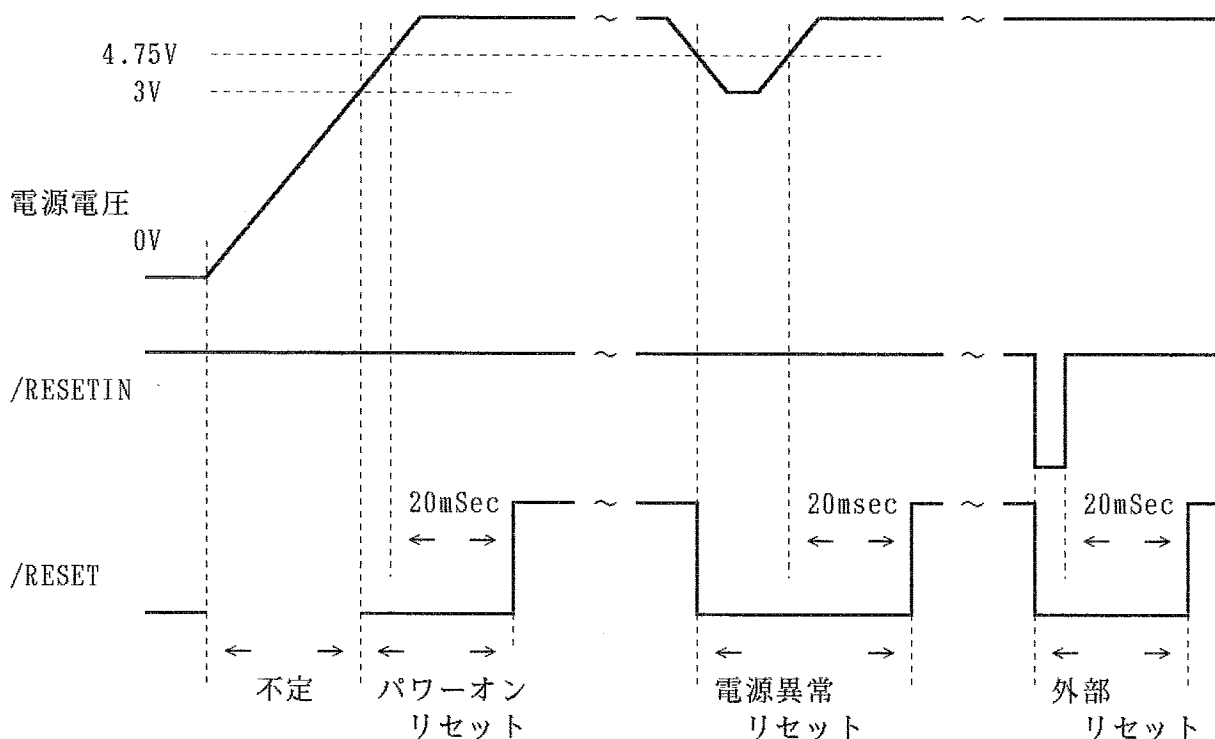
ROM1 : 0000H~3FFFFH  
ROM2 : 4000H~7FFFFH



【5】リセット動作

電圧監視ICにより次ぎに示す各状態でリセットが発生します。

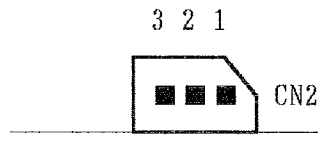
- ① パワーオンリセット : 電源投入時に発生
- ② 電源異常リセット : 5Vラインが4.75V以下の時に発生
- ③ 外部リセット : マニュアルリセット用で外部スイッチより /RESETIN信号を入力して発生させます。



# 【 6 】 外部リセット，NMI入力コネクタ

コネクタ2（CN2）より、外部リセット（/RESETIN）及びマスク不能割込（/NMI）を入力できます。負論理，TTLレベルで入力します。

プラグ（基板側）：FCN-815P003-TA  
ソケット（ユーザー側）：FCN-813J003-A  
コンタクトピン：FCN-813J-T/Q  
（富士通）



| ピンNO. | 信号名      |
|-------|----------|
| 1     | GND      |
| 2     | /RESETIN |
| 3     | /NMI     |

# 【 7 】 メモリーの保持時間

ボード上の電池によるメモリの保持時間は以下のように計算されます。（但し電池はフル充電されているものとします。）

$$T = \frac{B \times 1000}{I_m + I_d + I_b}$$

$T$  : メモリ保持時間 (h)  
 $B$  : 電池の容量 (mAh)  
 $I_m$  : メモリ保持電流 ( $\mu A$ )  
 $I_d$  : デコーダーICの電流 ( $\mu A$ )  
 $I_b$  : バッテリの自己放電電流 ( $\mu A$ )

## [ 計算例 ]

バックアップメモリに TC5517APを2個使用した場合（ $T_a = 25^{\circ}C$ ）

$$\begin{aligned}
 B &= 60 \text{ (mAh)} \\
 I_m &= 2 \text{ (}\mu A\text{)} = 1 \text{ (}\mu A\text{)} \times 2 \\
 I_d &= 10 \text{ (}\mu A\text{)} \\
 I_b &= 6 \text{ (}\mu A\text{)}
 \end{aligned}$$

$$\frac{60 \times 1000}{2 + 10 + 6} = 3333 \text{ (h)} \approx 139 \text{ (日)}$$

ボードのNi-cd電池はCPU-A基板に通電中、常にトリクル充電されていますので通常は特別に充電する必要ありませんが、購入して初めて使用される場合、又は長時間通電されなかった場合などは初期充電の必要があります。

初期充電はCPU-A基板を40時間程通電することにより完了します。（40時間程の通電により電池はフル充電されますが、フル充電の必要がなければこれ以下の時間でもかまいません。）

【 8 】 部品配置図

