

KC80ベースモデルCPUボード

CAT68801 SBC-ZA

取扱説明書

1998.03.26

【1】概要

CAT68801 SBC-ZAは川崎マイクロエレクトロニクス製のKL5C80A16を使用したCPUボードです。KL5C80A16は7.3728MHz動作時にZ80-30MHz相当の高速で動作しますので今までの8ビットCPUを超えたパフォーマンスを発揮します。

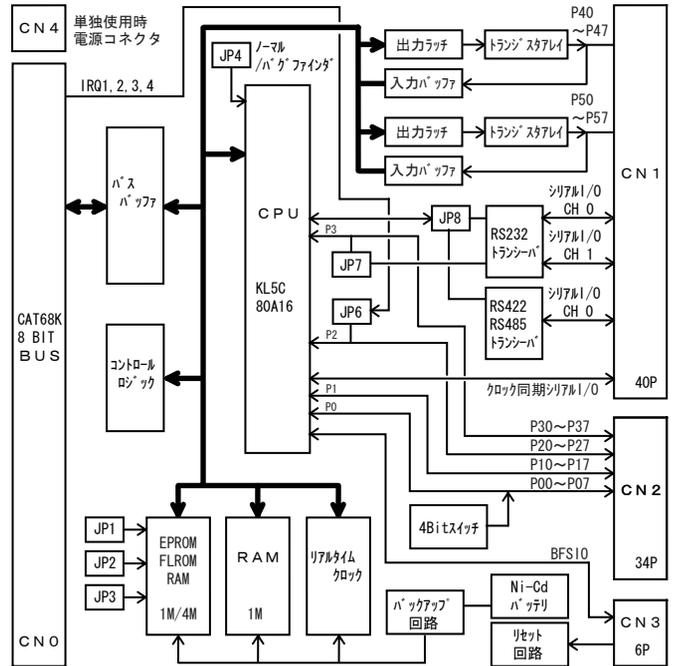
入出力の機能としてKL5C80A16内蔵のI/Oの他に汎用の入出力ポート(8ビット×2)、カレンダー機能(オプション)があります。メモリはプログラム領域用として1Mもしくは4MビットタイプのEPROM、フラッシュROM、RAMのいずれか1個を実装可能で、データ領域用には128KバイトのRAMが実装済みです。RAM、カレンダー機能ICはボード上のニッカド電池によりバックアップされています。また、バグファインダアダプタによるデバッグ作業も可能です。

【2】仕様

- CPU: KL5C80A16(川崎マイクロエレクトロニクス製)
- システムクロック: 7.3728MHz
- メモリ
 - [プログラム領域]
 - 1Mビット(128Kバイト)もしくは4Mビット(512Kバイト)タイプのEPROM、フラッシュROM、RAMのいずれか1個を実装可能
 - アクセスタイム 100nsec以下
 - [データ領域]
 - 128KバイトのRAMを実装済み
- 割込み: 内蔵デバイスおよび外部バス合計で16レベル
外部バス用にIRQ1~IRQ4の4レベルが使用可能(同一レベルに複数の割込み要求が可能)
- IACKサイクルはKL5C80A16内蔵の割込みコントローラによるオートベクタ方式(外部バスからのベクタ読込みは不可)
- リセット: 以下のいずれかの条件でリセット信号を発生
パワーON時、5V電圧低下時、マニュアルリセット入力時
- 調歩同期シリアルI/F(KL5C80A16内蔵機能)
 - [CH0] RS232、RS422、RS485をジャンパ設定で切替可
 - [CH1] RS232専用(P3の4ビットと共用)
 内蔵ポーレートジェネレータによりチャンネルごとにポーレート設定可能
- クロック同期シリアルI/F(KL5C80A16内蔵機能)
 - 半二重方式、キャラクタ長 8~16ビット
 - ポーレート: 外部クロック時最大5Mbps、内部クロック時921.6Kbps
- パラレルI/F(KL5C80A16内蔵機能)
 - 8ビットの汎用I/O×4ポート(P0~P3)
 - [P0] 上位4ビット入力、下位4ビット出力
(上位4ビットはDIPスイッチと共用)
 - [P1~P3] 1ビット単位でI/O設定可
(P2の下位4ビットはIRQ1~IRQ4と共用、P3の4ビットは調歩同期シリアルI/OのCH1と共用)
- タイマ/カウンタ(KL5C80A16内蔵機能)
 - 16ビットのタイマ/カウンタ×4ch
 - 8ビットプリスケアラ付き、外部クロックのカウンタ可能
- パラレルI/F
 - 8ビットの汎用I/O×2ポート、1ビット単位でI/O設定可
 - 出力時のドライバにはオープンコレクタタイプのトランジスタアレイを使用(5Vにプルアップ済)しており、出力電流は40mA MAX
- カレンダー機能: RTC62421(エフソソ製)を実装可能(オプション)
- データバックアップ: ボード上のニッカド電池により、RAMおよびカレンダーICをバックアップ

- 汎用DIPスイッチ: 各種モード設定等、汎用的に使用可能な4ビットDIPスイッチを実装(P0の上位4ビットと共用)
- バグファインダ: 市販のバグファインダアダプタによるデバッグが可能
- 使用温度範囲: 0~55℃(結露なき事)
- 電源: +5V±5% MAX300mA(ROM、カレンダーIC実装時)
- 重量: 約125g(ROM、カレンダーIC実装時)
- 基板: 基板寸法 120×128(コネクタ等、突起部分は含まない)
取付穴寸法 112×120(4-Φ3.5)
基板材質 ガラス布基材エポキシ樹脂 1.6t 4層基板

【3】ブロック図



【4】メモリの設定

SBC-ZAでは512Kバイトのプログラム領域と128Kバイトのデータ領域の合計640Kバイトのメモリ空間を使用することができます。

- プログラム領域メモリの設定
プログラム領域のメモリにはEPROM、フラッシュROM、RAMのいずれかで容量は128Kバイトまたは512Kバイトのタイプを使用することができます。設定はJP1、JP2、JP3にて行います。アクセスタイムは100nsec以下のタイプを使用し、KL5C80A16内蔵のシステム制御レジスタ(SCR4)の外部メモリウェイトコントロールは全アドレス空間を0waitに設定します。尚、外部I/Oウェイトコントロールは1waitに設定します。

[JP1][JP2] メモリの選択

メモリの種類	ジャンパー選択
EPROM	A
フラッシュROM	A
RAM	B

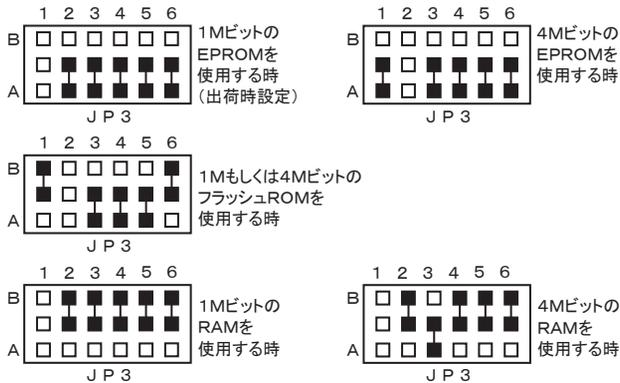


EPROMまたはフラッシュROMを使用する時(出荷時設定)

RAMを使用する時

[JP3] メモリ容量の選択

メモリの種類		ジャンパー選択					
		1	2	3	4	5	6
EPROM	1M	-	A	A	A	A	A
	4M	A	-	A	A	A	A
フラッシュROM	1M	B	-	A	A	A	B
	4M	-	B	B	B	B	B
RAM	1M	-	B	A	B	B	B
	4M	-	B	A	B	B	B



プログラム領域

メモリ容量	物理アドレス
128Kバイト	00000H~1FFFFH
512Kバイト	00000H~7FFFFH

●データ領域メモリの設定

データ領域のメモリには128KバイトのRAMが実装済です。JPの設定は必要ありません。

データ領域

メモリ容量	物理アドレス
128Kバイト	E0000H~FFFFFFH

●MMUの設定

KL5C80A16 内蔵の MMU は論理アドレス空間を 5 つの領域 (R0 ~ R4) に分割し、論理アドレス境界値 (B0 ~ B4) と物理アドレス (A0 ~ A4) によって、それぞれを物理アドレス空間にマッピングしています。リセット時、論理アドレス空間は R0 領域のみとなり、論理アドレス空間の 64K バイトは物理アドレス空間先頭の 64K バイトにマッピングされます。本ボードでは全領域がプログラム (ROM) 領域となりますので必ず MMU の設定を行う必要があります。以下に論理アドレス空間に ROM32K バイトと RAM32K バイトを割付ける MMU の設定例を示します。

- ; R0 = ROM 論理アドレス 0000H ~ 7FFFH (物理アドレス 00000H ~ 07FFFH)
- ; R4 = RAM 論理アドレス 8000H ~ FFFFH (物理アドレス F8000H ~ FFFFFH)
- LD A, 01FH ; R1, R2, R3 は使用しない
- OUT (06H), A ; MMU の B4 (論理アドレス境界値) に 1FH を設定

【5】 割込み

KL5C80A16 内蔵の割込みコントローラにより Z80 のモード 2 割込みに対応した 16 レベルの割込み要求をサポートしています。(外部バスからのベクタ読み込みはできません。) 外部バス用には IRQ1 ~ IRQ4 の 4 レベルが割付け可能です。優先順位は優先順位の高い HIGH グループと優先順位の低い LOW グループに各レベルごとに設定可能で、それぞれのグループ内ではレベル番号が大きい方ほど優先順位が高くなっています。

外部バスからの IRQ1 ~ IRQ4 は負論理のオープンコレクタ信号になりますのでシステム制御レジスタ (SCR1) には "反転して入力する" を設定して下さい。また、同一レベルに複数の割込み要求が接続されますので、レベル入力モードで使用し割込み要求元をポーリングで確定するようにして下さい。

割り込み

レベル	割り込み要求元
IR [0]	タイマ/カウンタ CH2 /P20 (IRQ1)
IR [1]	タイマ/カウンタ CH3 /P21 (IRQ2)
IR [2]	クロック同期シリアル CH1 送受信 /P20 (IRQ1)
IR [3]	UART CH1 TXRDY
IR [4]	UART CH1 RXRDY
IR [5]	UART CH1 ブレーク/エラー検出 /P21 (IRQ2)
IR [6]	DMAコントローラの DMTC0
IR [7]	DMAコントローラの DMTC1
IR [8]	クロック同期シリアル CH0 送受信
IR [9]	UART CH0 TXRDY
IR [10]	UART CH0 RXRDY
IR [11]	UART CH0 ブレーク/エラー検出
IR [12]	タイマ/カウンタ CH0
IR [13]	タイマ/カウンタ CH1
IR [14]	P22 (IRQ3)
IR [15]	P23 (IRQ4)

【6】 シリアルインターフェース

KL5C80A16 内蔵の調歩同期シリアル 2 チャンネルとクロック同期シリアル 2 チャンネルが使用できます。

●調歩同期シリアル

各チャンネルのボーレートは KL5C80A16 内蔵の専用ボーレートジェネレータによりそれぞれ独立して設定することができます。

[CH0]

RS232、RS422、RS485 のインターフェースを JP8 の設定により選択できます。RS422 または RS485 選択時は KL5C80A16 内蔵のコマンドレジスタ A の RTS ビットに、"1" をセットするとドライバはイネーブルとなり、"0" をセットするとディセーブルとなります。レシーバにはディセーブルの機能がありませんので、ドライバ出力とレシーバ入力を接続して 2 線式で使う場合は自分の送信データを自分で受信することになりますので、このような時は受信データの読捨てが必要です。また、JP9 の設定により終端抵抗 150 Ω の接続有無を選択できます。

<注記> KL5C80A16 の CTS0 信号を "LOW" レベルにしないと送信動作が出来なくなりますので、RS422 (RS485) で使用する場合にはコネクタ CN1 の RTS0 と CTS0 を必ず接続して下さい。

[JP8] 調歩同期シリアル CH0 のインターフェイス選択

通信方式	ジャンパー選択
RS232	A
RS422 (RS485)	B



CH0をRS232で使用する時 (出荷時設定)



CH0をRS422 (RS485) で使用する時

[JP9] RS422 (RS485) 終端抵抗の選択

終端抵抗	ジャンパー選択
無接続	A
150Ωを接続	B



終端抵抗を接続しない時 (出荷時設定)



終端抵抗を接続する時

[CH1]

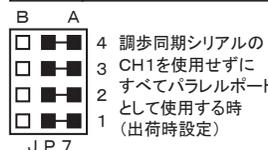
RS232 専用で RS422、RS485 では使用できません。

信号線はパラレルポートの P31、P32、P35、P36 と共用していますので調歩同期シリアル CH1 を使用する場合はパラレルポートとして使用することはできません。ただし、モデム制御信号の RTS1、CTS1 を使用しない場合は P31、P35 をパラレルポートとして使用できます。設定は JP7 で行います。尚、システム制御レジスタ SCR2 の上位 4 ビットには以下の値をセットして下さい。

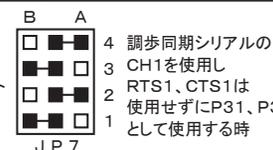
- 0000: 調歩同期シリアル CH1 を使用しない時
- 0001: モデム制御信号の RTS1、CTS1 を使用しない時
- 0010: モデム制御信号の RTS1、CTS1 を使用する時

[JP7] 調歩同期シリアル CH1 の信号選択

番号	A	B
	パラレルポート	調歩同期シリアル CH1
1	P36	RXD1
2	P35	CTS1
3	P32	TXD1
4	P31	RTS1



4 調歩同期シリアル CH1 を使用せずにすべてパラレルポートとして使用する時 (出荷時設定)



4 調歩同期シリアル CH1 を使用し RTS1、CTS1 は使用せずに P31、P35 として使用する時

●クロック同期シリアル

半二重通信方式ですので送信と受信を同時に行うことはできません。キャラクタ長は 8 ~ 16 ビットが指定可能で転送方向は LSB/MSB を選択できます。ボーレートは外部クロックを使用する場合は最大 5Mbps で内部クロックを使用する場合は 921.6Kbps となります。KL5C80A16 から TXS0、RXS0、SCK0 の信号がそのまま入出力コネクタの CN1 に接続されています。尚、RXS0 と SCK0 は 3.3K Ω でプルアップされています。

【7】パラレルインターフェース

KL5C80A16内蔵のパラレルI/Fと増設したパラレルI/Fの合計48ビットが使用できます。内蔵のパラレルI/Fは信号線の多くが他の機能と共用していますので注意して下さい。

●内蔵パラレルI/F

8ビットの汎用I/Oが4ポートでKL5C80A16の信号がそのまま入出力コネクタのCN2に接続されています。尚、出力専用のP00～P03以外の信号は4.7kΩでプルアップされています。

[P00～P03] 出力専用で入力として使用はできません。

P01～P03はタイマ/カウンタのOUT1～OUT3と共用しています。

[P04～P07] 入力専用で出力として使用はできません。

4ビットDIPスイッチおよびタイマ/カウンタのGATE0～GATE3と共用しています。DIPスイッチの読み込みはスイッチOFF時には“1”、スイッチON時には“0”が読み込まれます。DIPスイッチの番号1～4がそれぞれP04～P07の各ビットに対応しています。DIPスイッチ以外から信号を入力する場合は該当するスイッチ番号を必ずOFFにしてください。

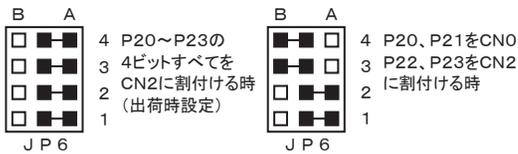
[P10～P17] 1ビット単位でI/O設定ができます。

[P20～P27] 1ビット単位でI/O設定ができます。

P20～P23は割り込み要求が可能で入出力コネクタCN2に接続するか外部バスのIRQ1～IRQ4に接続するかを1ビットごとに選択できます。設定はJP6で行います。

【JP6】パラレルポートP20～P23接続先の選択

番号	A	B
	入出力コネクタ CN2	外部バスコネクタ CN0
1	P23 (11B)	IRQ4 (15B)
2	P22 (11A)	IRQ3 (15A)
3	P21 (10B)	IRQ2 (14B)
4	P20 (10A)	IRQ1 (14A)



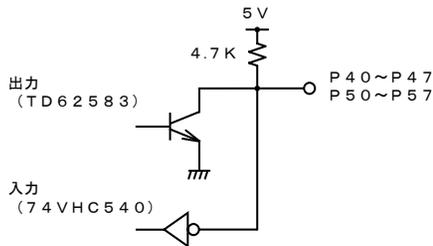
[P30～P37] 1ビット単位でI/O設定ができます。

P31、P32、P35、P36は調歩同期シリアル線のCH1と共用していますので調歩同期シリアル[CH1]の説明を参照下さい。

●増設パラレルI/F(P40～P47、P50～P57)

8ビットの汎用I/Oが2ポートで1ビット単位でI/O設定ができます。また、すべての信号は4.7kΩでプルアップされています。出力ポートに“1”を出力すると出力トランジスタがON、“0”を出力すると出力トランジスタがOFFします。出力トランジスタには最大40mAまでの負荷を接続することができます。入力として使用するビットはあらかじめ“0”を出力して出力トランジスタをOFFして下さい。入力端子がLOWレベルの時には“1”、HIGHレベルの時には“0”が読み込まれます。

リセット時は出力トランジスタはすべてOFFで入力になっています。



【8】タイマ/カウンタ

KL5C80A16内蔵の8ビットプリスケアラ付きの16ビットタイマ/カウンタが4チャンネル使用できます。KL5C80A16のGATE0～GATE3、OUT0～OUT3の信号がそのまま入出力コネクタのCN1、CN2に接続されています。GATE0～GATE3はP04～P07(DIPスイッチ)と共用で4.7kΩでプルアップされています。OUT0は他の機能と共用ではありませんので常時使用可能ですがOUT1～OUT3はP01～P03と共用しています。

各CHはGATE入力端子から外部クロックのカウントが可能です。また、CH3は割り込み要求をシステム制御レジスタ(SCR3)の設定によりNMIに接続できますのでウォッチドッグタイマとしてCPUの暴走による誤動作を検出することが可能です。

【9】カレンダー機能(オプション)

カレンダー機能ICとしてエプソン製のRTC62421をU11のICソケットに実装できます。日付、時間管理が必要な場合に利用して下さい。尚、カレンダー機能ICのSTD.P出力はどこにも接続されていませんので、カレンダー機能を利用して割り込み要求を発生することはできません。

【10】リセット

電源電圧監視ICにより次に示す各状態でリセット信号を発生します。リセット信号はリセット発生条件解除後、約100msec保持されます。

- パワーONリセット：電源投入時に発生
- 電圧低下：5Vラインが約4.2V以下になった時に発生
- 外部リセット入力：マニュアル用リセットで/RESIN信号をLOWレベルにした時に発生

【11】データのバックアップ

ボード上のニッカド電池(サンヨー製N-50SB2 2.4V/45mAh)によりRAMおよびカレンダー機能ICのデータはバックアップされています。(カレンダー機能ICはバックアップ中も計時動作を行います。)

ニッカド電池はボードに通電中は常にトリクル充電されていますので通常は特別に充電する必要はありませんが、購入して初めて使用する場合や長期間通電されなかった場合などは初期充電の必要があります。初期充電には約48時間かかります。フル充電後は周囲温度等にもよりますが約3ヶ月間のデータバックアップが可能です。

(注意) ニッカド電池が搭載されていますので導電性の物の上にはボードを置かないように取扱いには十分注意して下さい。

【12】I/Oアドレス

本CPUボード内ではI/Oアドレスの00H～5FHが使用または予約済となっています。外部周辺ボードではI/Oアドレスの60H～FFHを使用して下さい。

内蔵I/Oアドレス

アドレス	内容		
00H	MMU	BBR1	
01		BR1	
02		BBR2	
03		BR2	
04		BBR3	
05		BR3	
06		BBR4	
07		BR4	
08	予約		
09			
0A			
0B			
0C			
0D			
0E			
0F			
10	DMAC	CH0 B-PAR/C-PAR	
11		CH0 B-SAR/C-SAR	
12		CH0 B-BCR/C-BCR	
13		CH0 CR/SR	
14		CH1 B-PAR/C-PAR	
15		CH1 B-SAR/C-SAR	
16		CH1 B-BCR/C-BCR	
17	CH1 CR/SR		
18	システム制御レジスタ		
19			予約
1A			SCR0
1B			SCR1
1C			SCR2
1D			SCR3
1E			SCR4
1F	SCR4		

アドレス	内容	
20H	タイマ/ カウンタ	CH0 カウンタ
21		CH0 コントロールワード/ステータス
22		CH1 カウンタ
23		CH1 コントロールワード/ステータス
24		CH2 カウンタ
25		CH2 コントロールワード/ステータス
26		CH3 カウンタ
27		CH3 コントロールワード/ステータス
28	UART	RATE
29		予約
2A		CH0 データ
2B		CH0 コマンド/ステータス
2C		CH1 データ
2D		CH1 コマンド/ステータス
2E		予約
2F		予約
30	クロック 同期 シリアル	CH0 データ
31		CH0 コマンド/ステータス
32		CH1 データ
33		CH1 コマンド/ステータス
34	割り込み コント ローラ	LERL/PGRL
35		LERH/PGRH
36		IMRL
37	IVR/IMRH	
38	パラレル ポート	P0 データ
39		ビット操作コマンド
3A		P1 データ
3B		P1 方向制御
3C		P2 データ
3D		P2 方向制御
3E		P3 データ
3F		P3 方向制御

増設 I/O アドレス

アドレス	内容	
40H	カレンダー IC	S1 1 秒桁
41		S10 10 秒桁
42		MI1 1 分桁
43		MI10 10 分桁
44		H1 1時間桁
45		H10 10時間桁
46		D1 1 日桁
47		D10 10 日桁
48		MO1 1 月桁
49		MO10 10 月桁
4A		Y1 1 年桁
4B		Y10 10 年桁
4C		W 週 桁
4D		コントロールレジスタ D
4E		コントロールレジスタ E
4F		コントロールレジスタ F

アドレス	内容	
50H	予約	
51		
52		
53		
54		
55		
56		
57		
58	パラレル ポート	P4 データ
59		P5 データ
5A	予約	
5B		
5C		
5D		
5E		
5F		

【13】デバッグ

ボード上のコネクタ CN3 にバグファインダアダプタ用の信号が接続されていますので市販のバグファインダアダプタによるデバッグができます。

バグファインダアダプタによるデバッグではメモリ空間、I/O 空間、割込みに対する制限を全く受けることはありません。また、プログラム領域のメモリに RAM を使用する事によりプログラムのダウンロードも可能となります。ノーマルモードとバグファインダ Boot-on-RAM モードの切替は JP4 で行います。

[JP4] 動作モードの選択

CPUの動作	ジャンパー選択
ノーマル	A
バグファインダ Boot-on-RAM	B

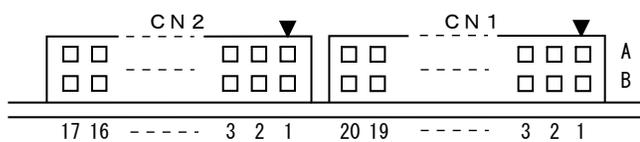


ノーマルモード(出荷時設定)



バグファインダ
Boot-on-RAMモード

【14】入出力コネクタのピン配列および型番



[CN1] ピン配列

信号名	ピンNo.		信号名
5V	1 A	1 B	GND
P40	2 A	2 B	P41
P42	3 A	3 B	P43
P44	4 A	4 B	P45
P46	5 A	5 B	P47
P50	6 A	6 B	P51
P52	7 A	7 B	P53
P54	8 A	8 B	P55
P56	9 A	9 B	P57
5V	10 A	10 B	GND
OUT0	11 A	11 B	GND
TXS0	12 A	12 B	RXS0
SCK0	13 A	13 B	GND
TXD0	14 A	14 B	RXD0
RTS0	15 A	15 B	CTS0
GND	16 A	16 B	TXD1
RXD1	17 A	17 B	RTS1
CTS1	18 A	18 B	GND
TXD0+	19 A	19 B	TXD0-
RXD0+	20 A	20 B	RXD0-

- ・P40~P57はパラレル入出力です。出力時はTD62583がドライバとなります。
- ・OUT0はタイマ0の出力です。
- ・TXS0, RXS0, SCK0はクロック同期シリアルI/O用の信号です。
- ・TXD0, RXD0, RTS0, CTS0及びTXD1, RXD1, RTS1, CTS1はRS232用の信号です。
- ・TXD0+, TXD0-, RXD0+, RXD0-はRS422(RS485)用の信号です。

[CN2] ピン配列

信号名	ピンNo.		信号名
5V	1 A	1 B	GND
P00	2 A	2 B	P01/OUT1
P02/OUT2	3 A	3 B	P03/OUT3
P04/GATE0	4 A	4 B	P05/GATE1
P06/GATE2	5 A	5 B	P07/GATE3
P10	6 A	6 B	P11
P12	7 A	7 B	P13
P14	8 A	8 B	P15
P16	9 A	9 B	P17
P20	10 A	10 B	P21
P22	11 A	11 B	P23
P24	12 A	12 B	P25
P26	13 A	13 B	P27/NMI
P30	14 A	14 B	P31
P32	15 A	15 B	P33
P34	16 A	16 B	P35
P36	17 A	17 B	P37

- ・P00～P37はパラレル入出力です。
- ・OUT1～OUT3, GATE0～GATE3はタイマ/カウンタ用の信号です。
- ・NMIはノンマスクابل割込み入力です。

[CN3] ピン配列

ピンNo.	信号名
1	BFSIO
2	CLOCK
3	5V
4	GND
5	RESIN
6	GND

- ・BFSIO, CLOCKはバグファインダアダプタ用の信号です。
- ・RESINはマニュアルリセット入力です。

[CN4] ピン配列

ピンNo.	信号名
1	GND
2	5V

- ・本ボードを単独で使用する場合はCN4の1, 2より電源を供給してください。

●入出力コネクタCN1・CN2の型番（オムロン製）

名称	CN1型番	CN2型番	備考
ヘッダー（基板側）	XG4C-4034	XG4C-3434	
ソケット+ストレインリリーフ	XG4M-4030-T	XG4M-3430-T	付属品
2列ソケット（バラ線圧接用）	XG5M-4032-N	XG5M-3432-N	AWG24用
セミカバー（バラ線圧接用）	XG5S-2001	XG5S-1701	
ロックレバー（バラ線・フラット共用）	XG4Z-0002		

●入出力コネクタCN3・CN4の型番（日本圧着端子製）

名称	CN3型番	CN4型番	備考
ポスト（基板側）	B6B-EH	B2B-EH	
ハウジング	EHR-6	EHR-2	
コンタクトピン	BEH-001T-P0.6		AWG30～22用

本ボードの持っている機能の多くはKL5C80A16の機能をそのまま使用していますので使用方法の詳細についてはZ80 互換高速マイクロコントローラ KL5C80A16CFP ハードウェアマニュアルを御参照願います。



注意

本製品は取扱いを間違えたり不適切な状態で使用されますと部品が破損したり、発火する可能性があります危険ですので以下の注意事項を必ずお守り下さい。

- 電源の極性を逆に接続したり、使用範囲外の電圧を加えたりしないで下さい。
- 各種出力信号、入出力双方向信号を電源やグランドに直接接続したり、過負荷で使用しないで下さい。
(必ず適正な負荷範囲内で使用して下さい。)
- サージ電圧、ノイズ等の発生が予想される機器、部品等の近くで使用する場合は、発生源に十分なノイズ対策を行って下さい。
- 本製品は部品や部品のリード線がそのまま露出していますので指などに怪我をしないように取扱いには注意して下さい。
- 当社製品は、人命にかかわるような状況下や、極めて高い信頼性が要求される用途の製品・設備に組込まれることを目的として設計・製造されたものではありません。



エーワン株式会社 FAX(0568)85-8501 <http://www.aone.co.jp/cat/>

〒486-0852 愛知県春日井市下市場町 6-9-20